



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년04월20일
(11) 등록번호 10-2524563
(24) 등록일자 2023년04월18일

(51) 국제특허분류(Int. Cl.)
H03H 7/12 (2006.01) H01P 1/38 (2006.01)
H03H 7/09 (2006.01)
(52) CPC특허분류
H03H 7/12 (2013.01)
H01P 1/38 (2013.01)
(21) 출원번호 10-2020-0148090
(22) 출원일자 2020년11월06일
심사청구일자 2020년11월06일
(65) 공개번호 10-2022-0061750
(43) 공개일자 2022년05월13일
(56) 선행기술조사문헌
US20090309671 A1*
US20190372190 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
전북대학교산학협력단
전라북도 전주시 덕진구 백제대로 567 (덕진동1가)
(72) 발명자
정용채
전라북도 전주시 덕진구 천마산로 100 109동 602호 (진흥더블파크)
차우다리 기르
전라북도 전주시 덕진구 금암5길 9, 304호 (금암동, 탑하우스)
(74) 대리인
박종한

전체 청구항 수 : 총 7 항

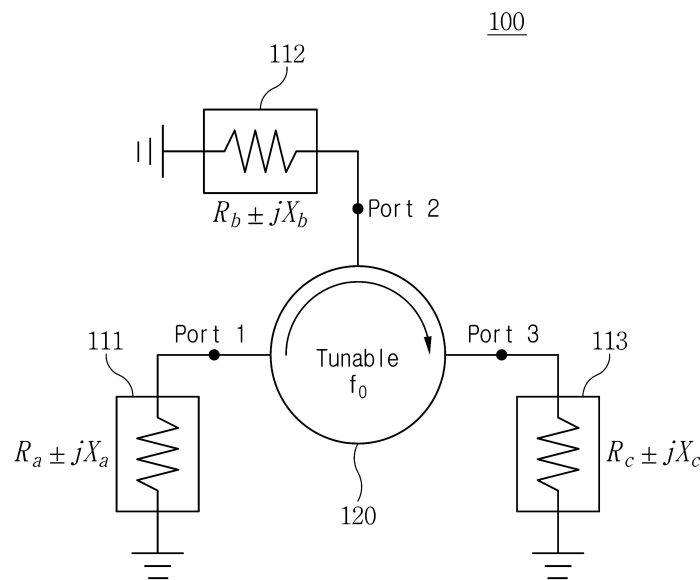
심사관 : 조성찬

(54) 발명의 명칭 시간 변조 대역통과여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서클레이터

(57) 요약

본 발명의 실시예에 따른 비자성체 서클레이터는 각각이 시간 변조되며 가변되는 중심 주파수를 가지는 3개의 대역통과여파기와, 상기 3개의 대역통과여파기 각각에 연결되는 3개의 중단 임피던스를 포함한다.

대표도 - 도1



(52) CPC특허분류
H03H 7/09 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711107057
과제번호	2020R1A2C2012057
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	중견연구자지원사업(2019)
연구과제명	차세대 MIMO 동일대역 전이중 통신을 위한 마이크로파 비자성체 비가역 다기능 회로
및 무선 전단부 연구	
기여율	1/2
과제수행기관명	전북대학교
연구기간	2020.03.01 ~ 2021.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1345315570
과제번호	2019R1A6A1A09031717
부처명	교육부
과제관리(전문)기관명	한국연구재단
연구사업명	이공학학술연구기반구축(R&D)
연구과제명	전북대학교 부설 지능형로봇연구소
기여율	1/2
과제수행기관명	전북대학교
연구기간	2020.03.01 ~ 2021.02.28

공지예외적용 : 있음

명세서

청구범위

청구항 1

비자성체 서클레이터에 있어서,

각각이 시간 변조되며 가변되는 중심 주파수를 가지는 3개의 대역통과여파기; 및

상기 3개의 대역통과여파기 각각에 연결되는 3개의 종단 임피던스;를 포함하되,

상기 대역통과여파기는

3개의 단자 중 입력으로 선택된 입력 단자와 출력으로 선택된 출력 단자의 종단 임피던스가 각각 $R_s \pm jX_s$ 및 $R_L \pm jX_L$ 일 때, 종단 임피던스 $R_s \pm jX_s$ 를 갖는 입력 단자와, 종단 임피던스 $R_L \pm jX_L$ 를 갖는 출력 단자 사이에 순차로

특성 임피던스 Z_s 및 전기각 θ_s 를 가지는 소스전송선로;

우 임피던스 Z_{0e1} 및 기(odd) 임피던스 Z_{0o1} 와 전기각 θ_1 을 가지며 소정 간격 이격되어 병렬로 형성되는 제1 결합선로;

특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 제1 전송선로;

제1 캐패시턴스 C_{v1} 을 가지는 제1 바랙터다이오드;

특성 임피던스 Z_k 및 전기각 θ_{k1} 을 가지는 제1 단락전송선로;

제2 캐패시턴스 C_{v2} 를 가지는 제2 바랙터다이오드;

특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 제2 전송선로;

우 임피던스 Z_{0e2} 및 기(odd) 임피던스 Z_{0o2} 와 전기각 θ_2 를 가지며 소정 간격 이격되어 병렬로 형성되는 제2 결합선로;

특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 제3 전송선로;

제3 캐패시턴스 C_{v3} 를 가지는 제3 바랙터 다이오드;

특성 임피던스 Z_k 및 전기각 θ_{k2} 를 가지는 제2 단락전송선로; 및

특성 임피던스 Z_L 및 전기각 θ_L 을 가지는 부하전송선로;

를 포함하는 것을 특징으로 하는 비자성체 서클레이터.

청구항 2

제1항에 있어서,

상기 3개의 대역통과여파기는

Y-구조 및 Δ -구조 중 어느 하나의 구조로 상호 연결되는 것을 특징으로 하는

비자성체 서클레이터.

청구항 3

제2항에 있어서,

상기 Δ -구조에서

상기 3개의 중단 임피던스가 3개의 단자 각각에 연결되며,

상기 3개의 대역통과 여파기 각각은

각각이 임의의 중단 임피던스와 연결된 서로 이웃하는 2개의 중단 단자와 연결되어 형성되는 것을 특징으로 하는

비자성체 서클레이터.

청구항 4

제2항에 있어서,

상기 Y-구조에서

상기 3개의 중단 임피던스가 3개의 단자 각각에 연결되며,

상기 3개의 대역통과 여파기 각각은

상기 3개의 중단 임피던스 중 어느 하나에 연결된 단자와 중앙 단자를 연결하는 것을 특징으로 하는

비자성체 서클레이터.

청구항 5

제1항에 있어서,

상기 대역통과여파기는

하나 이상의 전송선로 및

하나 이상의 결합선로와,

하나 이상의 바랙터 다이오드를

포함하는 것을 특징으로 하는

비자성체 서클레이터.

청구항 6

삭제

청구항 7

제1항에 있어서,

상기 대역통과여파기는

상기 제1 바랙터 다이오드의 음극에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 제1 바랙터향 전송선로;

상기 제1 바랙터향 전송선로에 연결되어 상기 제1 바랙터향 전송선로를 통해 상기 제1 바랙터 다이오드에 DC 전압 및 변조 정현파 신호 $V_m \cos(\omega_m t)$ 를 인가하는 제1 소스;

상기 제2 바랙터 다이오드의 음극에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 제2 바랙터향 전송선로;

상기 제2 바랙터향 전송선로에 연결되어 상기 제2 바랙터향 전송선로를 통해 상기 제2 바랙터 다이오드에 DC 전압 및 변조 정현파 신호 $V_m \cos(\omega_m t + \Delta \phi)$ 를 인가하는 제2 소스;

상기 제3 바랙터 다이오드의 음극에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 제3 바랙터향 전송선로;

상기 제3 바랙터항 전송선로에 연결되어 상기 제3 바랙터항 전송선로를 통해 상기 제3 바랙터 다이오드에 DC 전압 및 변조 정현파 신호 $V_m \cos(\omega_m t + 2\Delta\phi)$ 를 인가하는 제3 소스;

를 더 포함하는 것을 특징으로 하는

비자성체 서큘레이터.

청구항 8

제1항에 있어서,

상기 3개의 대역통과 여파기 각각은

어느 하나의 단자로 신호가 입력되면 입력된 신호는 다른 하나의 단자로 전송되지만 또 다른 단자로 전송되지 않도록

하나 이상의 단자에 분해적으로 또는 합성적으로 간섭하여 격리 특성과 비가역 동작을 수행하는 것을 특징으로 하는

비자성체 서큘레이터.

발명의 설명

기술 분야

[0001] 본 발명은 비자성체 서큘레이터에 관한 것으로, 보다 상세하게는, 시간 변조 대역통과 여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서큘레이터에 관한 것이다.

배경 기술

[0002] 현재의 무선통신 시스템의 대부분은 송수신 주파수를 분리 사용하거나 같은 주파수를 사용하여도 송수신 사용시간을 교차하여 사용한다. 차세대 6G 통신에서는 송수신단이 같은 주파수를 사용하면서 같은 시간에 송수신이 가능하게 하는 동일 대역 전이중(in-band full duplex: IBFD) 통신이 표준화될 예정이다. 이를 위해서는 송신 신호는 안테나로만, 안테나로 인입된 수신 신호는 수신부로만 전달되는 서큘레이터가 필요하다. 현재는 페라이트(ferrite)와 같은 희토류 자성체 물질을 자석으로 자화시킨 서큘레이터를 사용한다.

[0003] 보통 고성능 비가역 소자들은 희토류 페라이트(ferrite) 캐비티(cavity)를 자석으로 자화(magnetic biasing)시킴으로 구현될 수 있었는데, 이런 소자들은 부피가 크면서 비싸고, 반도체 집적회로(integrated circuit: IC)와 일체화를 할 수 없어 휴대용 전기 및 전자 회로에 적용하는데 어려움이 있다. 현재까지 비자성체 물질을 이용하면서 비가역 특성을 얻기 위한 능동 및 비선형 접근 방법들을 시도하였지만, 이러한 접근 방법들은 높은 잡음 지수(noise figure), 낮은 전력 처리 능력 및 작은 동적 범위(dynamic range)등의 문제점들을 가지고 있다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 한국공개특허 제2019-0126914호 2019년 11월 12일 공개 (명칭: RF 서큘레이터)

발명의 내용

해결하려는 과제

[0005] 본 발명의 목적은 본 발명은 시간 변조 대역 통과 여파기들을 Y-구조 또는 Δ-구조로 연결하여 서큘레이터 기능을 구현하고, 아울러 시간 변조 대역 통과 여파기의 종단 임피던스를 임의의 값을 가질 수 있도록 설계하여 시스템 구현의 용이성을 제고하면서도 가변 중심 주파수를 얻을 수 있는 서큘레이터를 제공함에 있다.

과제의 해결 수단

- [0006] 상술한 바와 같은 목적을 달성하기 위한 본 발명의 바람직한 실시예에 따른 비자성체 서클레이터는 각각이 시간 변조되면서 가변 중심 주파수를 가지는 3개의 대역통과여파기와, 상기 3개의 대역통과여파기 각각에 연결되는 3개의 중단 임피던스를 포함한다.
- [0007] 상기 3개의 대역통과여파기는 Y-구조 및 Δ -구조 중 어느 하나의 구조로 상호 연결되는 것을 특징으로 한다.
- [0008] 상기 3개의 중단 임피던스가 3개의 단자 각각에 연결되며, 상기 Δ -구조에서 상기 3개의 대역통과 여파기 각각은 각각이 임의의 중단 임피던스를 가지면서 연결된 서로 이웃하는 2개의 중단 단자와 연결되어 형성되는 것을 특징으로 한다.
- [0009] 상기 3개의 중단 임피던스가 3개의 단자 각각에 연결되며, 상기 Y-구조에서 상기 3개의 대역통과 여파기 각각은 상기 3개의 중단 임피던스 중 어느 하나에 연결된 단자와 중앙 단자를 연결하는 것을 특징으로 한다.
- [0010] 상기 대역통과여파기는 하나 이상의 전송선로(TL: transmission line) 및 하나 이상의 결합선로(CL: Coupled line)와, 하나 이상의 바랙터 다이오드(VD: Varactor Diode)를 포함한다.
- [0011] 상기 대역통과여파기는 3개의 단자 중 입력으로 선택된 입력 단자와 출력으로 선택된 출력 단자의 중단 임피던스가 각각 $R_s \pm jX_s$ 및 $R_L \pm jX_L$ 일 때, 중단 임피던스 $R_s \pm jX_s$ 를 갖는 입력 단자와, 중단 임피던스 $R_L \pm jX_L$ 를 갖는 출력 단자 사이에 순차로 개재되는, 특성 임피던스 Z_s 및 전기각 θ_s 를 가지는 소스전송선로(STL)와, 우(even) 임피던스 Z_{0e1} 및 기(odd) 임피던스 Z_{0o1} 와 전기각 θ_1 을 가지며 소정 간격 이격되어 병렬로 형성되는 제1 결합선로(CL1)와, 특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 제1 전송선로(TL1)와, 제1 캐패시턴스 C_{v1} 를 가지는 제1 바랙터다이오드(VD1)와, 특성 임피던스 Z_k 및 전기각 θ_{k1} 을 가지는 제1 단락전송선로(TTL1)와, 제2 캐패시턴스 C_{v2} 를 가지는 제2 바랙터다이오드(VD2)와, 특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 제2 전송선로(TL2)와, 우(even) 임피던스 Z_{0e2} 및 기(odd) 임피던스 Z_{0o2} 와 전기각 θ_2 를 가지며 소정 간격 이격되어 병렬로 형성되는 제2 결합선로(CL2)와, 특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 제3 전송선로(TL3)와, 제3 캐패시턴스 C_{v3} 를 가지는 제3 바랙터 다이오드(VD3)와, 특성 임피던스 Z_k 및 전기각 θ_{k2} 를 가지는 제2 단락전송선로(TTL2)와, 특성 임피던스 Z_L 및 전기각 θ_L 을 가지는 부하전송선로(LTL)를 포함한다.
- [0012] 상기 대역통과여파기는 상기 제1 바랙터 다이오드(VD1)의 음극(cathode)에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 제1 바랙터향 전송선로(TLv1)와, 상기 제1 바랙터향 전송선로(TLv1)에 연결되어 상기 제1 바랙터향 전송선로(TLv1)를 통해 상기 제1 바랙터 다이오드(VD1)에 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t)$ 를 인가하는 제1 소스(SC1)와, 상기 제2 바랙터 다이오드(VD2)의 음극(cathode)에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 제2 바랙터향 전송선로(TLv2)와, 상기 제2 바랙터향 전송선로(TLv2)에 연결되어 상기 제2 바랙터향 전송선로(TLv2)를 통해 상기 제2 바랙터 다이오드(VD2)에 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t + \Delta \phi)$ 를 인가하는 제2 소스와, 상기 제3 바랙터 다이오드(VD3)의 음극(cathode)에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 제3 바랙터향 전송선로(TLv3)와, 상기 제3 바랙터향 전송선로(TLv3)에 연결되어 상기 제3 바랙터향 전송선로(TLv3)를 통해 상기 제3 바랙터 다이오드(VD3)에 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t + 2\Delta \phi)$ 를 인가하는 제3 소스를 더 포함한다.
- [0013] 상기 3개의 대역통과 여파기 각각은 어느 하나의 단자로 신호가 입력되면 입력된 신호는 다른 하나의 단자로 전송되지만 또 다른 단자로 전송되지 않도록 하나 이상의 단자에 분해적으로 또는 합성적으로 간섭하여 격리 특성과 비가역 동작을 수행하는 것을 특징으로 한다.
- [0014] 상술한 바와 같은 목적을 달성하기 위한 본 발명의 바람직한 실시예에 따른 비자성체 서클레이터는 3개의 단자 각각에 연결되는 3개의 중단 임피던스와, 상기 3개의 단자에 Y-구조 및 Δ -구조 중 적어도 하나의 구조로 연결되는 3개의 대역통과여파기를 포함한다. 상기 3개의 중단 임피던스 각각은 임의의 임피던스 값으로 형성되는 것을 특징으로 한다. 상기 3개의 대역통과여파기는 각각이 시간 변조되며, 가변되는 중심 주파수를 가지는 것을 특징으로 한다.
- [0015] 상기 3개의 중단 임피던스가 3개의 단자 각각에 연결되며, 상기 Δ -구조에서 상기 3개의 대역통과 여파기 각각

은 각각이 임의의 중단 임피던스와 연결된 서로 이웃하는 2개의 중단 단자와 연결되어 형성되는 것을 특징으로 한다.

[0016] 상기 3개의 중단 임피던스가 3개의 단자 각각에 연결되며, 상기 Y-구조에서 상기 3개의 대역통과 여파기 각각은 상기 3개의 중단 임피던스 중 어느 하나에 연결된 단자와 중앙 단자를 연결하는 것을 특징으로 한다.

[0017] 상기 대역통과여파기는 하나 이상의 전송선로(TL: transmission line) 및 하나 이상의 결합선로(CL: Coupled line)와, 하나 이상의 바랙터 다이오드(VD: Varactor Diode)를 포함한다.

[0018] 상기 대역통과여파기는 3개의 단자 중 입력으로 선택된 입력 단자와 출력으로 선택된 출력 단자의 중단 임피던스가 각각 $R_s \pm jX_s$ 및 $R_L \pm jX_L$ 일 때, 중단 임피던스 $R_s \pm jX_s$ 를 갖는 입력 단자와, 중단 임피던스 $R_L \pm jX_L$ 를 갖는 출력 단자 사이에 순차로 개재되는, 특성 임피던스 Z_s 및 전기각 θ_s 를 가지는 소스전송선로(STL)와, 우(even) 임피던스 Z_{0e1} 및 기(odd) 임피던스 Z_{0o1} 와 전기각 θ_1 을 가지며 소정 간격 이격되어 병렬로 형성되는 제1 결합선로(CL1)와, 특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 제1 전송선로(TL1)와, 제1 캐패시턴스 C_{v1} 를 가지는 제1 바랙터다이오드(VD1)와, 특성 임피던스 Z_k 및 전기각 θ_{k1} 을 가지는 제1 단락전송선로(TTL1)와, 제2 캐패시턴스 C_{v2} 를 가지는 제2 바랙터다이오드(VD2)와, 특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 제2 전송선로(TL2)와, 우(even) 임피던스 Z_{0e2} 및 기(odd) 임피던스 Z_{0o2} 와 전기각 θ_2 를 가지며 소정 간격 이격되어 병렬로 형성되는 제2 결합선로(CL2)와, 특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 제3 전송선로(TL3)와, 제3 캐패시턴스 C_{v3} 를 가지는 제3 바랙터 다이오드(VD3)와, 특성 임피던스 Z_k 및 전기각 θ_{k2} 를 가지는 제2 단락전송선로(TTL2)와, 특성 임피던스 Z_L 및 전기각 θ_L 을 가지는 부하전송선로(LTL)를 포함한다.

[0019] 상기 대역통과여파기는 상기 제1 바랙터 다이오드(VD1)의 음극(cathode)에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 제1 바랙터향 전송선로(TLv1)와, 상기 제1 바랙터향 전송선로(TLv1)에 연결되어 상기 제1 바랙터향 전송선로(TLv1)를 통해 상기 제1 바랙터 다이오드(VD1)에 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t)$ 를 인가하는 제1 소스(SC1)와, 상기 제2 바랙터 다이오드(VD2)의 음극(cathode)에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 제2 바랙터향 전송선로(TLv2)와, 상기 제2 바랙터향 전송선로(TLv2)에 연결되어 상기 제2 바랙터향 전송선로(TLv2)를 통해 상기 제2 바랙터 다이오드(VD2)에 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t + \Delta \phi)$ 를 인가하는 제2 소스와, 상기 제3 바랙터 다이오드(VD3)의 음극(cathode)에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 제3 바랙터향 전송선로(TLv3)와, 상기 제3 바랙터향 전송선로(TLv3)에 연결되어 상기 제3 바랙터향 전송선로(TLv3)를 통해 상기 제3 바랙터 다이오드(VD3)에 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t + 2\Delta \phi)$ 를 인가하는 제3 소스를 더 포함한다.

[0020] 상기 3개의 대역통과 여파기 각각은 어느 하나의 단자로 신호가 입력되면 입력된 신호는 다른 하나의 단자로 전송되지만 또 다른 단자로 전송되지 않도록 하나 이상의 단자에 분해적으로 또는 합성적으로 간섭하여 격리 특성과 비가역 동작을 수행하는 것을 특징으로 한다.

발명의 효과

[0021] 본 발명의 시간 변조 대역 통과 여파기는 순방향으로는 저손실 신호 전달이 가능케 하며, 역방향으로는 높은 신호 전달 손실이 발생하게 하여 비가역 전달 특성을 제공할 수 있다. 이러한 본 발명은 자성체 비가역 회로와 비교할 때에 회로류 자성체를 사용하지 않는다는 이점이 있다. 특히, 기존의 자성체 비가역 회로는 반도체 집적회로(integrated circuit: IC)들과 함께 집적이 불가능하나, 본 발명의 서클레이터 회로는 반도체 집적회로(IC)들과 집적이 가능하여 시스템의 소형화를 가능하게 한다. 더욱이, 본 발명의 시간 변조 대역 통과 여파기는 임의의 중단 임피던스를 갖도록 설계가 가능하여 무선 통신의 무선 전단부(RF front-end) 구조를 단순화 할 수 있으며 중심 주파수를 변화시킬 수 있는 기능을 추가로 가진다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 실시예에 따른 시간 변조 대역통과여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서클레이터를 설명하기 위한 도면이다.

도 2는 본 발명의 실시예에 따른 Y-구조로 형성된 시간 변조 대역통과여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서클레이터의 구성을 설명하기 위한 도면이다.

도 3은 본 발명의 실시예에 따른 Δ -구조로 형성된 시간 변조 대역통과여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서클레이터의 구성을 설명하기 위한 도면이다.

도 4는 본 발명의 실시예에 따른 비자성체 서클레이터의 비가역 주파수 특성을 설명하기 위한 그래프이다.

도 5는 자성체로 만들어진 서클레이터와 단일 안테나를 사용하는 종래의 IBFD(In-Band Full-Duplex) 무선 전단부를 설명하기 위한 도면이다.

도 6은 본 발명의 실시예에 따른 비자성체 서클레이터가 적용된 무선 전단부를 설명하기 위한 도면이다.

도 7은 본 발명의 일 실시예에 따른 시간 변조 공진기들을 사용한 비자성체 비가역 대역통과여파기의 구성을 설명하기 위한 도면이다.

도 8은 본 발명의 실시예에 따른 대역통과여파기의 순방향 및 역방향 전달계수와 입출력 반사계수 특성을 설명하기 위한 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0023] 본 발명의 상세한 설명에 앞서, 이하에서 설명되는 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정해서 해석되어서는 아니 되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념으로 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다. 따라서 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 가장 바람직한 실시예에 불과할 뿐, 본 발명의 기술적 사상을 모두 대변하는 것은 아니므로, 본 출원시점에 있어서 이들을 대체할 수 있는 다양한 균등물과 변형 예들이 있을 수 있음을 이해하여야 한다.

[0024] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명한다. 이때, 첨부된 도면에서 동일한 구성 요소는 가능한 동일한 부호로 나타내고 있음을 유의해야 한다. 또한, 본 발명의 요지를 흐리게 할 수 있는 공지 기능 및 구성에 대한 상세한 설명은 생략할 것이다. 마찬가지로의 이유로 첨부 도면에 있어서 일부 구성요소는 과장되거나 생략되거나 또는 개략적으로 도시되었으며, 각 구성요소의 크기는 실제 크기를 전적으로 반영하는 것이 아니다.

[0025] 먼저, 본 발명의 실시예에 따른 시간 변조 대역통과여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서클레이터에 대해서 설명하기로 한다.

[0026] 도 1은 본 발명의 실시예에 따른 시간 변조 대역통과여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서클레이터를 설명하기 위한 도면이다. 도 2는 본 발명의 실시예에 따른 Y-구조로 형성된 시간 변조 대역통과여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서클레이터의 구성을 설명하기 위한 도면이다. 도 3은 본 발명의 실시예에 따른 Δ -구조로 형성된 시간 변조 대역통과여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서클레이터의 구성을 설명하기 위한 도면이다. 도 4는 본 발명의 실시예에 따른 비자성체 서클레이터의 비가역 주파수 특성을 설명하기 위한 그래프이다.

[0027] 도 1 내지 도 3을 참조하면, 본 발명의 실시예에 따른 비자성체 서클레이터(100)는 3개의 대역통과여파기(BPF, 120: 121, 122, 123) 및 3개의 대역통과여파기(120: 121, 122, 123) 각각에 대응하여 3개의 대역통과여파기(120: 121, 122, 123) 각각에 연결되는 3개의 중단 임피던스(111, 112, 113)를 포함한다.

[0028] 본 발명의 대역통과여파기(120: 121, 122, 123)은 시간 변조되며, 각각이 가변 중심 주파수를 가진다. 또한, 3개의 중단 임피던스(111, 112, 113) 각각은 임의의 임피던스 값 $R_a \pm jX_a$, $R_b \pm jX_b$ 및 $R_c \pm jX_c$ 를 가진다. 특히, 각각이 중단 임피던스(111, 112, 113)을 가지는 3개의 대역통과여파기(120: 121, 122, 123)은 Y-구조 및 Δ -구조 중 적어도 하나의 구조로 연결된다.

[0029] 일 실시예에 따르면, 도 2에 도시된 바와 같이 3개의 대역통과여파기(120: 121, 122, 123)은 Y-구조로 연결될 수 있다. 이때, 각 대역통과여파기(121, 122, 123)은 임의의 중단 임피던스(111, 112, 113)을 갖는 하나의 단자 (Port 1, Port 2, Port 3)와 중앙 단자(Port 0)를 연결한다.

[0030] 다른 실시예에 따르면, 도 3에 도시된 바와 같이, 3개의 대역통과여파기(120: 121, 122, 123)은 Δ -구조로 연결될 수 있다. 이때, 대역통과여파기(121, 122, 123) 각각은 임의의 중단 임피던스(111, 112, 113)을 갖는 두 중

단 단자(Port 1-Port 2, Port 2-Port 3, Port 3-Port 1)를 연결한다.

- [0031] 도 1 내지 도 4를 참조하면, 본 발명의 실시예에 따른 서큘레이터(100)의 3개의 단자(Port 1, Port 2, Port 3) 중 어느 하나의 단자로 신호가 입력되면 입력된 신호는 대역통과 여파기(120: 121, 122, 123)에 의해 다른 하나의 단자로 전송된다. 하지만, 입력된 신호는 대역통과 여파기(120: 121, 122, 123)에 의해 또 다른 단자로는 전송되지 않는다. 예컨대, 단자 1(Port 1)로 신호가 입력되면 입력된 신호는 대역통과 여파기(120: 121, 122, 123)에 의해 단자 2(Port 2)로 전송된다. 하지만, 입력된 신호는 대역통과 여파기(120: 121, 122, 123)에 의해 단자 3(Port 3)으로 전송되지 않는다. 아울러 단자 2(Port 2)로 신호가 입력되면 입력된 신호는 대역통과 여파기(120: 121, 122, 123)에 의해 단자 1(Port 1)로도 전송되지 않는다. 이와 같이, 본 발명의 실시예에 따른 시간 및 공간적으로 변조된 각 경로의 대역통과 여파기(121, 122, 123)는 하나 이상의 단자(Port 1, Port 2, Port 3)에 분해적(destructively)으로 또는 합성적으로 간섭하여 격리 특성과 비가역 동작을 수행한다.
- [0032] 특히, 단자 1(Port 1)에서 단자 2(Port 1)로 신호가 진행할 때에는 혼변조(IM) 성분들이 합성적으로 결합되어 상대적으로 저손실 순방향 전송 (Forward Transmission) 특성을 가진다. 반면, 단자 2(Port 2)에서 단자 1(Port 1)로 신호가 진행할 때에는 혼변조(IM) 성분들이 역위상 합성이 되어 많은 신호 손실이 발생하여 결과적으로 역방향 격리 (Reverse Isolation) 특성을 가진다. 즉, 도 4에 도시된 바와 같이, 본 발명의 비자성체 서큘레이터(100)은 작은 삽입 손실의 순방향(시계 방향) 신호 전송을 수행하지만($S_{21} = S_{32}$: Forward Transmission), 높은 격리 특성을 가져서 역방향(반시계 방향) 신호 전송을 불가능하게 한다($S_{12} = S_{23}$: Reverse Isolation).
- [0033] 다음으로, 본 발명의 비자성체 서큘레이터가 적용된 무선 전단부와 종래의 자성체 서큘레이터가 적용된 무선 전단부를 비교하여 설명하기로 한다. 도 5는 자성체로 만들어진 서큘레이터와 단일 안테나를 사용하는 종래의 IBFD(In-Band Full-Duplex) 무선 전단부를 설명하기 위한 도면이다. 반면, 도 6은 본 발명의 실시예에 따른 비자성체 서큘레이터가 적용된 무선 전단부를 설명하기 위한 도면이다.
- [0034] 도 5를 참조하면, 종래의 기술에 따른 자성체 서큘레이터(11)가 채택된 무선 전단부(1, RF Front-End)는 송신기(TX), 서큘레이터(11) 및 수신기(RX)를 포함한다. 송신기(TX)는 입력정합회로(input impedance matching network: IMN), 전력 증폭기(power amplifier: PA), 출력정합회로(output impedance matching network: OMN) 및 송신 대역통과여파기(bandpass filter: BPF)를 포함한다. 또한, 수신기(RX)는 수신 대역통과여파기(BPF), 입력정합회로(IMN), 저잡음 증폭기(low noise amplifier: LNA) 및 출력정합회로(OMN)를 포함한다. 여기서, 종래의 기술에 따른 자성체 서큘레이터(11)는 송신기(TX)의 신호가 수신기(RX)로 누출되는 것을 차단하면서 안테나(ANT)를 통해 대기 중에 방사되도록 신호를 전송한다. 이러한 종래의 IBFD 무선 전단부(1)에서 대역통과 여파기(BPF)와 서큘레이터(11)는 50 Ω 종단 임피던스를 기준으로 설계되기 때문에, 이 회로들을 집적하면 무선 전단부(1)의 크기가 필요 이상으로 커진다.
- [0035] 반면, 도 6을 참조하면, 본 발명의 실시예에 따른 비자성체 서큘레이터(100)를 무선 전단부(10)는 송신기(TX), 서큘레이터(100) 및 수신기(RX)를 포함하며, 송신기(TX)는 입력정합회로(IMN) 및 전력증폭기(PA)를 포함하며, 수신기(RX)는 저잡음 증폭기(LNA) 및 출력정합회로(OMN)를 포함한다. 즉, 본 발명의 실시예에 따른 서큘레이터(100)는 주파수 가변 임피던스 정합 및 대역통과 특성을 가지기 때문에 종래의 기술에 따른 송신기(TX)가 사용하는 출력정합회로(OMN) 및 송신 대역통과여파기(BPF)를 사용하지 않으며, 종래의 기술에 따른 수신기(RX)가 사용하는 수신 대역통과여파기(BPF) 및 입력정합회로(IMN)를 사용하지 않는다.
- [0036] 즉, 본 발명의 비자성체 서큘레이터(100)는 작은 삽입 손실의 순방향(시계 방향) 신호 전송을 수행하지만, 높은 격리 특성을 가져서 역방향(반시계 방향) 신호 전송을 불가능하게 한다. 또한 본 발명의 비자성체 서큘레이터(100)는 임의의 종단 임피던스(110: 111, 112, 113)를 가지고 있어서, 전력 증폭기(PA)의 최적 출력 임피던스, 저잡음 증폭기(LNA)의 최적 저잡음 입력 임피던스, 안테나의 최적 입력 임피던스를 구현하여 직접 연결함으로써, 임피던스를 정합시킬 수 있다. 이에 따라, 임피던스 정합 회로들(IMN, OMN) 중 일부를 사용할 필요가 없기 때문에 IBFD 무선 전단부의 전체 회로 크기를 크게 줄일 수 있다. 또한, 제안된 서큘레이터의 연속적인 가변 주파수 조정 능력은 하나의 서큘레이터로 다중 대역(multi-band) IBFD 무선 전단부(10)를 집적할 수 있다.
- [0037] 다음으로, 본 발명의 실시예에 따른 시간 변조 대역통과여파기를 사용한 주파수 가변 임피던스 정합 대역통과 비자성체 서큘레이터의 세부 구성에 대해서 설명하기로 한다. 도 7은 본 발명의 일 실시예에 따른 시간 변조 공진기들을 사용한 비자성체 비가역 대역통과여파기의 구성을 설명하기 위한 도면이다.
- [0038] 도 7을 참조하면, 본 발명의 실시예에 따른 대역통과여파기(BPF)는 시간 변조 공진기들을 사용할 수 있다. 도 7

에서, 대역통과여파기(120: 121, 122, 123)은 하나 이상의 전송선로(TL: transmission line) 및 하나 이상의 결합선로(CL: Coupled line)와, 하나 이상의 바랙터 다이오드(VD: Varactor Diode)를 포함한다.

- [0039] 서클레이터(100)의 3개의 단자 중 입력으로 선택된 입력 단자(예컨대, 단자 1)와 출력으로 선택된 출력 단자(예컨대, 단자 2)의 종단 임피던스가 각각 $R_S \pm jX_S$ 및 $R_L \pm jX_L$ 이라고 가정한다. 이때, 종단 임피던스 $R_S \pm jX_S$ 를 갖는 입력 단자와, 종단 임피던스 $R_L \pm jX_L$ 를 갖는 출력 단자 사이에서 형성되는 대역통과여파기(120: 121, 122, 123)은 입력 단자로부터 순차로 상기 출력 단자까지 연결되는 복수의 전송선로(TL)와, 복수의 결합선로(CL) 및 복수의 바랙터 다이오드(VD)가 개재된다. 특히, 복수의 전송선로(TL)와, 복수의 결합선로(CL)는 마이크로스트립을 위시한 다양한 전송선로로 형성된다.
- [0040] 보다 구체적으로, 3개의 단자 중 입력으로 선택된 입력 단자와 출력으로 선택된 출력 단자의 종단 임피던스가 각각 $R_S \pm jX_S$ 및 $R_L \pm jX_L$ 일 때, 종단 임피던스 $R_S \pm jX_S$ 를 갖는 입력 단자와, 종단 임피던스 $R_L \pm jX_L$ 를 갖는 출력 단자 사이에 형성되는 대역통과여파기(120: 121, 122, 123)은 소스전송선로(STL), 제1 결합선로(CL1), 제1 전송선로(TL1), 제1 바랙터다이오드(VD1), 제1 단락전송선로(TTL1), 제2 바랙터다이오드(VD2), 제2 전송선로(TL2)와, 제2 결합선로(CL2)와, 제3 전송선로(TL3)와, 제3 바랙터다이오드(VD3)와, 제2 단락전송선로(TTL2)와, 부하전송선로(LTL)를 포함한다.
- [0041] 소스전송선로(STL)는 예컨대, 단자 1(Port 1)과 같은 입력 단자에 연결되며 특성 임피던스 Z_S 및 전기각 θ_S 를 가지는 전송선로이다.
- [0042] 제1 결합선로(CL1)는 소스전송선로(STL)와 연결되며 우(even) 임피던스 Z_{0e1} 및 기(odd) 임피던스 Z_{0o1} 와 전기각 θ_1 을 가지며 소정 간격 이격되어 병렬로 형성된다.
- [0043] 제1 전송선로(TL1)는 특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 전송선로이다.
- [0044] 제1 바랙터다이오드(VD1)는 제1 캐패시턴스 C_{v1} 을 가진다.
- [0045] 제1 단락전송선로(TTL1)는 특성 임피던스 Z_k 및 전기각 θ_{k1} 을 가지는 전송선로이다.
- [0046] 제2 바랙터다이오드(VD2)는 제2 캐패시턴스 C_{v2} 를 가진다.
- [0047] 제2 전송선로(TL2)는 특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 전송선로이다.
- [0048] 제2 결합선로(CL2)는 제2 전송선로(TL2)와 연결되며 우(even) 임피던스 Z_{0e2} 및 기(odd) 임피던스 Z_{0o2} 와 전기각 θ_2 를 가지며 소정 간격 이격되어 병렬로 형성되고 제3 전송선로(TL3)와 연결된다.
- [0049] 제3 전송선로(TL3)는 특성 임피던스 Z_1 및 전기각 θ_1 을 가지는 전송선로이다.
- [0050] 제3 바랙터다이오드(VD3)는 제3 캐패시턴스 C_{v3} 을 가진다.
- [0051] 제2 단락전송선로(TTL2)는 특성 임피던스 Z_k 및 전기각 θ_{k2} 를 가지는 전송선로이다.
- [0052] 부하전송선로(LTL)는 특성 임피던스 Z_L 및 전기각 θ_L 을 가지는 전송선로이며, 예컨대, 단자 2(Port 2)와 같은 출력 단자에 연결된다.
- [0053] 한편, 본 발명은 제1, 제2 및 제3 바랙터 다이오드(VD1, VD2, VD3) 각각을 시간 변조시키기 위해 변조 정현파 신호를 인가한다. 이를 위하여, 대역통과여파기(120: 121, 122, 123)는 제1, 제2 및 제3 바랙터 다이오드(VD1, VD2, VD3) 각각에 연결되는 제1, 제2 및 제3 바랙터향 전송선로(TLv1, TLv2, TLv3)와, 제1, 제2 및 제3 바랙터향 전송선로(TLv1, TLv2, TLv3)를 통해 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t)$ 를 인가하는 제1, 제2 및 제3 소스(SC1, SC2, SC3)를 더 포함한다.
- [0054] 제1 바랙터향 전송선로(TLv1)는 제1 바랙터 다이오드(VD1)의 음극(cathode)에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 전송선로로 형성된다.
- [0055] 제1 소스(SC1)는 제1 바랙터향 전송선로(TLv1)에 연결되어 제1 바랙터향 전송선로(TLv1)를 통해 제1 바랙터 다

이오드(VD1)에 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t)$ 를 인가한다.

- [0056] 제2 바랙터향 전송선로(TLv2)는 제2 바랙터 다이오드(VD2)의 음극(cathode)에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 전송선로로 형성된다.
- [0057] 제2 소스(SC2)는 제2 바랙터향 전송선로(TLv2)에 연결되어 제2 바랙터향 전송선로(TLv2)를 통해 제2 바랙터 다이오드(VD2)에 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t + \Delta \phi)$ 를 인가한다.
- [0058] 제3 바랙터향 전송선로(TLv3)는 제3 바랙터 다이오드(VD3)의 음극(cathode)에 연결되며 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 전송선로로 형성된다.
- [0059] 제3 소스(SC3)는 제3 바랙터향 전송선로(TLv3)에 연결되어 제3 바랙터향 전송선로(TLv3)를 통해 제3 바랙터 다이오드(VD3)에 DC 전압(V_{dc}) 및 변조 정현파 신호 $V_m \cos(\omega_m t + 2\Delta \phi)$ 를 인가한다.
- [0060] 본 발명의 대역통과여파기(BPF, 120)의 비가역성은 시간 변조 공진기에 의해 신호 주파수(carrier frequency)가 혼변조(intermodulation: IM) 주파수로 변환된 결과이다. 이 시간 변조 공진기는 시간 변화 캐패시터에 의해 구현된다. 캐패시터가 정현파로 변조하면, 혼변조(IM) 성분들이 생성되는데, 변조 계수($V_m, \omega_m, \Delta \phi$)들을 적절하게 조정하면 혼변조(IM) 성분들이 신호 주파수(carrier frequency)를 중심으로 순방향으로는 작은 손실을 갖게끔 합성적으로 결합되는 반면, 역방향으로 높은 격리 특성을 갖게끔 분해적으로 합성된다. 비가역 대역통과 여파기(BPF)의 중심 주파수는 바랙터 다이오드의 정적 캐패시턴스(static capacitance)로 조정할 수 있다.
- [0061] 본 발명에 따르면, 대역통과여파기(120)는 각 바랙터 다이오드(VD1, VD2, VD3)의 음극(cathode)에 특성 임피던스 Z_{bias} 및 전기각 θ_{bias} 를 가지는 바랙터향 전송선로(TLv1, TLv2, TLv3)를 연결하고 DC 전압(V_{dc})과 변조 정현파 신호($V_m \cos(\omega_m t), V_m \cos(\omega_m t + \Delta \phi), V_m \cos(\omega_m t + 2\Delta \phi)$)를 각각 인가하면 시간 변조 공진기로 동작한다.
- [0062] 이러한 시간 변조 공진기의 변조 신호는 단자 1(Port 1)에 입력되는 신호들과 합성되어 혼변조(intermodulation: IM) 성분들이 발생하고, 변조 변수들 ($V_m, \omega_m, \Delta \phi$)에 따라 혼변조(IM) 신호들의 특성이 달라진다. 아울러 단자 2(Port 2)에 신호가 입력되어도 동일하게 동작한다. 이에 따라, 단자 1(Port 1)에서 단자 2(Port 2)로 신호가 진행할 때에는 혼변조(IM) 성분들이 합성적으로 결합되어 상대적으로 저손실로 전송되는 특성을 가진다. 즉, 도 4의 S_{21} 과 같이, 단자 1(Port 1)에서 단자 2(Port 2)로 전달되는 특성을 가진다(Forward Transmission). 반면, 단자 2(Port 2)에서 단자 1(Port 1)로 신호가 진행할 때에는 혼변조(IM) 성분들이 역위상 합성이 되어 많은 신호 손실이 발생한다. 결과적으로 단자 2(Port 2)에서 단자 1(Port 1)로 신호에 대해 역방향 신호 격리 특성이 적용된다. 즉, 도 4의 S_{12} 와 같이, 단자 2(Port 2)에서 단자 1(Port 1)로는 신호 전송이 불가능하도록 신호가 격리되는 특성(Reverse Isolation)을 가진다.
- [0063] 다음으로, 본 발명의 실시예에 따른 대역통과여파기(120)의 주파수 특성에 대해서 설명하기로 한다. 도 8은 본 발명의 실시예에 따른 대역통과여파기의 전달 및 반사계수 특성을 설명하기 위한 그래프이다.
- [0064] 도 8의 그래프는 시간 변조 바랙터 다이오드(VD1, VD2, VD3)를 사용하고 중단 임피던스가 각각 20 Ω 과 50 Ω 인 비자성체 비가역 대역통과 여파기(120)의 시뮬레이션 결과를 보인다. 도시된 바와 같이, 중심 주파수(f_0)는 2.25 GHz에서 2.75GHz까지 변화 가능하면서 삽입 손실(S_{21})은 1.95 dB에서 3.94 dB 정도의 특성을 가진다. 그리고 격리(S_{12}) 및 입출력 반사 손실은 동일 대역에서 각각 20 dB와 11 dB 이상이다.
- [0065] 한편, 전술한 본 발명의 실시예에 따른 방법은 다양한 컴퓨터수단을 통하여 판독 가능한 프로그램 형태로 구현되어 컴퓨터로 판독 가능한 기록매체에 기록될 수 있다. 여기서, 기록매체는 프로그램 명령, 데이터 파일, 데이터구조 등을 단독으로 또는 조합하여 포함할 수 있다. 기록매체에 기록되는 프로그램 명령은 본 발명을 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 예컨대 기록매체는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광 기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media) 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치를 포함한다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 와이어뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 와이어를 포함할 수 있다. 이러한

하드웨어 장치는 본 발명의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

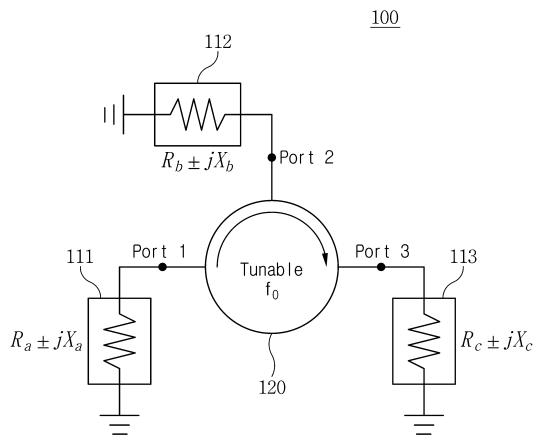
[0066] 이상 본 발명을 몇 가지 바람직한 실시예를 사용하여 설명하였으나, 이들 실시예는 예시적인 것이며 한정적인 것이 아니다. 이와 같이, 본 발명이 속하는 기술분야에서 통상의 지식을 지닌 자라면 본 발명의 사상과 첨부된 특허청구범위에 제시된 권리범위에서 벗어나지 않으면서 균등론에 따라 다양한 변화와 수정을 가할 수 있음을 이해할 것이다.

부호의 설명

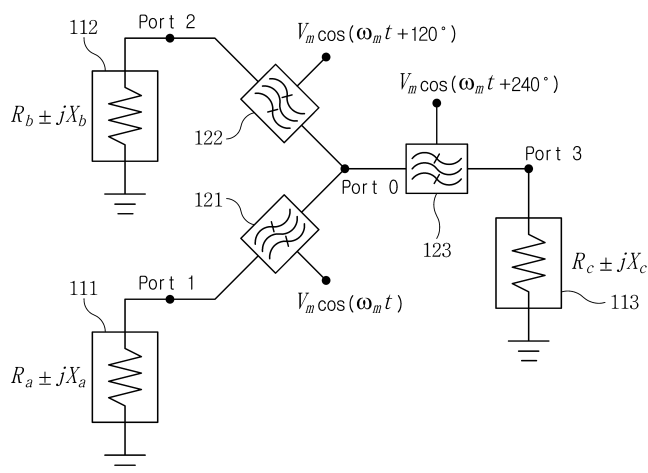
- [0067] 10: 무선전단부
- 100: 서클레이터
- 111, 112, 113: 임피던스
- 120, 121, 122, 123: 비자성체 비가역 대역통과여파기

도면

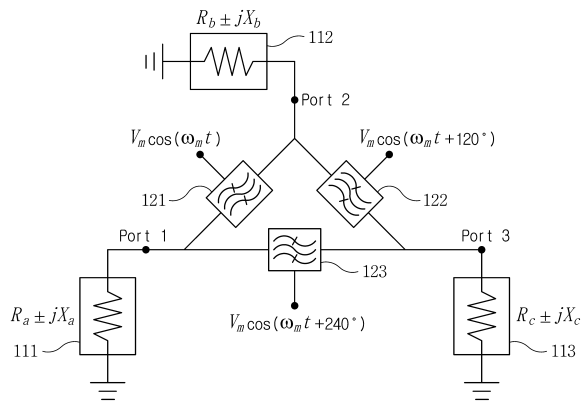
도면1



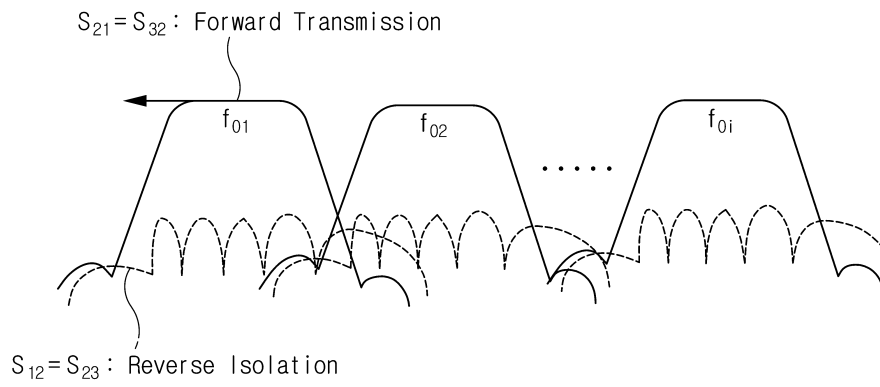
도면2



도면3

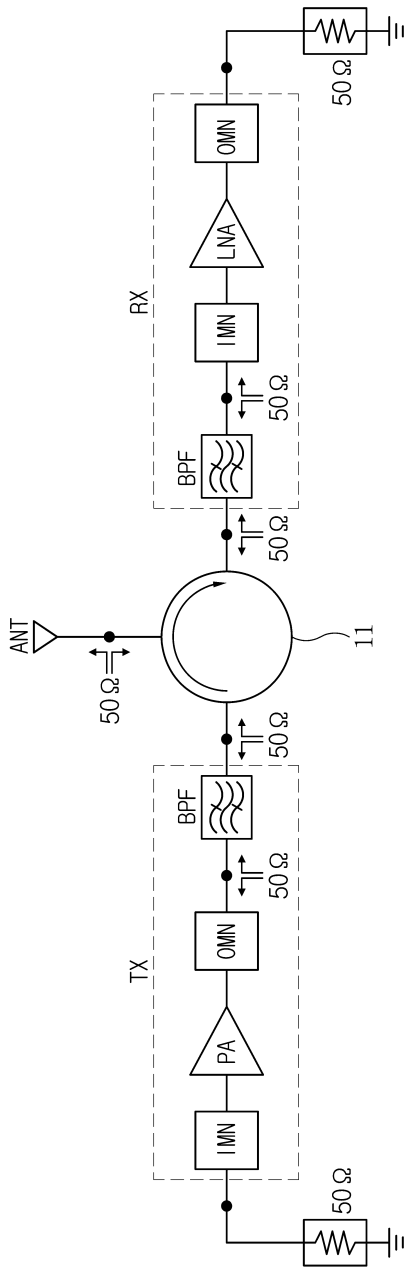


도면4

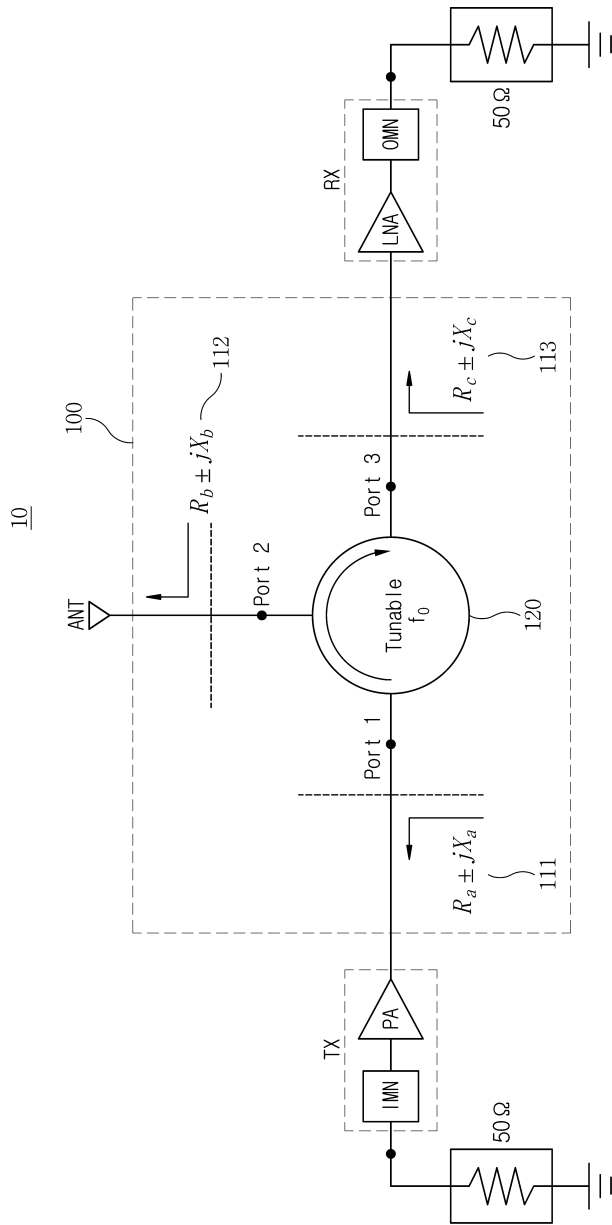


도면5

1

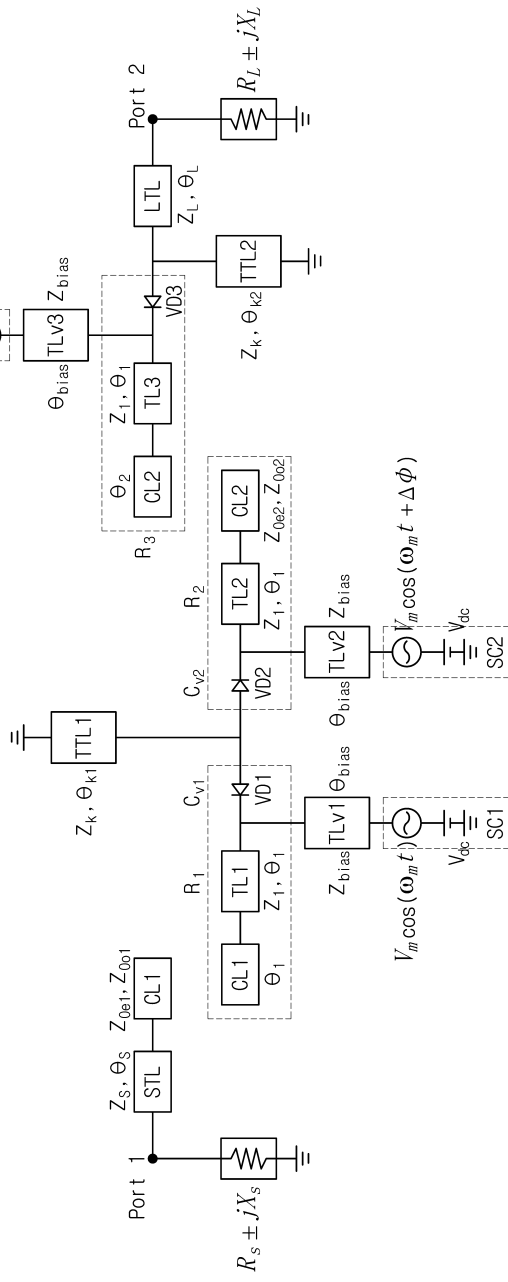


도면6



도면7

120



도면8

