DGS를 이용한 $\lambda/4$ 고 임피던스 바이어스 선로 증폭기 설계

정시균, 서규재, 이효아, 정용채, 김철동*
전북대학교 전자.정보 공학부 및 정보통신 연구센터, *세원 텔레텍
전화 : 063 - 270 - 2458

Amplifier Design using $\lambda/4$ High Impedance Bias Line with DGS(Defects Ground Structure)

Si Gyun Jeong, Gye Jae Seo, Hyo A Lee, Yong Chae Jeong, *Chul Dong Kim
Dept. of Electronics & Information Engineering, Chonbuk National Univ,
*Sewon Teletech
E-mail : jsg333@mail.chonbuk.ac.kr

Abstract

In this paper, a new λ/4 bias transmission line that is added dumbbell-shaped defects ground structure (DGS) on ground plane of the conventional λ/4 bias transmission line is proposed. This DGS λ/4 bias transmission line maintains high characteristic impedance, but physical width is wider and length is shorter than those of the conventional bias line. Also the proposed bias line reduces the 3rd harmonic transfer characteristics as well as the 2nd harmonic transfer characteristics. When the proposed bias line is adopted to power amplifier on IMT-2000 basestation transmitting band, the 3rd harmonic signals is reduced about 26.5dB than the conventional structure.

Ⅰ. 서 론

최근 전송선로의 접지면에 주기적으로 식각된 패턴을 배열한 PBG(Photonic Band Gap) 구조가 마이크로파와 밀리미터파 대역에서 소자 응용을 위해 많이 연구되어 지고 있다[1]. 이 PBG 구조를 이용하여 고효율 증폭기, 여파기, 혼합기를 설계한 논문들이 발표되고 있다[2][3][4]. 또한 요즘 접지면에 복잡한 배열 대신 단지 하나 또는 그 이상의 패턴의 결함으로 대체한 DGS(Defect Ground Structure)가 연구 되어지고 있다[5]. 이 DGS 구조를 이용하여 방향성 결합기, 여파기, 전력증폭기를 설계한 논문들도 발표되고 있다[6][7]. 전송선로의 접지면에 불연속을 주는 방법을 효과적으로 사용한다면 마이크로파 회로 설계에 많은 도움이 될 것으로 판단된다.

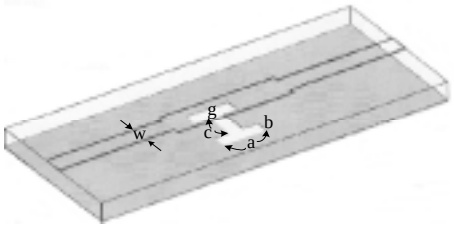
마이크로파 증폭기는 마이크로파 대역에서 신호의 증폭을 하는 소자로, DC 전원 전력을 신호 증폭의 에너지로 사용하며 DC 전원과 RF 경로 사이의 격리가 필수적인 요소이다. 보통 UHF 주파수 대역 소신호 증폭기의 경우 전송선로에 RF 쵸크 역할을 하는 칩 인덕터를 사용하기도 하지만, 일반적으로 종단이 캐패시터로 단락된 λ/4 전송선로를 사용하거나 방사형 스터브(radial stub)로 단락된 λ/4 전송선로를 사용한다. 이

때 신호 전송선로에 전원 전송선로의 영향을 최소화 시키려면 전원 전송선로의 특성 임피던스 값이 신호 전송선로의 특성 임피던스 값과 차이가 많을수록 좋다. 보통 높은 임피던스 전원 전송선로를 사용하는 것이 일반적이다. 그러나 대전력 증폭기는 많은 전류량을 소요하는 것이 일반적이고, 전원 전송선로에서의 전압 감쇠를 줄이기 위해 전원 전송선로의 폭을 넓게 하는데 이것은 전원 전송선로의 특성 임피던스를 줄이는 것과 동일하다. 따라서 대전력 증폭기에서는 신호 전송선로에 대한 전원 전송선로의 영향을 작게 하는 것이 소신호 증폭기에 비해 어렵고, 회로 안정성에 영향을 미치게 된다. 캐패시터로 단락된 λ/4 전송선로를 전원 선로로 사용하면, 짝수 하모닉 신호는 차단 효과를 갖지만 홀수 하모닉 신호에 대하여는 차단 특성을 갖지 못하는 특성을 가지고 있다.

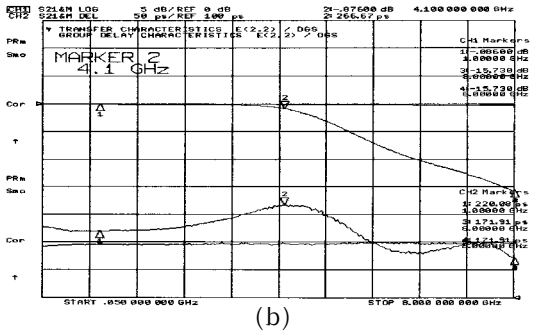
본 논문에서는 캐패시터로 단락된 λ/4 전송선로의 접지면에 일부 식각을 하는 DGS 구조를 두어, 높은 임피던스를 가지면서 전송 선로의 폭(width)은 넓히고, 길이는 약간 줄이고, 3차 하모닉 신호도 줄일 수 있는 전원 전송선로를 제안하고, 이 전송선로를 전력 증폭기에 적용하여 보고자 한다.

Ⅱ. DGS를 이용한 λ/4 높은 임피던스 바이어스 선로 설계

전송선로의 접지면에 일부 패턴을 식각 하면 등가적으로 직렬 인덕턴스를 증가시키는 효과를 가져오게 되고, DGS 구조를 적용하지 않은 전송선로와 같은 특성 임피던스를 유지하기 위해 전송선로의 폭을 넓혀야 한다. 이는 등가적으로 단락 캐패시턴스를 증가시키는 것과 동일하다. 이러한 등가 인덕턴스와 캐패시턴스의 증가는 위상상수를 증가시켜 전파지연(slow-wave)효과를 일으킨다. 따라서 DGS 구조를 적용한 전송선로는 회로의 소형 및 경량화에도 일조한다. 그림 1은 DGS를 이용하지 않는 기존의 50Ω 전송선로와 마이크로스트립 전송선로에 접지면에 결함 구조를 갖는 DGS 방식 전송선로를 연결하였을 때의 전달 특성 및 군지연 특성을 나타내고 있다. 시뮬레이션과 제작된 기판은 유전율이 2.2이고, 두께가 31mil인 ROGERS사의 RT/duroid 5880을 사용하였다. DGS의 각 셀의 파라미터는 a=6mm, b=1mm, g=0.5mm이고, 기존의 50Ω 선로 폭인 2.38mm보다 큰 c=4.76mm로 하여도 신호전송에 문제가 없으며, 기존의 50Ω 선로에 비해 주파수의 증가에 따른 감쇄 특성이 나타나며 아울러 군지연 특성이 커져서 전파지연 효과가 크게 나타남을 보이고 있다.



(a)



(b)

그림 1.(a) DGS방식 전송선로 구조도
(b) 50Ω 전송선로와 DGS방식 전송선로의 전달 특성과 군지연 특성

이렇게 DGS를 이용한 전송선로의 주파수에 따른 전파지연 효과를 살릴 수 있는 것이 기존에 캐패시터로 단락된 λ/4 전송선로를 전원 선로로 사용하는 전력 증폭기이다. 이 선로는 높은 특성 임피던스이면서, 넓은 선로 폭을 갖고, 길이가 짧으며, 짝수 및 홀수 하모닉 신호들을 제거할 수 있다면 매우 효과적일 것이다. 그림 2는 50Ω 전송선로에 연결된 DGS를 이용한 λ/4 높은 임피던스 바이어스 선로의 구조를 보이고 있다. 이때 DGS의 각 셀의 파라미터는 a=6mm, b=3mm, g=0.5mm, c=1.23mm이고, 전송선로의 특성 임피던스는 120Ω 이고, 동작주파수 2.14GHz에서 λ/4 전송

선로 길이는 23.8mm 이다. 만약 DGS를 사용하지 않은 일반적인 전송선로의 경우는 w=0.41mm, l=25.1mm 이다. 따라서 전송선로의 폭이 3배 정도 증가하고 길이는 약간 감소함을 알 수 있다. 그림 3은 일반적인 λ/4 바이어스 전송선로와 DGS를 이용한 λ/4 바이어스 전송선로를 신호 전송선로에 연결하였을 때의 시뮬레이션 특성 및 측정 결과를 보이고 있다. 시뮬레이션 및 측정 결과를 보면 신호 주파수와 2차 하모닉 주파수에서의 특성은 서로 유사하나, DGS를 이용한 λ/4 바이어스 전송선로는 3차 하모닉 주파수에서 13.7dB 이상의 감쇄특성을 가지고 있음을 볼 수 있다.

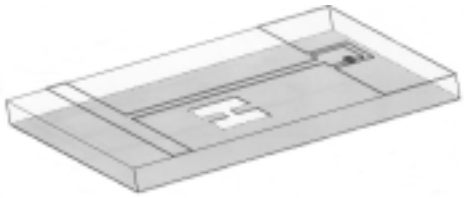
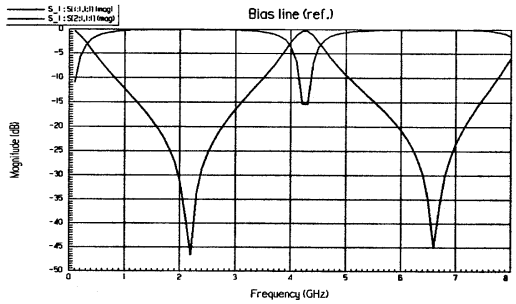
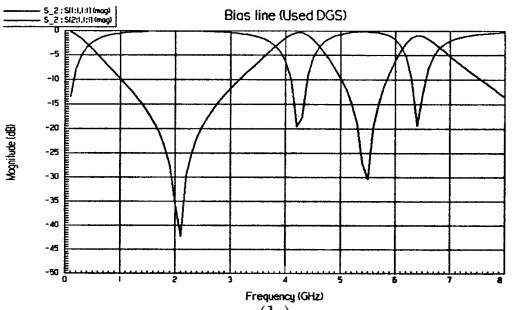


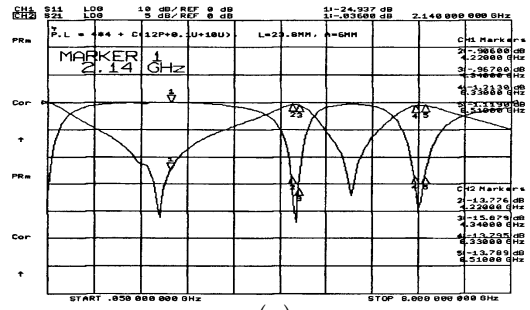
그림 2. DGS를 이용한 λ/4 바이어스 선로의 구조도



(a)



(b)

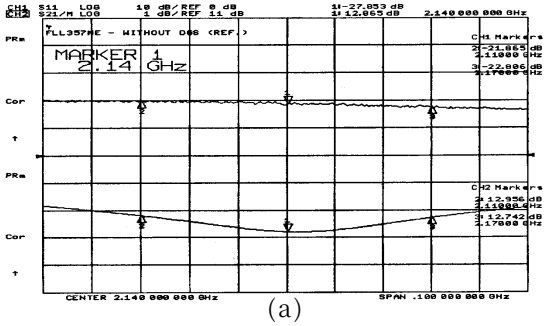


(c)

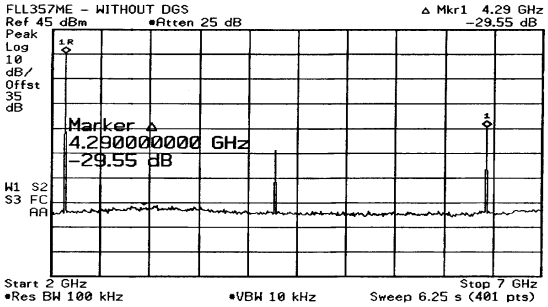
그림 3.(a) 일반적인 λ/4 바이어스 전송선로의 시뮬레이션 특성
(b) DGS를 적용한 λ/4 바이어스 전송선로의 시뮬레이션 특성
(c) 제작된 DGS를 이용한 λ/4 바이어스 전송선로 특성

Ⅲ. 증폭기의 제작 및 성능 개선

설계된 DGS를 이용한 λ/4 바이어스 선로가 전력 증폭기에 적용되었을 때의 특성을 보이기 위해 전력증폭기를 제작 하였다. 제작된 전력증폭기는 IMT-2000 기지국 송신주파수인 2.11-2.17GHz로 하였고, 사용된 트랜지스터는 Fujitsu사의 FLL357ME이다. 일반적인 λ/4 바이어스 전송선로를 사용하여 제작된 증폭기의 이득은 12.8±0.1dB 이고, 반사계수는 –21.8dB 이하이며, 1dB 압축 점(P_{1dB})은 35.33dBm 이다. 그림 4는 제작된 증폭기의 특성과 출력레벨이 35dBm 일 때의 하모닉 특성을 보이는데, 주 신호와 2차 하모닉 신호 레벨 차이는 39.21dBc 이고, 주 신호와 3차 하모닉 신호 레벨 차이는 29.55dBc 이다. 그림 5는 DGS λ/4 바이어스 전송선로를 적용한 증폭기의 특성과 출력레벨이 35dBm 일 때의 하모닉 특성을 보이고 있다. 이득 특성이 거의 유사한데 제작된 증폭기의 이득은 13.35±0.07dB 이고, 반사계수는 –21.2dB 이하이며, 1dB 압축 점(P_{1dB})은 35.78dBm 이다. 주 신호와 2차 하모닉 신호 레벨 차이는 40.07dBc 이고, 주 신호와 3차 하모닉 신호 레벨 차이는 56.06dBc 이다.



(a)



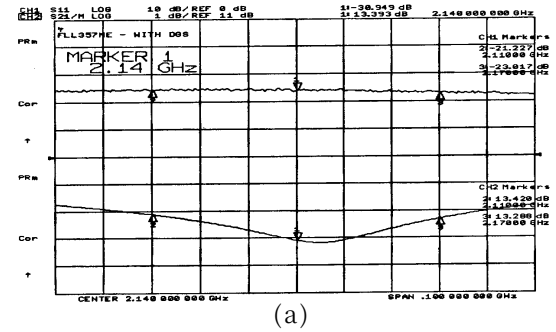
(b)

그림 4. 일반적인 λ/4 전송선로를 사용한 특성

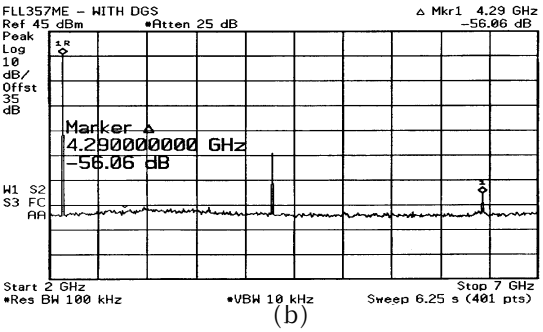
(a) S21, S11

(b) 주파수 특성(@Po=35dBm)

따라서 DGS를 적용한 λ/4 바이어스 전송선로를 적용한 증폭기가 기존의 λ/4 바이어스 전송선로를 적용한 증폭기보다 3차 하모닉 신호를 26.51dB 더 감쇄를 시키면서 훨씬 넓은 폭을 가진 바이어스 선로로 구현될 수 있음을 알 수 있다.



(a)



(b)

그림 5. DGS λ/4 전송선로를 사용한 특성

(a) S21, S11

(b) 주파수 특성(@Po=35dBm)

Ⅳ. 결 론

본 논문에서는 증폭기에 사용되는 $\lambda/4$ 바이어스 전송선로의 접지면에 DGS를 적용한 새로운 바이어스 전송선로를 제안하였다. 이 선로는 높은 특성 임피던스를 유지하면서, 넓은 선로 폭을 갖고, 길이가 짧으며, 짝수 및 홀수 하모닉 신호들을 제거하는 특성을 가지고 있다. 또한 이 바이어스 전송선로를 증폭기에 적용하면 증폭기의 2차 하모닉 성분은 물론 3차 하모닉 성분도 제거 할 수 있다. 본 논문에서 제시된 바이어스 선로를 IMT-2000 기지국 송신 대역용 전력 증폭기에 적용한 결과 동작 주파수 대역에서의 전달 특성은 기존의 바이어스 선로와 유사하면서 3차 하모닉 신호를 26.5dB 줄일 수 있었다.

감사의 글

본 연구는 한국과학재단 목적기초연구(R01-2000-00257) 지원으로 수행되었음.

참고 문헌

[1] F. R. Yang, Y. Qian, R. Coccioli, T. Itoh, “A Novel Low-Loss Slow Wave Microstrip Structure,” *IEEE Microwave and Guided Wave Letters*, Vol. 8, No. 11, pp.372-374, Nov. 1998.

[2] C. Y. Hang, V. Radisic, Y. Qian, T. Itoh, “High Efficiency Power Amplifier with Novel PBG Ground Plane for Harmonic Tuning,” *IEEE MTT-S Digest*, pp.807-810, 1999.

[3] F. R. Yang, Y. Qian, T. Itoh, “A Novel Uniplarnar Compact PBG Structure for Filter and Mixer Application,” ” *IEEE MTT-S Digest*, pp.919-922, 1999.

[4] F. R. Yang, K. P. Ma, Y. Qian, T. Itoh, “A Uniplanar Compact Photonic-Bandgap (UC-PBG) Structure and Its Applications for Microwave Circuits,” *IEEE Transactions on Microwave Theory and Techniques*, Vol. 47, No. 8, pp.1509-1514, Aug. 1999.

[5] C. S. Kim, J. S. Park, D. Ahn, J. B. Lim, “A Novel 1-D Periodic Defected Ground Structure for Planar Circuits,” *IEEE Microwave and Guided Wave Letters*, Vol. 10, No. 4, pp.131-133, Apr. 2000.

[6] C. S. Kim, J. S. Lim, J. S. Park, D. Ahn,

S. W. Nam, “A 10dB Branch Line Coupler Using Defected Ground Structure,” *European Microwave Conference Digest*, pp.68-71, 2000.

[7] J. S. Lim, H. S. Kim, J. S. Park, D. Ahn, S. W. Nam, “A Power Amplifier with Efficiency Improved Using Defected Ground Structure,” *IEEE Microwave and Wireless Components Letters*, Vol. 11, No. 4, pp.170-172. Apr. 2001.