

Feedforward 구조와 DGS 를 적용한 2차 주파수 체배기 설계

이효아, 황도경, 정용채
전북대학교 공과대학 정보통신학과
전화: (063) 270-2458 / 팩스: (063) 270-2461

A Novel Frequency Doubler using Feedforward structure and DGS Microstrip for Fundamental and Higher-Order components Suppression

Hyo A Lee, Do Kyeong Hwang, Yong Chae Jeong
Dept. of Information and Communication, University of Chonbuk
E-mail : leehyoa@hotmail.com

Abstract

In this paper, a novel design concept of a frequency doubler using feedforward technique and DGS is proposed. The feedforward branch plays a role of fundamental frequency suppression and DGS suppresses over the 3rd order harmonic components. By using this new concept, the high suppression for the undesired signals could be achieved easily. The novel frequency doubler using feedforward and DGS is designed and achieved. The output power of 2.7dBm at the frequency of 3.7GHz ($2f_0$) is measured with 47.4dB suppression of the fundamental frequency signal (f_0), -23.2dB suppression of the 3rd harmonic signal ($3f_0$), -32.5dB suppression of the 4th harmonic signal ($4f_0$).

I. 서 론

마이크로파, 밀리미터파 통신 및 레이다 시스템에서
는 높은 안정도와 저잡음의 깨끗한 신호원을 요구한다.

이러한 신호원은 상대적으로 좋은 위상 잡음 특성을 가지고 있는 낮은 주파수의 신호원을 체배하여 얻을 수 있다.

일반적으로 능동 체배기는 낮은 차수의 하모닉 체배의 경우에 변환 이득을 얻을 수 있으며, 리액턴스 성분의 비선형 요소를 사용하여 하모닉을 발생시키는 바렉터 다이오드에 비해 더 넓은 대역폭을 갖는다. FET과 같은 능동 체배기는 보통 무릎 전압 근처의 바이어스에서 사용되며, 비선형 트랜스 커버턴스(g_m)는 고조파 생성에 가장 중요한 요소가 된다.

일반적인 체배기의 출력 단에서는 체배된 주파수 성분 이외에 기본 주파수 성분과 기타 하모닉 성분들을 포함하고 있어서, 설계된 체배기를 다른 초고주파 회로 (예: 혼합기, 증폭기 등)와 연결하면 여러 가지 문제를 일으킨다. 이를 위해 체배기의 출력 단에 $1/4$ 개방 선로를 부착하거나 평형 체배기를 사용함으로써 기본 주파수 성분을 제거할 수 있지만 일반적으로 25dB 정도가 한계로 나타나고 있다[1]-[3]. 또한 대역통과 여파기를 연결하여 기본 주파수 성분과 여러 고조파 신호들을 제거할 수도 있다. 그러나 대역 통과 여파기의 삽입손실로 인해 체배 신호레벨의 감소와 전체 회로 크기의 증가를 일으키며, 전체 송수신기를 집적회로로 만들 경우 여파기로 인하여 제작이 불가능하게 한다.

본 논문에서는 대역통과 여파기를 사용하지 않고 체

배기의 출력 단에서 발생되는 기본 주파수 성분과 3차 이상의 고조파 신호 성분들을 제거할 수 있는 새로운 구조를 제시하였다. 제안된 방법은 전력증폭기의 혼변 조와 곡 성분들을 효과적으로 제거하는 방법인 Feedforward 방식을 이용해서 기본신호를 제거하는 것이다. 또한 마이크로스트립 전송선로의 접지면의 일부를 식각함으로 저역통과 전달특성을 갖는 DGS(Defected Ground Structure) 마이크로스트립 선로를 이용해서 3차 이상의 고조파 성분들을 제거하는 것이다[1]-[5].

II. 설계 방법

1) 일반적인 2차 주파수 체배기

트랜지스터의 출력 전류 파형은 전도각에 따라서 그림 1과 같이 나타낼 수 있으며, 푸리에 시리즈를 사용하여 식(1)과 식(2)의 일반적인 식으로 표현된다. 그림 2는 식(1)과 식(2)을 5차 하모닉 성분까지 그려본 것이다. 그림 1과 그림 2에서 볼 수 있듯이 2차 하모닉 성분의 크기가 최대가 되려면 트랜지스터를 BC급의 pinch-off 근처에서 동작시켜야 한다.

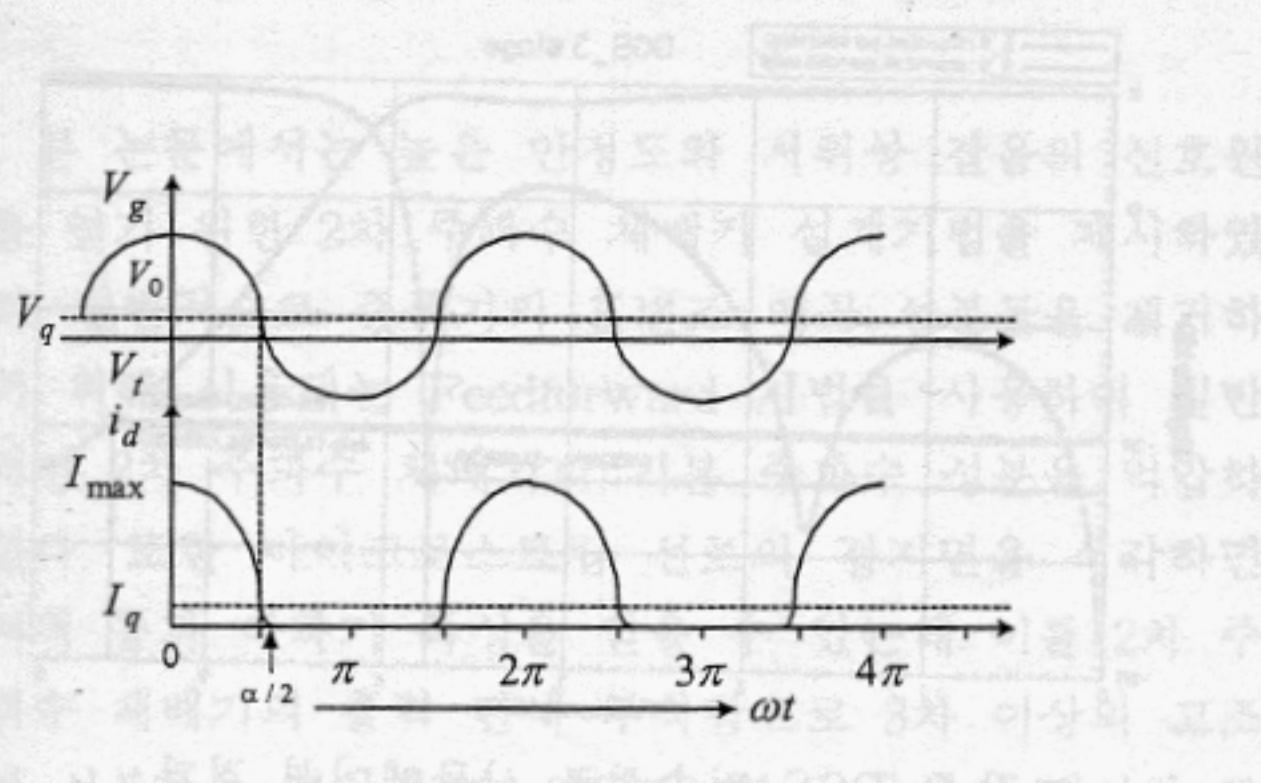


그림 1. 전도각(a)에 따른 출력 전류 파형

$$I_{dc} = \frac{1}{2\pi} \frac{I_{max}}{1 - \cos \frac{\alpha}{2}} \left(2 \sin \frac{\alpha}{2} - \alpha \cos \frac{\alpha}{2} \right) \quad \text{식(1)}$$

$$I_n = \frac{1}{\pi} \int_{\alpha/2}^{\alpha} \frac{I_{max}}{1 - \cos \frac{\alpha}{2}} \left(\cos \omega t - \cos \frac{\alpha}{2} \right) \cos n \omega t d\omega \quad \text{식(2)}$$

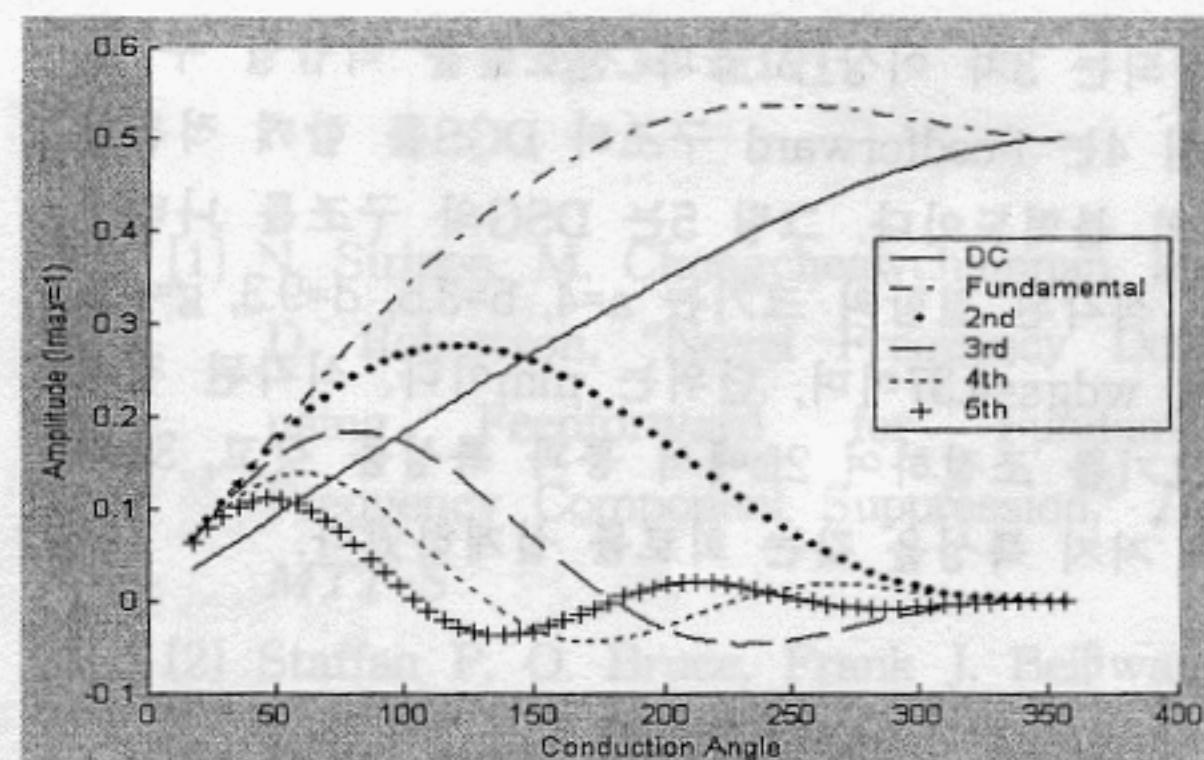


그림 2. 전도각(a)에 따른 하모닉 성분의 크기

바이어스를 결정한 후 입출력단에 튜너를 연결하고 입력단은 f_0 에 대해서 정합을 하고, 출력단은 $2f_0$ 에 대해서 정합을 한다. 그리고 Agilent사의 ADS를 이용해서 입출력 정합회로를 구현하였다.

2) Feedforward 방식을 사용한 2차 주파수 체배기

Feedforward 방식은 선형 전력 증폭기에서 널리 사용되는 기술이며, 본 논문에서는 기본 주파수 성분을 제거하기 위한 회로로 사용되었다. 그림 3은 기본 신호 상쇄를 위해 사용된 Feedforward 방식 2차 주파수 체배기의 블럭도이다. 보통 능동 주파수 체배기는 체배 후에 기본 주파수 신호 레벨이 감쇠되므로, 체배기 전후에 있는 결합기의 결합계수와 가변 위상 변환기의 위상 변화로 기본 주파수 신호 성분을 억압할 수 있다.

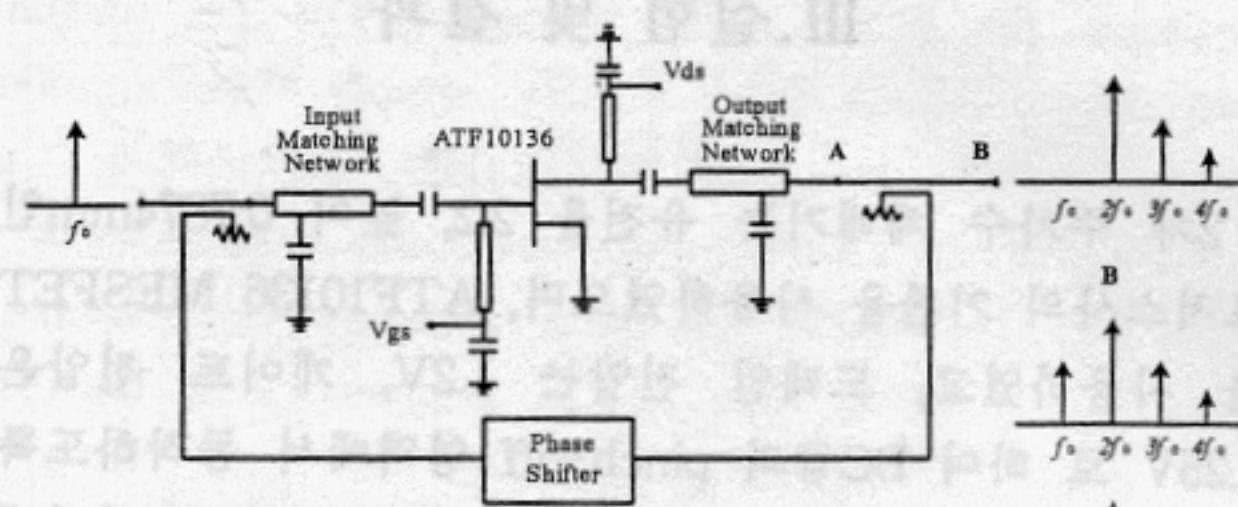


그림 3. Feedforward 방식 2차 주파수 체배기 블록도

3) Feedforward와 DGS를 사용한 2차 주파수 체배기

기본 주파수뿐만 아니라 3차와 4차 하모닉을 억압시키기 위해서 본 논문에서는 DGS 전송선로를 이용하였다. 기본적으로 DGS 구조는 접지면에 식각된 결합과 넓어진 전송선로의 폭에 의하여 전파지연(slow-wave) 효과가 나타나며 또한 대역 저지 전달 특성이 나타난다. 따라서 DGS의 대역 저지 전달 특성이 2차 체배기의 3차 이상 고조파 대역에 나타나게 한다면, 체배기에

서 발생되는 3차 이상 고조파 신호들을 억압할 수 있다. 그림 4는 Feedforward 구조와 DGS를 함께 적용한 체배기의 블록도이다. 그림 5는 DSG의 구조를 나타내었으며, 식각된 결합의 크기는 $a=4$, $b=3.5$, $d=9.3$, $g=0.5$, $w=2.38$, $wdgs=4.37$ 이며, 단위는 mm이다. 식각된 접지면의 크기를 조절하여 $2f_0$ 에서 통과 특성을 갖고, $3f_0$ 와 $4f_0$ 에서 저지 특성을 갖는 회로를 설계하였다.

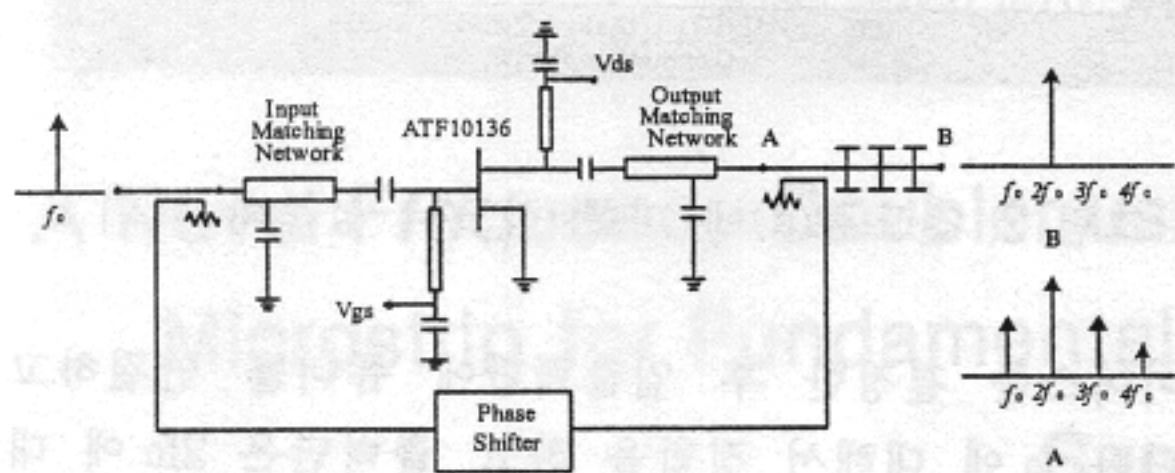


그림 4. Feedforward 구조와 DGS를 적용한 주파수 체배기 블록도

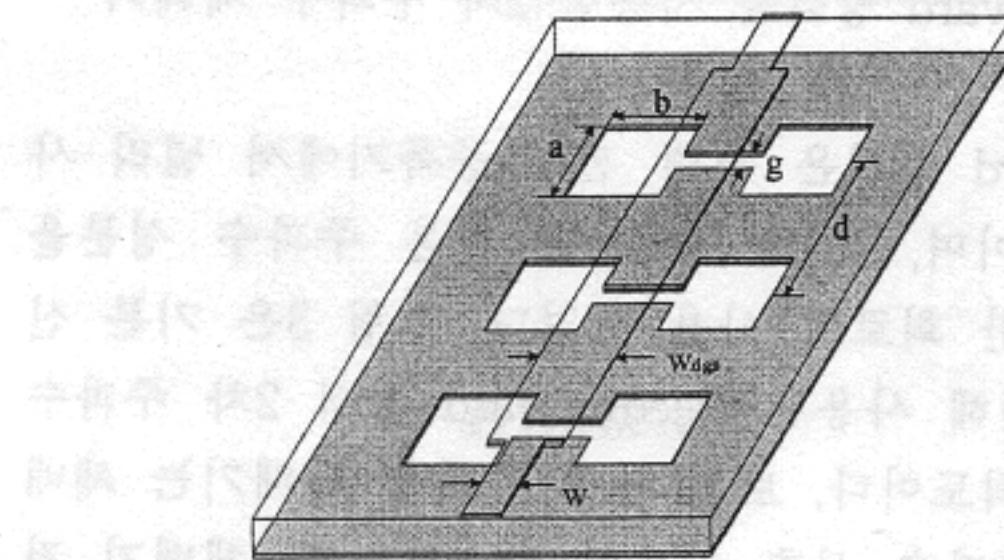


그림 5. DGS 접지면 구조

III. 실험 및 결과

2차 주파수 체배기는 유전율 2.2, 높이 0.7874mm인 로저스사의 기판을 사용하였으며, ATF10136 MESFET을 사용하였고, 드레인 전압은 1.2V, 게이트 전압은 1.25V로 하여 BC급의 pinch-off 영역에서 동작하도록 하였다. 그림 6은 제작된 체배기의 출력 특성을 나타내는데 2차 체배 신호 이외에 기본 주파수 신호와 기타 체배 신호들이 함께 나타난다. 그림 7은 Feedforward 구조를 적용한 체배기의 출력 특성으로 기본 주파수 신호 성분이 억압 되었음을 관찰 할 수 있다. 그림 8과 그림 9는 DGS 전송선로의 시뮬레이션 및 제작 특성을 보이고 있다. Feedforward 구조와 DGS 전송선로를 동시에 적용한 2차 체배기의 특성은 그림 9에 나타냈는데 측정결과 1.85GHz에서 0dBm의 전력을 갖는 입력신호에 대해 3.7GHz에서 2.8dBm의 출력과 기본 주파수에서 -38dB, 3차 하모닉 신호에서 -20dB, 4차 하모닉 신호에서 -34dB가 억압 되었다.

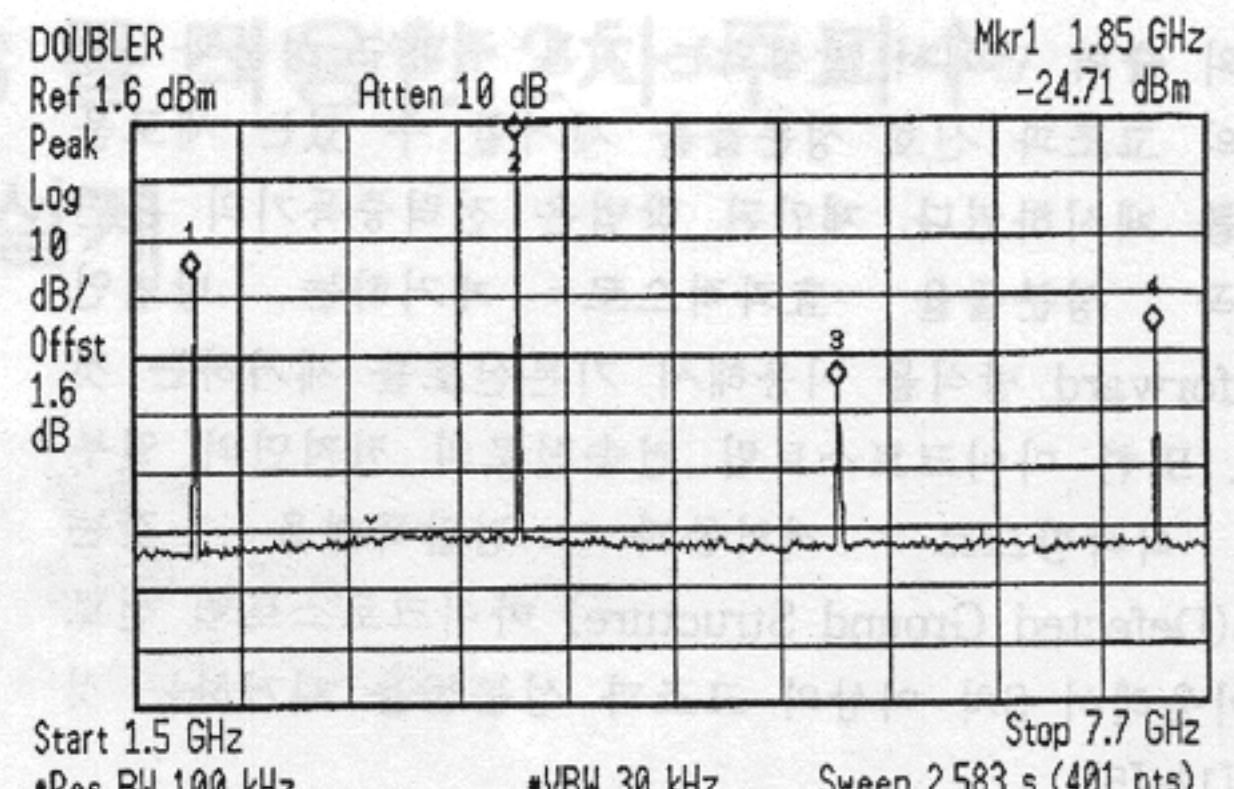


그림 6. 일반적인 구조의 2차 체배기 출력 특성

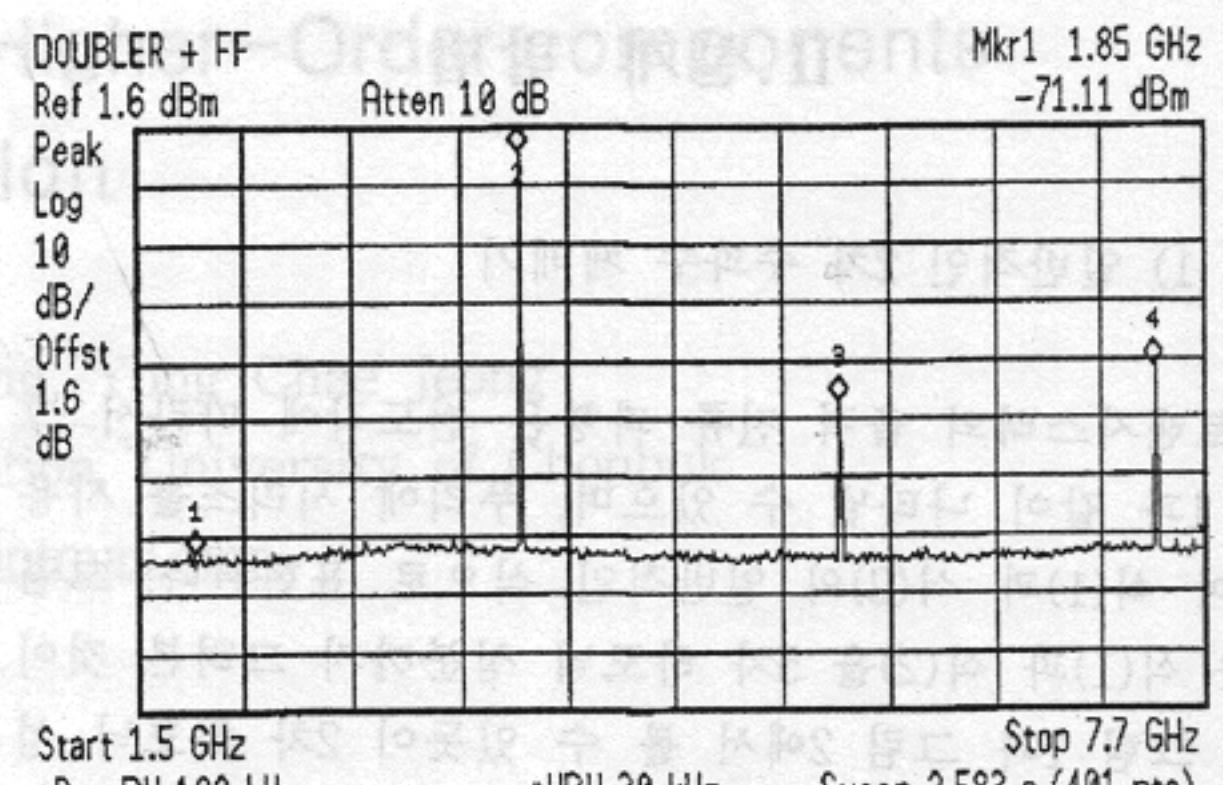


그림 7. Feedforward 구조 2차 체배기 출력 특성

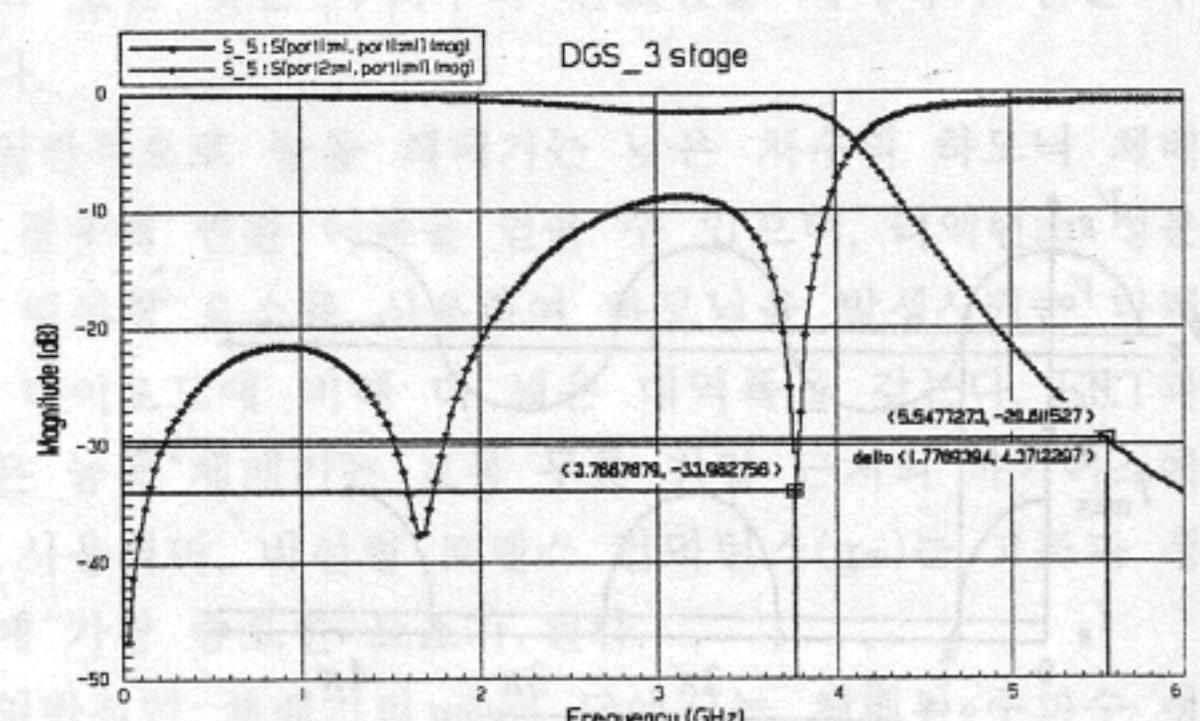


그림 8. DGS 전송선로 시뮬레이션 결과

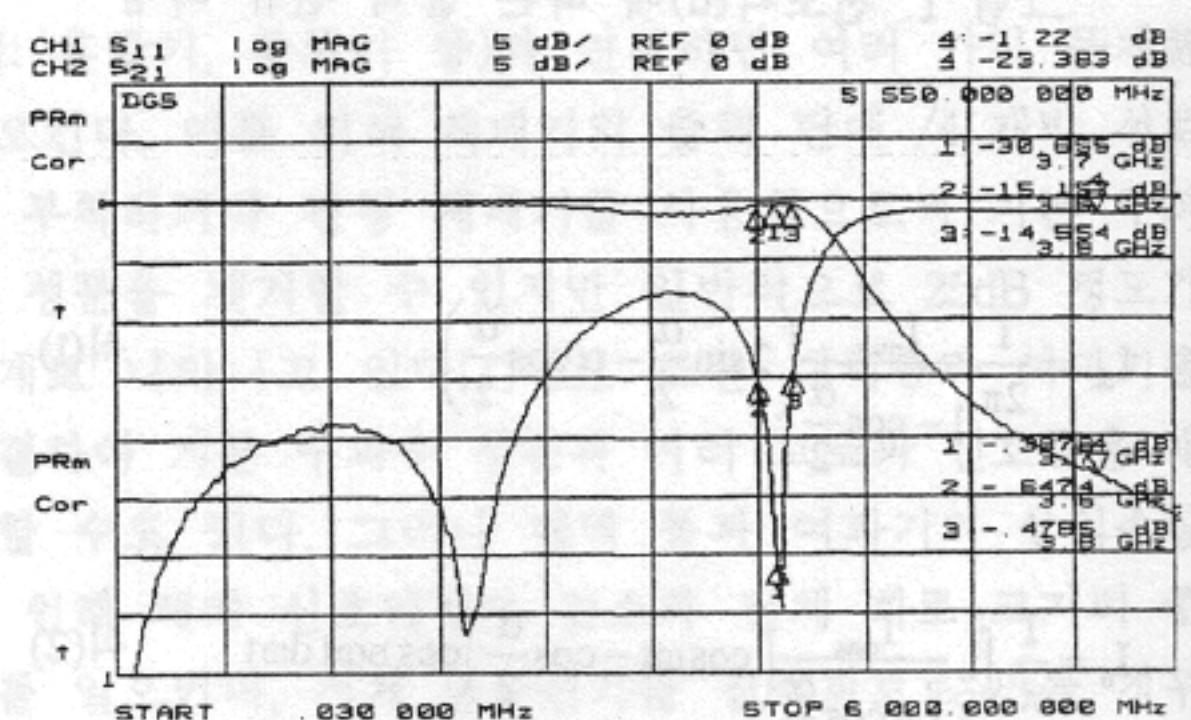


그림 9. 제작된 DGS 전송선로 측정 결과

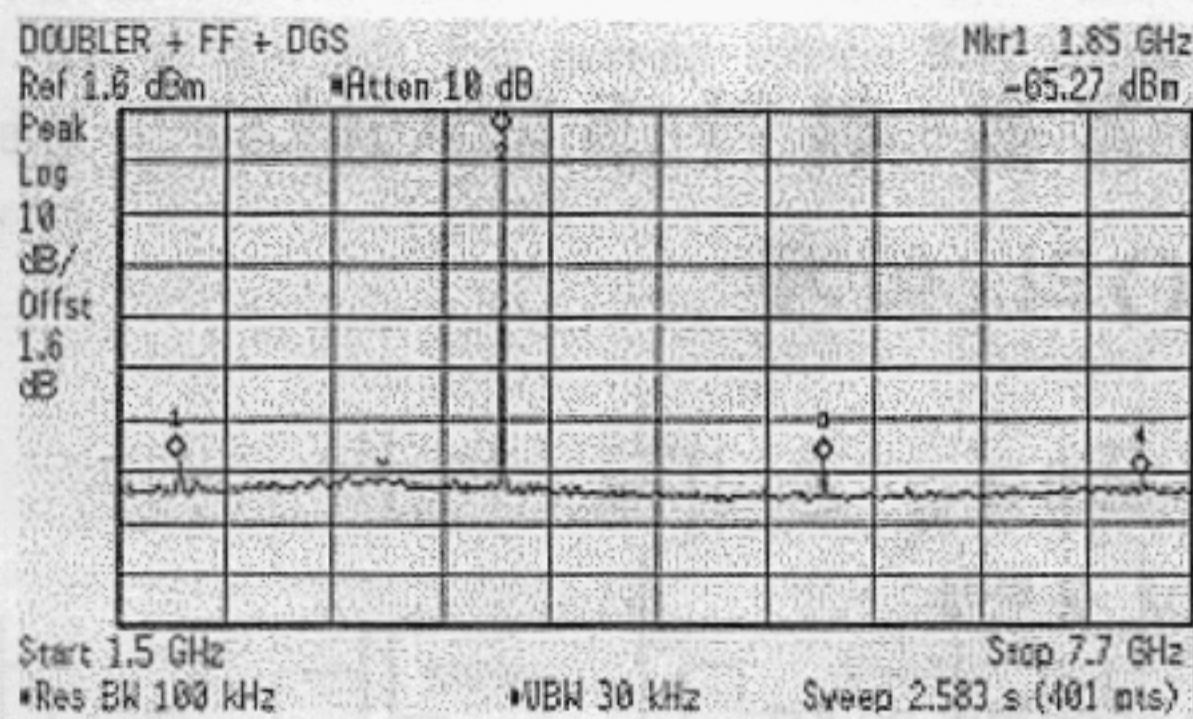


그림 10. Feedforward 구조와 DGS를 적용한 2차 주파수 체배기 출력 특성

표1. 제작된 체배기의 출력 특성 비교 [dBm]

	P_{f0}	P_{2f0}	P_{3f0}	P_{4f0}
Only Doubler	-24.7	-1.8	-44.0	-35.3
FF+ Doubler	-71.1	-2.6	-45.2	-39.4
FF+ DGS + Doubler	-72.1	-2.7	-67.2	-67.8

IV. 결론

본 논문에서는 높은 안정도와 저위상 잡음의 신호원을 얻기 위한 2차 주파수 체배기 설계기법을 제시하였다. 일반적으로 증폭기의 혼변조 왜곡 성분들을 제거하기 위해 사용되는 Feedforward 기법을 사용하여 일반적인 2차 주파수 체배기의 기본 주파수 성분을 억압하였다. 또한 마이크로스트립 선로의 접지면을 식각하면 저역 통과 여파기 특성을 얻을 수 있는데 이를 2차 주파수 체배기의 출력 단에 부착함으로 3차 이상의 고조파 성분들을 억압할 수 있었다. 본 논문에서 제시한 모든 회로들은 높은 Q 값을 요구하지 않는 회로들로 구현되었으므로 모두 집적화가 가능하며 이를 집적회로화한다면 시스템 소형화에 기여할 것으로 판단된다.

참고 문헌

- [1] N. Siripon, M. Chongcheawchamnan, and I. D. Robertson, "Novel Frequency Doubler using Feedforward for Fundamental Frequency Component Suppression," *IEEE MTT-S*
- [2] Staffan P. O. Bruce, Frank J. Beißwanger, J.-F. Luy, Uwe Erben, "Design and Realization of a Millimeter-Wave Si/SiGe HBT Frequency Multiplier," *IEEE Trans. Microwave Theory Tech.*, vol MTT-46, no. 5, pp. 695-700, May 1998.
- [3] Donald G. Thomas, Jr. and G. R. Branner, "Optimization of Active Microwave Frequency Multiplier Performance Utilizing Harmonic Terminating Impedances," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-44, no. 12, pp. 2617-2624, Dec 1996.
- [4] Y. C. Jeong, "A Feedforward Power Amplifier with Loops that can reduce RX Band Noises as well as Intermodulation Distortion Signals," *Microwave Journal*, Vol 45, No. 1, pp. 80-91, Jan 2001.