

DGS를 이용한 저역통과여파기의 설계

*임종식⁰, **김철수, ***정용채, **안달, *남상욱

*서울대학교 전기,컴퓨터공학부, **순천향대학교 정보기술공학부, ***전북대학교 전자정보공학부

A Design Technique of Low Pass Filters Using Defected Ground Structures

*Jong-Sik Lim⁰, **Chul-Soo Kim, ***Yong-Chae Jeong, **Dal Ahn, and *Sangwook Nam

*School of Electrical Engineering and Computer Science, Seoul National University

**Division of Information Technology Engineering, SoonChunHyang University

***Division of Electronics and Information Engineering, Chonbuk National University

Abstract

The method to design low pass filters(LPF) using defected ground structures(DGS) and compensated transmission line is generalized by presenting a design example of 5-pole LPF. The previously presented design technique of 3-pole LPF is reviewed briefly. The proposed LPF has no open stubs, Tee- or Cross-junction elements, and high impedance lines, while they are all essential in conventional LPFs.

I. 머리말

대표적인 평면형 전송 선로용 주기구조로 photonic band gap(PBG)과 defected ground structure(DGS)가 있다. 마이크로스트립 선로 주변 유전체에 주기적으로 구멍을 만들어 주거나, 접지면에 이론적으로 무한대의 격자구조를 만들어 주거나, coplanar waveguide(CPW) 접지면에 단순한 사각형의 PBG가 이미 발표되었다[1-3]. 한편, 마이크로스트립 선로의 바로 아래 접지면에 간단한 모양의 DGS를 삽입하여 PBG의 기본적인 특성은 물론, PBG에서 볼 수 없었던 회로 설계 응용 방법까지 제시한 연구도 있었다[4-7].

주기구조를 갖는 전송선로는 기본적으로 저역통과여파기의 특성을 보인다는 사실이 잘 알려져 있다. 주기구조에 의한 부가적인 등가회로 소자값이 인덕터와 캐패시터로 구성되기 때문이다. 그래서 DGS를 이용한 초고주파 회로 설계의 대표적인 예로 여파기 설계를 들 수 있는데, 3-단 LPF를 설계하는 방법이 이미 제시된 적이 있다[5,8]. 3-단 LPF에서는, “직렬 인덕터(L_1) -

병렬 캐패시터(C_2) - 직렬 인덕터(L_3)”로 구성되는 원형(prototype) 회로에서 두 인덕턴스 값이 같으므로 두 개의 같은 크기의 DGS 패턴이 사용되었다.

본 논문에서는 “DGS를 이용한(지니는) LPF(DGSLPF)” 설계 방법을 N-단 LPF 설계로 확장하는 방법을 제시한다($N \geq 5$). 이를 위하여 기존의 설계 방법을 간단하게 언급한 후에, 크기가 서로 다른 DGS를 사용하여 5단-LPF 설계한 사례를 제시하고자 한다.

II. DGS 모델링

그림 1은 아령 모양의 DGS 패턴과, 전자기적 시뮬레이션(Electromagnetic (EM) Simulation)으로 얻은 전기적 특성을 보여주고 있다. 접지 결합면의 사각형은 다른 기하학적 구조로도 가능하다. 사각형 결합 부분은 등가의 인덕턴스를, 연결 슬롯(connecting slot)은 등가의 캐패시턴스의 원인이 된다. 따라서 L-C 병렬 등가회로를 갖기 때문에, 어느 특정한 주파수에서 공진현상이 나타나게 된다.

그림 1 에서 보이는 공진주파수(ω_0)와 3dB 차단주파수($\omega_{c,3dB}$)는 전형적인 L-C 병렬 공진회로의 특성이므로, 1-단 LPF 의 원형회로와 등치시킴으로써 등가 L-C 소자값을 구할 수 있다. 그림 2(a)는 DGS 의 등가회로이고, 그림 2(b)는 1-단 버터워스(Butterworth) LPF 원형회로이다. $\omega_{c,3dB}$ 와 정규화된 차단주파수(ω)에서 두 회로의 리액턴스값이 같아야 하므로, 식 (1)~(3)을 이용하면 DGS 의 등가 L-C 값이 결정된다. 여기에서 g_1, Z_0 는 각각 원형회로 소자값, 단자 임피던스이다. 그림 3 은 등가회로에 대한 전기적 특성을 EM 시뮬레이션 결과와 비교한 것으로, 등가회로의 정확성을 보여주고 있다.

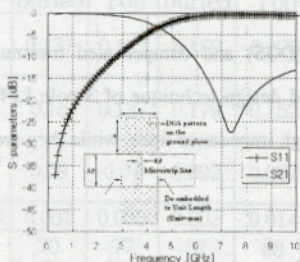


그림 1. 아령모양 DGS 패턴을 지나는 마이크로스트립 선로와 EM 시뮬레이션 특성 ($\epsilon_r=3.48$, 기판 두께=30mils)
Fig. 1 Microstrip line with a dumb-bell shaped DGS pattern and characteristics by EM simulation. ($\epsilon_r=3.48$, Substrate thickness=30mils)

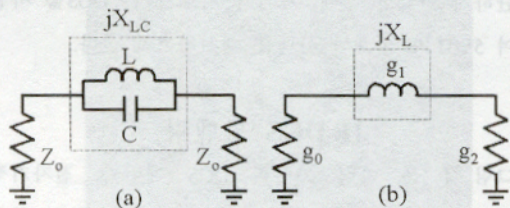


그림 2. (a) L-C 등가 회로 (b)버터워스 1-단 원형여파기
Fig. 2 (a) Equivalent circuit of the microstrip line with unit DGS (b) Butterworth prototype of 1-pole LPF

$$X_{LC} = \frac{1}{\omega_0 C \left(\frac{\omega_0}{\omega} - \frac{\omega}{\omega_0} \right)}$$

$$X_L = \omega' Z_0 g_1 \tag{2}$$

$$X_{LC} \Big|_{\omega=\omega_{c,3dB}} = X_L \Big|_{\omega'=1} \tag{3}$$

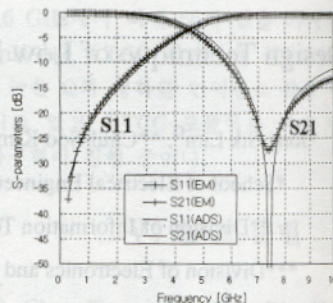


그림 3. 등가회로의 특성과 EM 시뮬레이션 특성

Fig. 3 Characteristics of the L-C network with EM simulation results overlapped.

III. 3-단 DGSLPF 설계

본 절에서는 5-단 LPF 에 앞서서 기제시된 3-단 DGSLPF 에 대하여 간략히 살펴보고자 한다. 3-단 원형 LPF 는 직렬 L - 병렬 C - 직렬 L 로 구성된다. 이제 DGS 를 직렬 L 대신 사용하기 위하여 그림 4 와 같은 등가성을 이용하면 그림 5 와 같은 회로가 된다.

그림 1 의 DGS 를 L-C 공진회로 자리에 위치시키면 이제 여파기 설계 과정에서 C_{k2} 를 결정하는 문제만 남는다. C_{k2} 는 개방 스텔브 또는 전송선로의 이론에 의한 등가의 캐패시턴스를 구하는 방법을 이용하여 필요한 길이를 결정해 주면 그림 6 과 같은 3-단 DGSLPF 설계가 완료된다. 그림 6 은 예측 및 측정된 S-parameter 를 함께 보여 주고 있다. 일치하는 S-parameter 로부터 3-단 DGSLPF 설계 방법의 타당성을 확인할 수 있다.

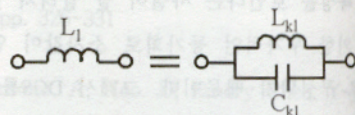


그림 4. 직렬 인덕터와 L-C 병렬회로의 등가성
Fig. 4 Equality of a series inductor to a L-C parallel circuit

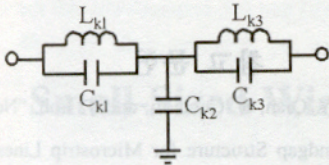


그림 5. 변형된 3-단 LPF 회로
Fig. 5 Modified schematic of the 3-pole LPF

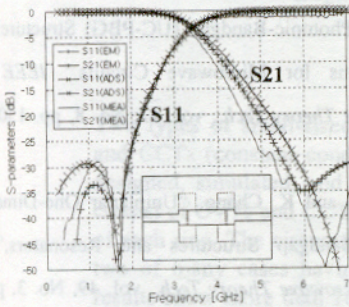


그림 6. 3-단 DGSLPF의 레이아웃과 성능
Fig. 6 Layout and performances of the 3-pole DGSLPF

IV. 5-단 DGSLPF 설계

위에서 제시한 3-단 LPF는 $L_1=L_3$ 이기 때문에 두 개 DGS가 같은 크기를 갖는다. 본 절에서는 DGSLPF 설계 방법을 $N \geq 5$ 인 경우로 일반화시키기 위하여, 예로써 5단 LPF를 설계하는 방법을 다룬다. 그림 7은 0.01dB ripple을 갖는 5단 체비셰프 원형 여파기 회로이고, 표 1은 이에 필요한 소자값이다. $L_1=L_5$, L_3 는 DGS로 대체되며, $C_2=C_4$ 가 선풍이 보상된 마이크로스트립 선로로 대체된다. 여기에서 중요한 것은 L_3 가 다른 두 값보다 크므로 이에 해당하는 다른 크기의 DGS를 결정해야 한다는 것이다. 이를 위해서는 그림 4의 관계를 만족시키는 등가의 $L_{k3}-C_{k3}$ 병렬 회로 소자값을 결정하고, 이에 적합한 S-parameter를 갖는 DGS의 크기를 결정해 줘야 한다.

그림 8은 설계된 5-단 DGSLPF 회로의 레이아웃을 보여준다. 그림 6에 보인 3-단 DGSLPF와 기본적인 개념이 같은 레이아웃으로서, 선풍이 매우 넓고 개방 스타브가 없음을 알 수 있다. 따라서 Tee나 Cross 불연속 접합 소자가 불필요하다. L_1 을 위한 DGS는 그림 1에 표시된 것을 이용하였다. L_5 를 구현하기 위하여

위에서 설명한 과정을 거쳐서 $G_2=S_2=5.5\text{mm}$ 인 DGS를 사용하였다. DGS 간의 간격 D 는 필요한 C_2 를 구현하는데 필요한 5.25mm로 결정하였다.

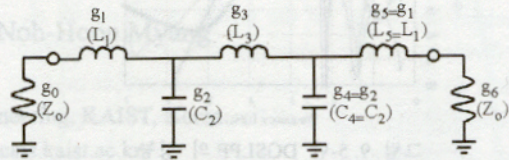


그림 7. 5-단 체비셰프 원형 LPF 회로
Fig. 7 A 5-pole chebyshev prototype LPF

표 1. 5-단 0.01dB 체비셰프 여파기의 소자값

Table 1 Element values of the 0.01dB 5-pole chebyshev LPF

Prototype elements	Element Values	Scaled elements	Scaled Element Values
g_1	0.7563	L_1	2.5433 (nH)
g_2	1.3049	C_2	1.7552 (pF)
g_3	1.5773	L_3	5.3041 (nH)
g_4	1.3049	$C_4 = C_2$	1.7552 (pF)
g_5	0.7563	$L_5 = L_1$	2.5433 (nH)

그림 9는 EM 시뮬레이션, 등가회로를 통한 시뮬레이션, 그리고 측정을 통하여 얻은 S-parameter를 보여주고 있다. 통과 대역내 반사계수, 차단 대역의 기울기 특성에 있어서 매우 우수한 특성을 보여주고 있다. 비교적 심각하지 않은(minor) 차이가 존재하지만, 측정된 LPF의 특성은 설계값과 잘 일치함을 알 수 있다.

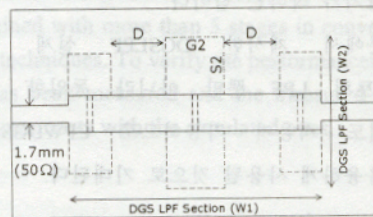


그림 8. 5-단 DGSLPF의 레이아웃
Fig. 8 Layout of the 5-pole DGSLPF ($D=5.25\text{mm}$)

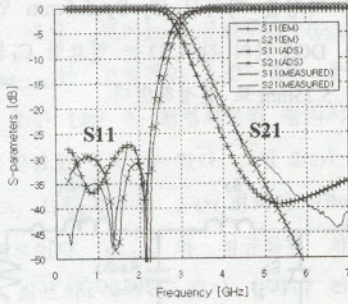


그림 9. 5-단 DGSLPF 의 성능

Fig. 9 Performances of the 5-pole DGSLPF

VI. 맺음말

본 논문에서는 DGS 와 선폭이 넓게 보상된 마이크로스트립 선로를 이용하여 DGSLPF 를 설계하는 방법과 5 단 이상으로 일반화시키는 방법을 언급하였다. 제시한 방법의 타당성을 확인하게 위하여, 먼저 DGS 의 L-C 등가 회로를 모델링하여 이를 이용한 L-C lumped-element LPF 를 설계하여 ADS 에서 그 특성을 시뮬레이션하고, 결정된 LPF 레이아웃을 이용하여 EM 시뮬레이션하고, 실제 제작하여 측정된 특성을 비교하였다. 측정 결과는 예측 성능과 매우 잘 일치하였기 때문에 제시한 DGSLPF 설계 방법은 매우 유용한 방법이 될 것으로 기대된다.

제시된 DGSLPF 의 대표적인 특징으로는, 1) 외형적인 레이아웃에서 개방 스텐드가 없고, 2) 따라서 개방 스텐드 연결에 Tee-, Cross-접합이 없고, 3) 선폭이 매우 얇은 높은 임피던스 선로가 없고, 4) 오히려 선폭이 설계의 초기 단계부터 크게 넓혀져 있어서 전력 취급 능력이 크게 향상되어 있고, 5) 설계 방법이 간단하고 크기가 작다는 점이다.

본 논문에서 제시한 DGSLPF 설계 방법은 마이크로스트립 LPF 뿐만 아니라 동일한 구조가 CPW 에서도 적용이 가능하므로 CPWDGS LPF 설계에도 유용하게 사용될 것으로 기대된다.

감사의 글

이 논문은 두뇌한국 21 사업에 의하여 지원되었습니다.

참고 문헌

- [1] V. Radisic, Y. Qian, R. Coccioli, and T. Itoh, "Novel 2-D Photonic bandgap Structure for Microstrip Lines," *IEEE Microwave Guide Wave Lett.* vol. 8, No. 2, pp.69-71, Feb. 1998.
- [2] F. R. Yang, K. P. Ma, Y. Qian, and T. Itoh, "A Uniplanar Compact Photonic-Bandgap (UC-PBG) Structure and its Applications for Microwave Circuits," *IEEE Trans. Microwave Theory Tech.*, vol. 47, No. 8, pp. 1509-1514, Aug. 1999.
- [3] T. Y. Yun and K. Chang, "Uniplanar One-Dimensional Photonic-Bandgap Structures and Resonators," *IEEE Trans. Microwave Theory Tech.*, vol. 49, No. 3, pp. 549-553, Mar. 2001.
- [4] C. S. Kim, J. S. Park, D. Ahn and J. B. Lim, "A Novel 1-D Periodic Defected Ground Structure for Planar Circuits," *IEEE Microwave Guide Wave Lett.*, vol. 10, pp.131-133, Apr. 2000.
- [5] D. Ahn, J.-S. Park, C.-S. Kim, J. Kim, , Y. Qian, , and T. Itoh, "A Design of the Low-Pass Filter Using the Novel Microstrip Defected Ground Structure," *IEEE Trans. Microwave Theory Tech.*, vol. 49, No. 1, pp. 86-93, Jan. 2001.
- [6] J. S. Lim, H. S. Kim, J. S. Park, D. Ahn, and S. Nam, "A Power Amplifier with Efficiency Improved Using Defected Ground Structure," *IEEE Microwave and Wireless Component Lett.*, vol. MWCL-11, No. 4, pp. 170 ~ 172, Apr. 2001.
- [7] J. S. Lim, S. W. Lee, C. S. Kim, J. S. Park, D. Ahn, and S. Nam, "A 4:1 Unequal Wilkinson Power Divider", *IEEE Microwave and Wireless Component Lett.*, vol. MWCL-11, No. 3, pp. 124 ~ 126, Mar. 2001.
- [8] J. S. Lim, C. S. Kim, Y. T. Lee, D. Ahn, and S. Nam, "A New Type of Low Pass Filter With Defected Ground Structure," *32nd European Microwave Conference Proceedings*, pp. 32-36, Sep. 2002.