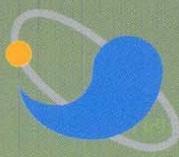


第 29 券 第 1 號

Volume 29, Number 1

2006年度 春季  
マイクロ波 및 電波傳播  
學術大會 論文集



KEES



日 時：2006年 5月 26日 (金)  
場 所：한국 항공 대학 교

大韓韓大

韓國韓

電通磁氣子信波工

學學學學

會會會會

IEEE MTT/AP/EMC Korea Chapter

**Session I-2****마이크로파 능동회로(2) 분야**

▶ 장소 : 항공우주센터 206호

**13:30~15:30****좌장 : 정용채(전북대)**

- [1-3-12] 13:30~13:50 단순화된 Thin-Film 회로 구조를 이용한 광 대역의 소형 Ku 대역 모노펄스 수신기 개발 김태규, 우동식, 전종훈, 김강욱 233 (경북대)
- [1-3-13] 13:50~14:10 혼합 모드 신호를 갖는 RFIC를 위한 임플란트의 전기적 절연 특성 해석 김성일, 윤석원, 문종태 (한국전 237 자통신연구원)
- [1-3-14] 14:10~14:30 군지연 시간 조정기를 이용한 동일채널 간섭 잡음 제거기 설계 이진국, 박상근, 최홍재, 정용채, 241 윤재훈 (전북대/한국전자통신연구원)
- [1-3-15] 14:30~14:50 Feedforward와 Defected Ground Structure를 이용한 주파수 채배기 설계 박상근, 유남식, 최홍재, 정용채, 245 김철동(전북대/세원텔레텍(주))
- [1-3-16] 14:50~15:10 A Method for Extending the Bandwidth of Direct Down-Conversion Receivers Thanh-Ngon Tran, 민경식 (한국 249 국해양대)
- [1-3-17] 15:10~15:30 Composite Right/Left-Handed Transmission Line을 이용한 Class-E 고효율 주파수 3채배기 지승훈, 조춘식 (한국항공대) · 253

15:30~16:00 Coffee Break

**16:00~17:40****좌장 : 조춘식(한국항공대)**

- [1-4-18] 16:00~16:20 SSRR-공진기를 이용한 Push-Push 발진기 설계 황규석, 정진세, 조춘식 (한국항 257 공대)
- [1-4-19] 16:20~16:40 Feedback 병렬 공진을 이용한 능동 인덕터 유남식, 서수진, 최홍재, 정용채 261 (전북대)
- [1-4-20] 16:40~17:00 SDR용 다중대역 Quadrature VCO 설계 한병기, 이재혁, 김형동 (한양 265 대)
- [1-4-21] 17:00~17:20 10GHz 단일위상분주방식 주파수 분배기 설계 김지훈, 최우열, 권영우 (서울 269 대)
- [1-4-22] 17:20~17:40 차동출력을 얻기 위한 CMOS 푸쉬-푸쉬 전압조정발진기 김현, 신현철 (광운대) · · · 273

## Feedforward와 Defected Ground Structure를 이용한 주파수 체배기 설계

박상근, 유남식, 최홍재, 정용채, 김철동\*  
전북대학교 정보통신공학과, \*세원텔레텍(주)  
전화: 063-270-2458 / 팩스: 063-270-2461

### A Novel Design of Frequency Multiplier Using Feedforward Technique and Defected Ground Structure

Sang-Keun Park, Nam-Sik Ryu, Heung-Jae Choi, Yong-Chae Jeong, Chul-Dong Kim\*  
Dept. of Information & Communication Engineering, Chonbuk National University,

\*Sewon Teletech Inc.  
E-mail: [cuto@chonbuk.ac.kr](mailto:cuto@chonbuk.ac.kr)

**Abstract** - A novel design of frequency multiplier using a feedforward technique and a defected ground structure (DGS) is proposed. The feedforward loop in the proposed frequency multiplier suppresses the fundamental component ( $f_0$ ), the DGS diminish unwanted harmonics such as second, third, fourth. Due to the combination of the feedforward structure and the DGS, only the multiplied frequency component ( $2f_0, 3f_0, 4f_0$ ) appears at the output port and the other unwanted components are suppressed excellently. A frequency multiplier is designed at 1 GHz of  $f_0$ , by the proposed technique and measured. The measured output power of  $2f_0, 3f_0, 4f_0$  is -2.59 dBm, -5.36 dBm, -4.57 dBm, respectively, when the input power is 0 dBm.

### I. 서 론

높은 안정도와 저잡음 신호원은 전반적인 통신 시스템에서 요구되고 있지만 안정적인 고주파 신호원을 직접적으로 얻기 어렵기 때문에 비교적 안정적인 저주파 신호원을 체배하여 사용한다. 이런 과정에서 주로 비선형 소자의 고주파 성분을 이용하기 때문에 원하는 출력 특성에 맞도록 비선형 소자의 입출력 정합 회로를 설계해야 한다. FET와 같은 능동 체배기는 보통

핀치-오프 근처의 바이어스에서 사용되며, 비선형 트랜스 컨덕턴스는 고조파 생성에 가장 중요한 요소가 된다. 일반적인 체배기는 고조파 성분들을 포함하고 있어서 다른 주파수와 혼합이 되어 사용될 때 여러 잡음 신호들을 많이 발생하므로 원하지 않는 신호를 효과적으로 제거해야 한다. 기존의 체배기는 기본 주파수 신호를 제거하기 위해서  $\lambda/4$  오픈 스터브나 평형 체배기 구조를 이용한다<sup>[1][3]</sup>. 하지만 이러한 방법은 일반적으로 20~25dB의 제거효과를 갖는다. 일반적으로 기본주파수 신호와 원하지 않는 고조파 성분들을 제거하기 위해서 대역 통과 여파기를 사용한다. 그러나 대역 통과 여파기의 삽입손실로 인해 필요로 하는 신호의 크기보다 더 작은 신호를 얻게 된다. 더욱이 집적회로에서 높은 Q 값을 갖는 대역 통과 여파기를 만들기가 쉽지 않아 집적화하기가 어려운 문제점이 있다.

본 논문에서는 이러한 문제점을 개선하기 위하여 전력 증폭기의 선형화에 많이 쓰이는 feedforward 기술과 원하지 않는 고조파 성분들을 제거하기 위하여 마이크로스트립의 접지면에 특정 모양의 식각을 통해 만들어지는 결합 접지 구조(Defected Ground Structure)를 이용하였으며<sup>[4]</sup>, 이 DGS 구조는 이미 방향성 결합기, 여파기와 전력 증폭기에 적용되고 있다<sup>[5][7]</sup>. 제작된 체배기는 feedforward 기술을 이용하여 기본 주파수 성분을 효과적으로 제거할 수 있고, 체배하고자 하는 고조파 성분을 제외한 고조파 성분을 제거하기 위해서 아령모양과 맴돌이 모양의 DGS를 사용

하였다. 기본 주파수 1GHz 신호를 각각 2GHz, 3GHz 와 4GHz 신호로 체배하도록 설계하였다.

## II. 이 론

트랜지스터의 입력 전압에 따른 출력 전류 파형은 바이어스 조건과 전도각에 따라서 설명할 수 있다. 바이어스 전압에 따른 DC 전류 소비와 고조파 신호는식 (1)과 (2)에서와 같이 나타낼 수 있다.

$$I_{dc} = \frac{1}{2\pi} \int_{-\alpha/2}^{\alpha/2} \frac{I_{max}}{1 - \cos(\alpha/2)} [\cos\theta - \cos(\alpha/2)] d\theta \quad (1)$$

$$I_n = \frac{1}{\pi} \int_{-\alpha/2}^{\alpha/2} \frac{I_{max}}{1 - \cos(\alpha/2)} [\cos\theta - \cos(\alpha/2)] \cos n\theta d\theta \quad (2)$$

직류성분, 기본파와 각 고조파 성분들의 크기를 전도각에 따라 그림 1과 같이 나타낼 수 있다<sup>[8]</sup>. 그림 1에서 2차, 3차와 4차 고조파 성분의 크기가 가장 클 때의 전도각은 각각 120°, 75°와 60° 근처임을 알 수 있다.

Feedforward 구조는 전력 증폭기의 혼변조 왜곡성분을 효과적으로 제거하는 기술로 널리 사용되고 있으며, 그림 2에서 기본 주파수 성분을 제거하기 위한 방법으로 feedforward 구조가 사용되었다<sup>[9]</sup>. 하지만 feedforward 구조만으로는 원하지 않는 고조파 성분까지 제거할 수 없기 때문에 체배기 출력단에 DGS 구조를 사용하였다. DGS 구조의 접지면 결합은 전송선로의 인덕턴스를 증가시킴으로써 임피던스 변화로 인한 전파 지연 특성을 갖는다. 결합의 크기와 모양, 개수를 변화시킴으로써 저역 통과, 대역 저지 등의 특성을 얻을 수 있다.

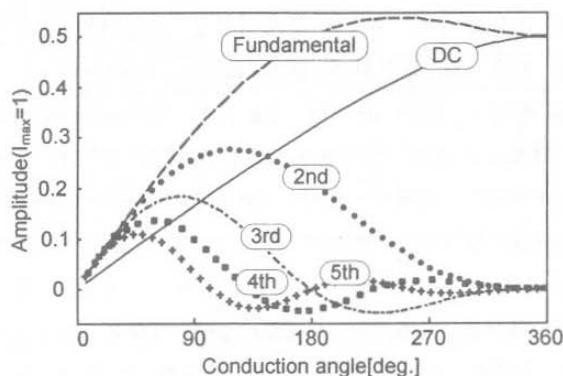


그림 1. 전도각에 따른 기본신호성분과 고조파성분의 크기 비교

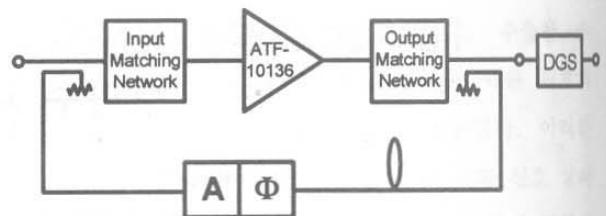


그림 2. 제안된 주파수 체배기의 블록도

## III. 시뮬레이션과 측정결과

### 2-1. DGS 전송선로의 시뮬레이션과 측정결과

일반적으로 아령 모양의 DGS를 이용하면 저역 통과 특성을 얻을 수 있고, 맵돌이 모양의 DGS를 이용하면 대역 저지 특성을 얻을 수 있다. 특히, 비대칭의 맵돌이 모양을 이용하게 되면 동시에 두 대역에서 저지 특성을 보여 2개 이상의 고조파를 제거하는데 효과적이다.

체배기에 적용된 DGS 구조의 제작을 위해 Ansoft 사의 HFSS 9.0을 이용해 시뮬레이션 하였고, 유전율 2.2, 두께 31mil의 RT/duroid 5880 기판을 사용하여 제작하였다. 그림 3에서 DGS 구조의 크기는  $s=sw=0.2mm$ ,  $gs=0.25mm$ ,  $a=b=6mm$ ,  $c=7.6mm$ ,  $d=7.4mm$ ,  $w=2.4mm$ ,  $wd=5.8mm$ ,  $gd=0.3mm$ ,  $d1=11mm$ ,  $d2=14mm$ , and  $d3=12mm$ 이다.

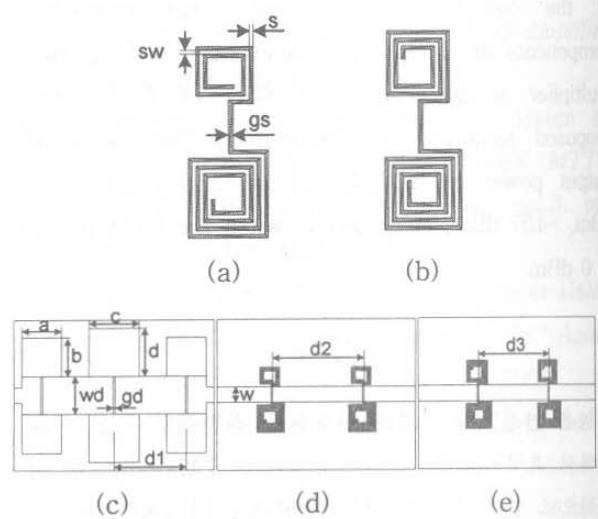


그림 3. 주파수 체배기에 사용된 DGS 레이아웃 (a)3체배기의 맵돌이 단일 DGS (b)4체배기의 맵돌이 단일 DGS (c)2체배기의 아령 DGS (d)3체배기의 맵돌이 DGS (e)4체배기의 아령 DGS

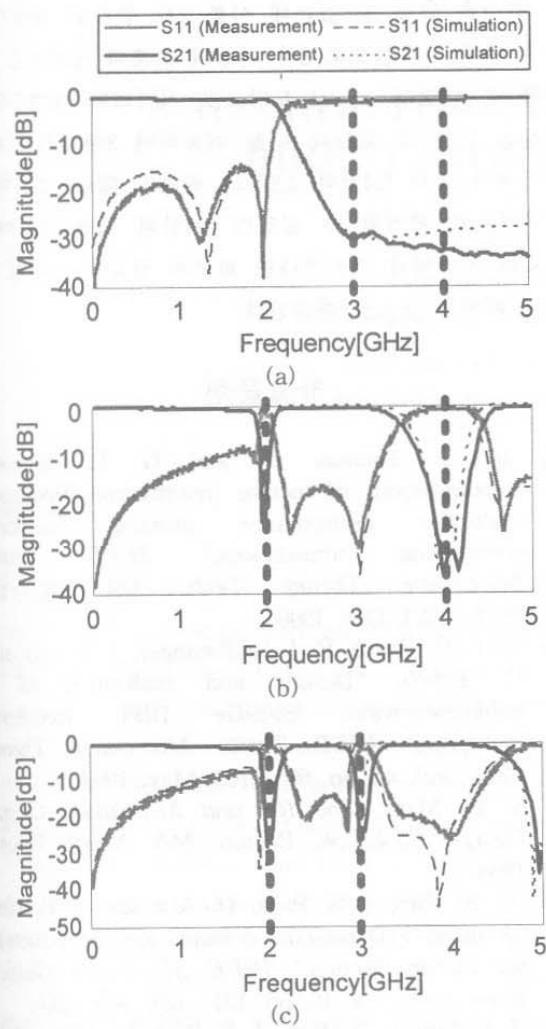


그림 4. DGS의 시뮬레이션과 측정 결과 (a)2체배기에 사용된 DGS (b)3체배기에 사용된 DGS (c)4체배기에 사용된 DGS

## 2-2. 체배기 측정결과

2차, 3차와 4차 주파수 체배를 목적으로 GaAs MESFET인 Avago사의 ATF10136를 사용하였고, 기본 주파수 1GHz로 입력 전력을 0dBm으로 하여 2체배, 3체배, 4체배할 수 있는 체배기를 제작하였다. 그림 5, 6, 7은 각 체배기의 스펙트럼을 나타낸 것이고, 피드포워드와 DGS구조를 모두 적용하였을 때에 체배하고자 하는 신호외의 고조파 성분들은 대부분 노이즈 레벨까지 제거 된 것을 확인할 수 있다. 원하지 않는 성분들이 제거된 후에도 체배된 2차, 3차와 4차의 출력 전력이 -2.59dBm, -5.36dBm 그리고 -4.57dBm으로 최초의 아무것도 적용하지 않은 체배기에 비해 출력 레벨이 비슷하였다.

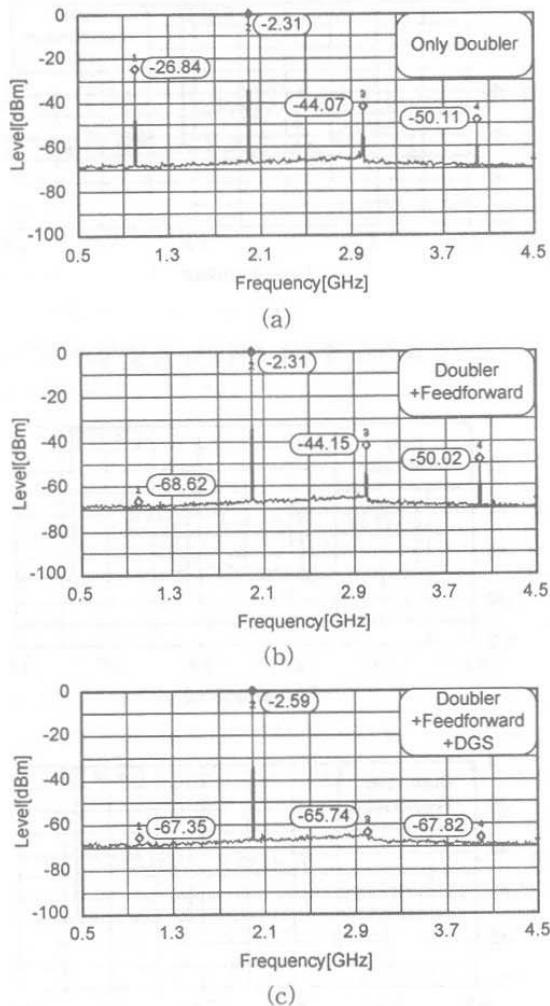
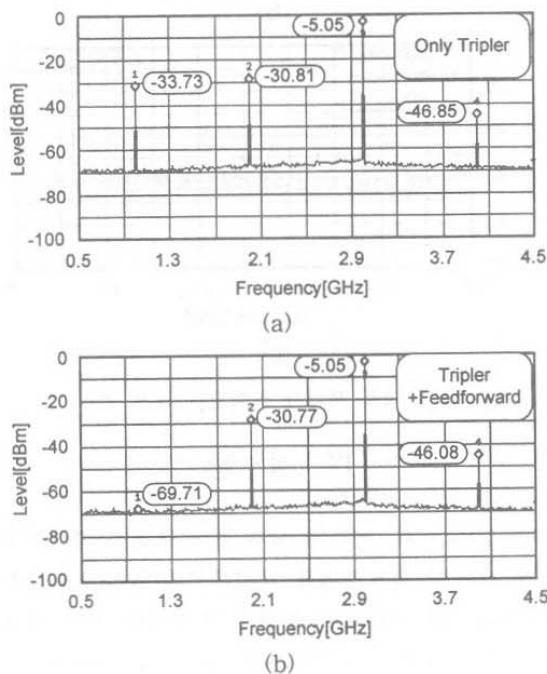


그림 5. 2차 체배기 스펙트럼 측정 결과



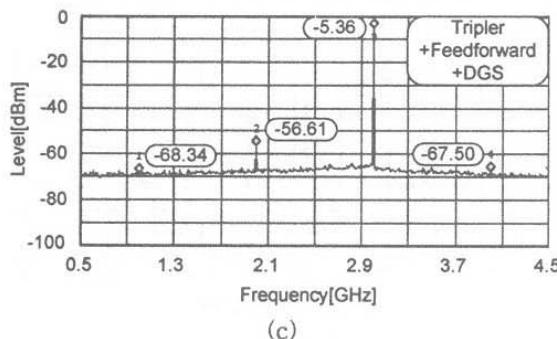


그림 6. 3차 체배기 스펙트럼 측정 결과

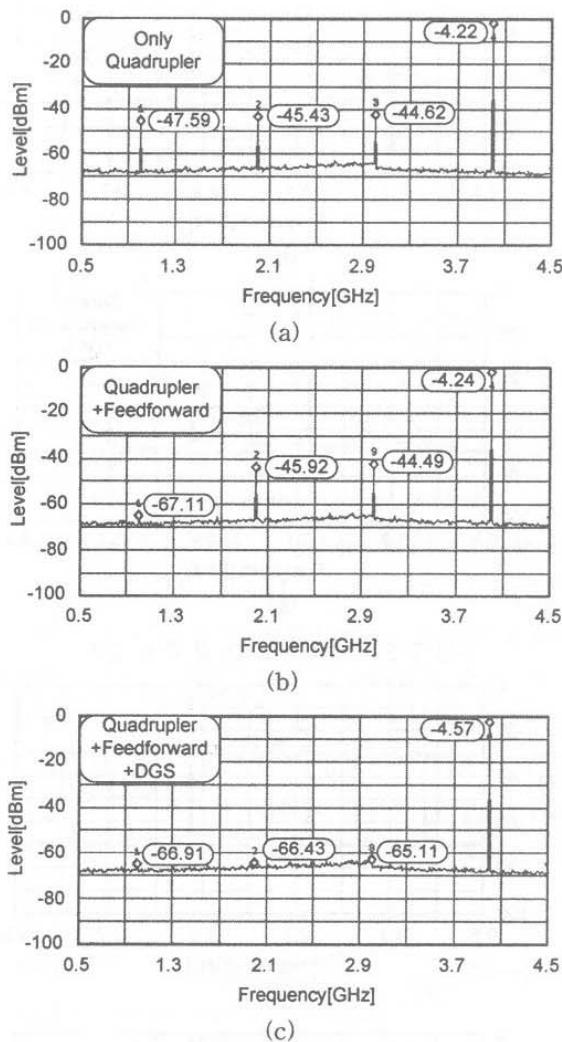


그림 7. 4차 체배기 스펙트럼 측정 결과

#### IV. 결 론

높은 안정도와 저위상 잡음의 신호원을 얻기 위한 주파수 체배기 설계기법을 제시하였다. feedforward 기법을 사용하여 일반적인 주파수 체배기의 기본 주파수 성분을 억압하였다. 또한 마이크로스트립 선로의 접지 면을 dumb-bell 모양으로 식각하면 저역 통과 여파기

의 특성을 얻을 수 있는데 이를 2차 주파수 체배기의 출력 단에 부착함으로 3차 이상의 고조파 성분들을 억압할 수 있었고, spiral 모양으로 식각하면 대역 저지 특성을 얻을 수 있는데 이를 이용하여 3체배기와 4체배기에서 각각 2,4차와 2,3차의 원하지 않는 고조파를 효과적으로 제거할 수 있었다. 제안된 체배기를 마이크로파 시스템에 적용한다면 회로의 성능과 안정성 제고에 기여할 것으로 판단된다.

#### 참고문헌

- [1] D. G. Thomas Jr. and G. R. Branner, "Optimization of active microwave frequency multiplier performance utilizing harmonic terminating impedances," *IEEE Trans. Microwave Theory Tech.*, vol. 44, pp. 2617 - 2624, Dec. 1996.
- [2] S. P. O. Bruce, F. J. Beißwanger, J. F. Luy and U. Erben, "Design and realization of a millimeter-wave Si/SiGe HBT frequency multiplier," *IEEE Trans. Microwave Theory Tech.*, vol. 46, pp. 695 - 700, May. 1998.
- [3] S. A. Mass, *The RF and Microwave Circuit Design Cookbook*, Boston, MA Artech House, 1998.
- [4] C. S. Kim, J. S. Park, D. Ahn and J. B. Lim, "A novel 1-D periodic defected ground structure for planar circuits," *IEEE Microwave Guided Wave Lett.*, vol. 10, pp. 131 - 133, Apr. 2000.
- [5] J. S. Lim, C. S. Kim, J. S. Park, D. Ahn and S. W. Nam, "Design of 10 dB 90 branch line coupler using microstrip line with defected ground structure," *Electron. Lett.*, vol. 36, pp. 1784 - 1785, Oct. 2000.
- [6] J. S. Lim, C. S. Kim, D. Ahn, Y. C. Jeong and S. W. Nam, "Design of Low-Pass Filters Using Defected Ground Structure," *IEEE Trans. Microwave Theory Tech.*, vol. 53, no. 8, pp. 2539 - 2545, Aug. 2005.
- [7] Y. C. Jeong, S. G. Jeong, J. S. Lim and S. W. Nam, "A new method to suppress harmonics using  $\lambda/4$  bias line combined by defected ground structure in power amplifiers," *IEEE Microwave Wireless Component Lett.*, vol. 13, pp. 538 - 540, Dec. 2003.
- [8] S. C. Cripps, *RF Power Amplifiers for Wireless Communications*, Boston, MA Artech House, 1999.
- [9] Y. C. Jeong, "A feedforward power amplifier with loops to reduce RX band noises and intermodulation distortion," *Microwave Journal*, vol. 45, no. 1, pp. 80 - 91, Jan. 2001.