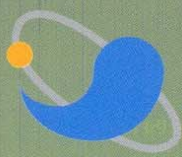


第 29 卷 第 1 號

Volume 29, Number 1

2006年度 春季

마이크로파 및 電波傳播 學術大會 論文集



日時：2006年 5月 26日 (金)
場所：한국항공대학교

大韓 韓國 韓國 韓國 韓國
韓大 韓大 韓大 韓大 韓大
電通 電通 電通 電通 電通
子信 子信 子信 子信 子信
工學 工學 工學 工學 工學
學學 學學 學學 學學 學學
會會 會會 會會 會會 會會
IEEE MTT/AP/EMC Korea Chapter

13:30 ~ 15:30

좌장 : 정용채(전북대)

- | | | | | |
|----------|-------------|--|---|-----|
| [1-3-12] | 13:30~13:50 | 단순화된 Thin-Film 회로 구조를 이용한 광대역의 소형 Ku 대역 모노필스 수신기 개발 | 김태규, 우동식, 전종훈, 김강욱 (경북대) | 233 |
| [1-3-13] | 13:50~14:10 | 혼합 모드 신호를 갖는 RFIC를 위한 임플란트의 전기적 절연 특성 해석 | 김성일, 윤석원, 문종태 (한국전자통신연구원) | 237 |
| [1-3-14] | 14:10~14:30 | 군지연 시간 조정기를 이용한 동일채널 간섭 잡음 제거기 설계 | 이진국, 박상근, 최홍재, 정용채, 윤재훈 (전북대/한국전자통신연구원) | 241 |
| [1-3-15] | 14:30~14:50 | Feedforward와 Defected Ground Structure를 이용한 주파수 체배기 설계 | 박상근, 유남식, 최홍재, 정용채, 김철동(전북대/세원텔레텍(주)) | 245 |
| [1-3-16] | 14:50~15:10 | A Method for Extending the Bandwidth of Direct Down-Conversion Receivers | Thanh-Ngon Tran, 민경식 (한국해양대) | 249 |
| [1-3-17] | 15:10~15:30 | Composite Right/Left-Handed Transmission Line을 이용한 Class-E 고효율 주파수 3체배기 | 지승훈, 조춘식 (한국항공대) | 253 |

15:30 ~ 16:00 Coffee Break

16:00 ~ 17:40

좌장 : 조춘식(한국항공대)

- | | | | | |
|----------|-------------|--------------------------------|--------------------------|-----|
| [1-4-18] | 16:00~16:20 | SSRR-공진기를 이용한 Push-Push 발진기 설계 | 황규석, 정진세, 조춘식 (한국항공대) | 257 |
| [1-4-19] | 16:20~16:40 | Feedback 병렬 공진을 이용한 능동 인덕터 | 유남식, 서수진, 최홍재, 정용채 (전북대) | 261 |
| [1-4-20] | 16:40~17:00 | SDR용 다중대역 Quadrature VCO 설계 | 한병기, 이재혁, 김형동 (한양대) | 265 |
| [1-4-21] | 17:00~17:20 | 10GHz 단일위상분주방식 주파수 분배기 설계 | 김지훈, 최우열, 권영우 (서울대) | 269 |
| [1-4-22] | 17:20~17:40 | 차동출력을 얻기 위한 CMOS 푸쉬-푸쉬 전압조정발진기 | 김현, 신현철 (광운대) | 273 |

Feedback 병렬 공진을 이용한 능동 인덕터

유남식, 서수진, 최홍재, 정용채
전북대학교 정보통신공학과
전화: 063-270-2458 / 팩스: 063-270-2461

Active Inductor using the Feedback Parallel Resonator

Nam-Sik Ryu, Su-Jin Seo, Heung-Jae Choi, Yong-Chae Jeong
Dept. of Information & Communication Engineering, Chonbuk National University
E-mail: sik4085@chonbuk.ac.kr

Abstract - This paper presents a new active inductor using feedback parallel resonance circuit of which the reactance value is controlled by bias voltage. The novelty of the new tunable active inductor (TAI) lies in increasing a quality factor by feeding parallel resonance circuit in gyrator structure. We can adjust inductance of the proposed TAI without affecting the maximum Q frequency by tuning the control voltage of the current source. Also, with the tuning of the varactor diode control voltage, we can adjust the maximum Q frequency without affecting the inductance. So we can obtain the high-Q factor and high inductance simultaneously. With 0.18 μ m Hynix CMOS technology, the proposed TAI presents tunable inductance from 0.5nH to 3.0nH with $Q > 50$ for 2.87~7.6GHz.

I. 서론

오늘날 이동 통신 시장의 급속한 성장에 따라 적은 비용과 작은 크기, 그리고 저전력 고주파 회로 소자들의 중요성이 대두되고 있으며 이에 발맞추어 초고주파 집적 회로(Monolithic Microwave Integrated Circuit, MMIC)에 대한 연구가 활발하다. 또한 최근에 CMOS 공정의 기술이 발전함에 따라 크기는 감소하고 동작 주파수는 높아진 반면 실리콘 기판의 절연성이 감소하여 높은 Q값을 가지는 인덕터 구현이 더욱 어려워졌다. 이러한 단점을 보완하기 위해 능동 인덕터가 제시

되었고 이를 이용한 다양한 RF회로에 대한 연구가 활발하다 [1][2].

본 논문에서는 가장 간단한 구조의 능동 인덕터인 자이레이터에 고주파 소신호 모델을 적용하여 수식적으로 분석하였고, 이를 바탕으로 최적의 설계방법 제시하였으며 케환 병렬 공진기를 추가하여 넓은 주파수 대역에서 높은 Q값을 가지는 능동 인덕터를 제안하였다. 제안된 회로는 Cadence사의 RF-Spectre로 설계하였고 하이닉스 0.18 μ m 공정을 이용하여 제작하였다.

II. 접지된 능동 인덕터

접지된 능동 인덕터는 기본적인 자이레이터-C 구조에 의해서 구현된다. 그림 1 (a)에서와 같이 자이레이터 구조는 두 개의 트랜지스터로 구성하고, 그것의 기생성분으로부터 리액턴스 성분을 발생시킨다. 그러나 이 구조는 높은 인덕턴스 값을 구현하기가 어렵고, 고주파 대역에서 높은 Q값을 가지도록 설계하는 것 또한 어렵다. 이러한 제한적인 요소를 해결하고, 새로운 능동 인덕터를 제안하기 위해서 접지된 능동 인덕터에 대한 수식적 분석이 반드시 선행 되어야 한다. 따라서 이러한 분석을 위해서 그림 1. (b)에서와 같이 접지된 능동 인덕터를 소신호 등가 회로로 전환하여, 이 등가 회로로부터 식 (1)과 식 (2)에서처럼 각 단자의 전류 방정식을 유도할 수 있다.

이 두 전류 방정식을 통해 얻어진 Y-파라미터를 이용하여 입력 임피던스를 구하면 식 (3)처럼 표현할 수 있다. 그러나 이와 같은 수식은 매우 복잡하므로 가장 주요 파라미터 성분인 $s \cdot C_{parasitic}$ 성분과 g_m 성분만을

고려하여 간략화 하였고, 이로써 식 (4)와 같이 인덕턴스 값을 간단한 수식으로 표현 하였다.

이 수식에 의해 접지된 능동 인덕터의 인덕턴스 값이나 Q값은 두 트랜지스터 (M1, M2)의 파라미터들에 의해 결정된다는 사실을 알 수 있다.

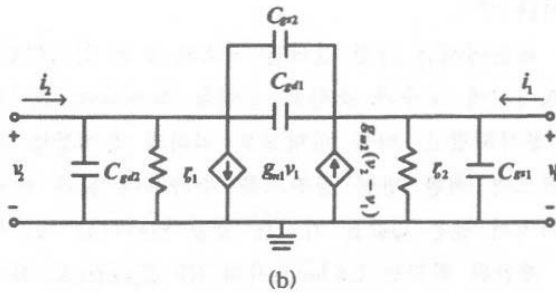
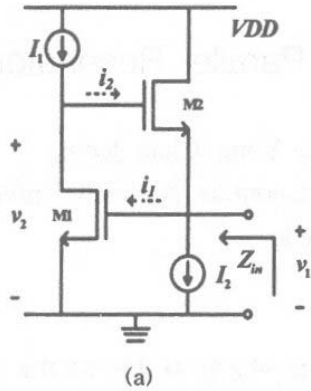


그림 1. (a) 접지된 능동 인덕터의 회로도, (b) 접지된 능동 인덕터의 2단자 소신호 등가회로.

$$\begin{aligned}
 i_1 &= -g_{m2}(v_2 - v_1) + g_{ds2}v_1 + sC_{gs1}v_1 + s(C_{gs2} + C_{gd1})(v_1 - v_2) \\
 &= [g_{m2} + g_{ds2} + s(C_{gs1} + C_{gs2} + C_{gd1})]v_1 - [g_{m2} + s(C_{gs2} + C_{gd1})]v_2 \\
 &= Y_{11}v_1 + Y_{12}v_2 \quad (1)
 \end{aligned}$$

$$\begin{aligned}
 i_2 &= sC_{gd2}v_2 + g_{ds1}v_2 + g_{m1}v_1 + s(C_{gs2} + C_{gd1})(v_2 - v_1) \\
 &= [g_{m1} - s(C_{gs2} + C_{gd1})]v_1 + [g_{ds1} + s(C_{gs2} + C_{gd1} + C_{gd2})]v_2 \\
 &= Y_{21}v_1 + Y_{22}v_2 \quad (2)
 \end{aligned}$$

$$\begin{aligned}
 Z_{in} &= \left. \frac{v_1}{i_1} \right|_{i_2=0} = \frac{Y_{22}}{Y_{11}Y_{22} - Y_{12}Y_{21}} \\
 Z_{in} &= \frac{g_{ds1} + s(C_T + C_{gd2})}{A \cdot s^2 + B \cdot s + C} \quad (3)
 \end{aligned}$$

$$\begin{aligned}
 A &= C_T(C_{gs1} + C_{gs2}) + C_{gs1}C_{gs2} \\
 B &= C_T(g_{ds1} + g_{ds2} + g_{m1}) + g_{m1}C_{gs2} + C_{gs1}g_{ds2} + C_{gs1}g_{ds1} \\
 C &= g_{m1}g_{ds1} + g_{ds1}g_{ds2} + g_{m1}g_{m2}, \quad C_T = C_{gs2} + C_{gd1} \\
 L &= \frac{C_{gs2} + C_{gd1} + C_{gd2}}{g_{m1}g_{m2}} \quad (4)
 \end{aligned}$$

하지만 수식으로 각 파라미터가 Q값에 미치는 영향

을 직관적으로 알 수 없기 때문에 식 (3)의 각 파라미터 변화에 따른 인덕턴스 변화와 Q값의 변화를 그림 2에 나타내었다.

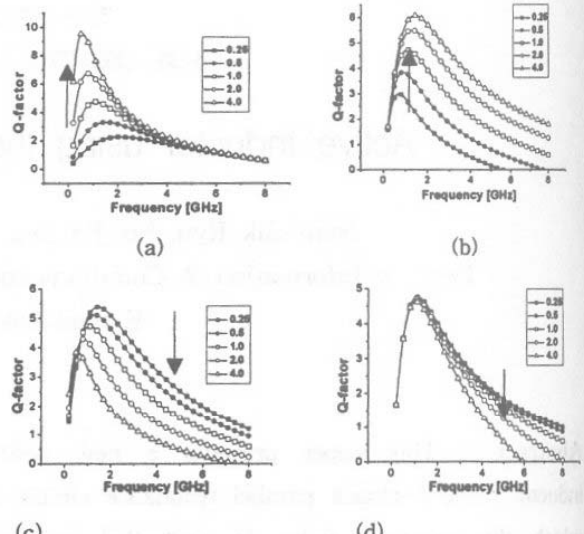


그림 2. (a) M1의 r_o 값에 따른 Q값 (b) M1의 g_m 값에 따른 Q값 (c) M1의 C_{gs} 값에 따른 Q값 (d) M2의 C_{gs} 값에 따른 Q값.

그림 2의 (a)는 M1의 r_o 값이 증가 할수록 Q값이 증가한다는 것을 보여주고 있다. 이 결과를 바탕으로, 기존의 논문에서는 M1의 출력 임피던스를 높이기 위해서 캐스코드 구조나 궤환 저항을 사용하여 Q값을 높이는 방법을 제시 하였다. 하지만 이 두 방법 모두 높은 Q값을 가지는 높은 인덕턴스를 구현 할 수가 없었고, 높은 Q값을 가지는 주파수 대역폭이 매우 좁아지는 문제점이 있었다 [3][4].

그림 2의 (b)에서는 g_m 값이 높아질수록 Q값이 증가하는 현상을 보여주고 있다. 하지만 식 (4)에서 보여주듯이 상대적으로 인덕턴스 값은 낮아진다는 것을 쉽게 알 수 있다.

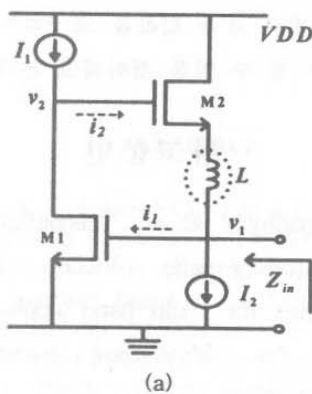
그림 2의 (c)와 (d)에서는 두 트랜지스터의 C_{gs} 값이 높아질수록 Q값이 낮아진다는 것을 보여주고 있는데, 이 그림에서 보여주듯이 Q값은 M2의 기생 커패시턴스에 의해 크게 좌우 된다는 사실을 알 수 있다.

III. 제안된 능동 인덕터

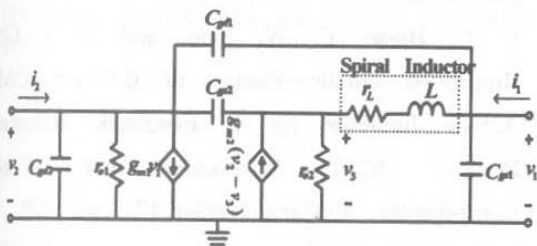
기존의 간단한 접지된 능동 인덕터만으로 높은 Q값을 달성하는 것은 어렵다. 그래서 부가적인 회로를 추가하여 Q값을 높이는 연구가 활발히 이뤄지고 있는데 최근에는 이를 위해서 캐스코드 구조가 제안되었지만 이 구조는 전압 여유분(voltage headroom)에 의해

서 DC 전력 소모가 커진다는 단점을 가지고 있다.

이에 본 논문에서는 M2의 소스단과 M1의 게이트단에 직렬 인덕터를 추가하여 능동 인덕터의 Q값을 향상시키는 방법을 제안하였다. 그림 2의 (d)의 트랜지스터 파라미터 변화에 따른 Q값 추이에서 M2의 기생 커패시터의 크기에 따라 급격히 Q값 감소하는 것에 주목할 필요가 있다. 만약 M2의 소스단에 인덕터를 추가하여 기생 커패시턴스를 상쇄시킨다면 기생 커패시턴스에 의해 감소하는 Q값을 보상할 수 있을 것이다. 나선 인덕터를 사용하게 되면 면적이 커진다는 단점을 가지고 있기는 하지만 제안된 능동 인덕터에서 필요한 제한 인덕턴스는 M2 트랜지스터의 기생 커패시턴스를 보상할 만큼의 작은 값이다. 또한 실제 구현에서 발생하는 기생 저항 성분은 능동 인덕터의 인덕턴스 값을 증가시키고 Q값 향상에 도움을 준다.



(a)



(b)

그림 3. (a) 제한 인덕터를 이용한 능동 인덕터의 회로도 (b) 제안된 회로의 2단자 소신호 등가 회로

제안된 능동 인덕터의 수식적 분석을 위해서 그림 3의 (b)와 같이 소신호 등가 회로로 전환하였다. 사용되는 나선 인덕터는 편의상 간단하게 저항과 인덕터로만 표기하였다. 하지만 회로 시뮬레이션은 인덕터에 대한 3D EM simulation을 통해서 추출한 data를 대입하여 수행 하였다.

그림 3의 (b)에서 두 단자에서의 입력 전류, i_1 , i_2 는 식 (6)과 같이 구할 수 있고, 식 (6)을 바탕으로 앞 식

(3)에서와 같이 입력 임피던스를 이끌어 낼 수 있다.

$$i_1 = [sc_{gs1} + \frac{g_{ds2} + g_{m2} + sc_{gs2}}{AB} + sc_{gd1}]v_1 - [\frac{g_{m2} + sc_{gs2}}{AB} + sc_{gd1}]v_2$$

$$= Y_{11}v_1 + Y_{12}v_2$$

$$i_2 = [g_{m1} - sc_{gd1} - sc_{gs2}(\frac{B}{A})]v_1 + [sc_{gd2} + \frac{1}{r_{o1}} + sc_{gd1} - sc_{gs2}(\frac{B}{A})]v_2$$

$$= Y_{21}v_1 + Y_{22}v_2$$

(6)

$$Z_{in} = \frac{sc_{gd1} + g_{ds2} + sc_{gd1} - sc_{gs2}(\frac{B + g_{ds2}}{A})}{C \cdot D + E \cdot F}$$

(7)

$$A = \frac{1}{r_L + sL} + \frac{1}{r_{o2}} + g_{m2} + sc_{gs2}, \quad B = \frac{1}{r_L + sL}$$

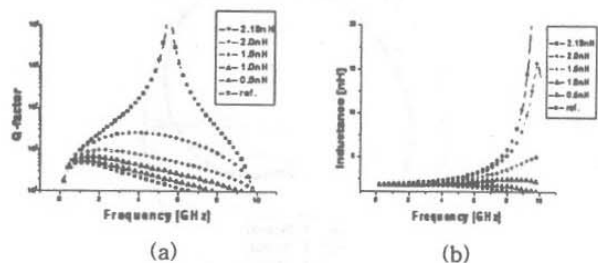
$$C = [sc_{gs1} + \frac{B(g_{ds2} + g_{m2} + sc_{gs2})}{A} + sc_{gd1}]$$

$$D = [sc_{gd1} + g_{ds1} + sc_{gd1} - sc_{gs2}(\frac{B + g_{ds2}}{B + g_{ds2} + g_{m2} + sc_{gs2}})]$$

(8)

$$E = [\frac{B(g_{m2} + sc_{gs2})}{A} + sc_{gd1}], \quad F = [g_{m1} - sc_{gd1} - sc_{gs2}(\frac{B}{A})]$$

그림 4에서는 실제 모델 파라미터를 적용하여 제안된 능동 인덕터의 시뮬레이션 결과를 보여주고 있다. 그림 4에서 볼 수 있듯이 2.2nH값을 가지는 제한 인덕터를 사용했을 때, 제안된 능동 인덕터는 넓은 주파수 대역(2.87GHz~7.6GHz)에서 매우 높은 Q지수를 나타내는 결과를 얻을 수 있었다. 이는 높은 주파수에서 높은 Q 지수와 큰 인덕턴스 구현이 어려웠던 기존 수동 인덕터의 문제점을 해결할 수 있는 가능성을 보여준다. 그러나 높은 Q값을 실현하기 위해 구현되어야 할 인덕턴스 2.2nH는 작은 면적에 구현하기 어렵다.



(a)

(b)

그림 4. (a) 제한 인덕턴스 값에 따른 Q지수 (b) 제한 인덕턴스 값에 따른 제안된 능동 인덕터의 인덕턴스

이를 해결하기 위해 인덕터를 LC 병렬공진회로로 전환하였다. 이를 통해 공진 주파수에서 등가 인덕턴스

를 극대화 시키고 가장 높은 Q값을 나타내는 주파수를 결정할 수 있다. 그림 5는 인덕터와 커패시턴스를 병렬로 연결한 공진회로를 나타내고 있다. 이 병렬 공진 구조를 사용함으로써, 작은 크기의 나선 인덕터로 높은 Q값 인덕터를 구현할 수 있었다.

또한 그림 6에서와 같이 바랙터를 사용하여 병렬공진기의 커패시턴스를 가변한다면 설계된 능동 인덕터의 사용 가능 주파수를 급격히 증가시킬 수 있으며 Q값으로 인한 오차를 보상할 수 있다.

IV. 제안된 능동 인덕터

지금까지 트랜지스터의 간단한 모델을 가지고 설계한 제안된 회로는 Cadence 사의 RF-Spectre를 사용하여 시뮬레이션 하였다. 그림 7에서는 제안된 능동 인덕터가 5.25GHz에서 높은 Q값을 가지도록 설계된 회로의 시뮬레이션 결과를 보여준다. 제안된 회로의 Q값은 1GHz가 넘는 대역폭에서 50이상의 Q값을 가지는 것을 확인 할 수 있다.

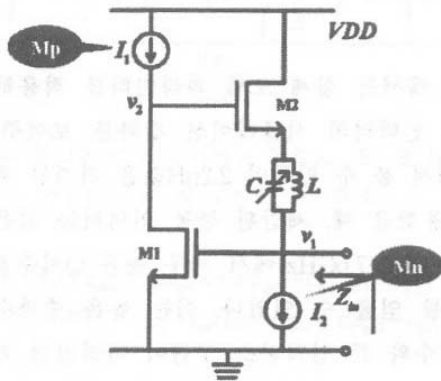


그림 5. 제한 병렬 공진을 이용한 능동 인덕터 회로도.

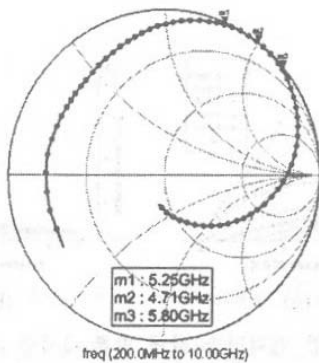


그림 6. 제안된 능동회로의 특성

V. 제안된 능동 인덕터의 제작

제안된 능동 인덕터는 IDEC 49차 MPW의 하이닉스 0.18um CMOS공정을 이용했다. 제안된 능동 인덕터는 5.25GHz에서 50이상의 Q값을 가지며 인덕턴스 가변 범위가 0.5nH~3nH정도의 값을 가지도록 설계하였다. 그리고 이 회로의 전원 전압은 1.8V로서 전력 소모는 2mW정도이며 전체 칩 면적은 500um×500um이다.

VI. 결론

본 논문에서 우리는 제한 병렬 공진 회로를 이용하여 새로운 능동 인덕터를 제안하였다. 능동 인덕터의 가변 범위와 Q값을 높이기 위해 제안된 새로운 기술은 독립적으로 인덕턴스와 Q값, 그리고 동작 주파수를 변화시킬 수 있었다. 결과적으로 제안된 능동 인덕터는 넓은 가변 범위와 높은 Q값을 요구하는 회로에 매우 유용하게 사용 될 수 있을 것이라고 본다.

참고문헌

- [1] R.Mukhopadhyay et al., "Reconfigurable RFIC's for frequency-agile VCO's in Si-based technologies for multi-band applications," *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 1489-1492, 2004
- [2] C. C. Hsiao, C. W. Kuo, and Y. J. Chan, "Improved Quality-Factor of 0.18-um CMOS Active Inductor by a Feedback Resistance Design," *IEEE Microwave and Wireless Components Letters*, vol. 12, no. 12, pp. 467-469, Dec. 2002
- [3] A. Thanabayanont and A. Payne, "VHF CMOS Integrated Active Inductor," *Electronic Letters*, vol. 32, pp. 999-1000, May 1996.
- [4] W H. Hayashi, M. Mugraguchi, Y. Umeda and T. Enoki, "A High-Q Broad-Band Active Inductor and Its Application to a Low-Loss Analog Phase Shifter," *IEEE Transactions on Microwave Theory and Techniques*, vol. 44, no. 12, pp. 2369-2374, Dec. 1996.