

第30卷 第1號

Volume 30, Number 1

2007年度 春季
마이크로파 및 電波傳播 學術大會 論文集



KICS
Korea Information and
Communications Society

KEES



日時：2007年 5月 18日(金)
場所：국 민 대 학 교

大 韓 電 子 工 學 會
韓 國 通 信 學 會
韓 國 電 磁 波 學 會
大 韓 電 氣 學 會

IEEE MTT/AP/EMC Korea Chapter

Session I

마이크로파 능동회로 분야

▶ 장소 : 7호관 114호

13:30~15:30

좌장 : 구경현 (인천대)

[1-1-1]	13:30~13:50	Cross Post-distortion 평형 선형 전력 증폭기	최홍재, 정희영, 정용채, 김철동 (전북대/한국 기술연구소/세원 텔레텍㈜)309
[1-1-2]	13:50~14:10	크기 감소를 위한 재구성된 도허티 증폭기	김일규, 김영, 윤영철 (금오공과대/판동대)313
[1-1-3]	14:10~14:30	GaN HEMT를 이용한 WiMAX 시스템용 고성능 도허티 전력 증폭기에 관한 연구	문정환, 김정현, 김일두, 김준, 전명수, 김범만 (포항공대)317
[1-1-4]	14:30~14:50	2.14-GHz 대역 고효율 Class-F 전력 증폭기 개발	김정준, 문정환, 김장현, 김일두, 전명수, 김범만 (포항공대)321
[1-1-5]	14:50~15:10	전력증폭기용 디지털 선왜곡기를 위한, Nyquist주파수에 영향 받지 않는 샘플링 방법	박영철 (한국의국어대)325
[1-1-6]	15:10~15:30	LC 공진 회로를 이용한 이중대역 저잡음 증폭기 설계	최금성, 전현진, 구경현 (인천대)329

15:30~16:00 Coffee Break

16:00~17:40

좌장 : 이문규 (서울시립대)

[1-2-7]	16:00~16:20	Advanced Hybrid EER Transmitter for WCDMA Application Using Efficiency Optimized Power Amplifier and Modified Bias Modulator	I.D.Kim, Y.Y.Woo, S.C.Hong, J.H.Kim, J.H.Moon, M.S.Jun, J.J.Kim, B.M.Kim (포항공대/SamSung Electronics)333
[1-2-8]	16:20~16:40	불확정성 원리와 발전조건	권요안, 김인석 (경희대)337
[1-2-9]	16:40~17:00	DGSI를 이용한 능동 공진기의 설계	황문수, 오성민, 구재진, 박천선, 임종식, 안달 (순천향대)341
[1-2-10]	17:00~17:20	능동 인덕터와 병렬 공진기를 이용한 High-Q 인덕터 설계	서수진, 송경주, 최홍재, 정용채 (전북대)345
[1-2-11]	17:20~17:40	WiBro용 기저대역 가변 저역 통과 필터 설계	홍순영, 신영섭, 홍성용, 고운수, 이광천 (충남대/한국전자통신연구원)349

Cross Post-distortion 평형 선형 전력 증폭기

최홍재, *정희영, 정용채, **김철동
전북대학교 정보통신공학과, 한국 기술연구소 **세원텔레텍(주)

Cross Post-distortion Balanced Linear Power Amplifier

Heungjae Choi, *Heeyoung Jeong, Yongchae Jeong, and **Chul Dong Kim
Dept. of Information & Communication Engineering, Chonbuk National Univ.,
*Korea Technology Institute, **Sewon Teletech Inc.
E-mail: streetpoet@chonbuk.ac.kr

Abstract

In this paper, we propose a new distortion cancellation mechanism for a balanced linear power amplifier (BLPA) structure using the carrier cancellation loop of a feedforward (FFW) and post-distortion (PoD) technique. We use the distortion generated within a portion of a BPA to cancel the distortion generated within the whole BPA. Samples of the signal and distortion from one part of the BPA are combined with a reference signal, and then those signals destructively combine to generate the error signal. When the error signal is injected into the output of another part of the BPA with the gain and phase control, the distortion generated by both part of the BPA are cancelled. The operating frequency bands of the implemented cross PoD BLPA is the IMT-2000 ($f_0=2.14\text{GHz}$) band. With the commercial high power amplifier of 240W PEP for base-station application, the adjacent channel leakage ratio (ACLR) measurement with WCDMA 4FA signal shows 18.6dB improvement at an average output power of 40dBm.

개선효과로 인해 활발하게 연구되고 있으며, 그 신호 상쇄 메커니즘은 여러 회로에 응용되어 왔다[1]-[4]. 또 다른 방식으로써 오차 신호를 전력 증폭기의 출력 단에 인가하는 후치 왜곡 선형화 방식(Post-distortion: PoD)이 있다.

본 논문에서는 feedforward 선형화 기법의 주신호 제거 루프 구조와 PoD 선형화 기법을 이용하여 평형 전력 증폭기에서 발생하는 왜곡 신호의 상쇄 기법을 제안한다. 이를 실험적으로 뒷받침 하기 위하여 최대 전력이 240W 급 cross PoD 평형 선형 전력 증폭기 (cross post-distortion balanced linear power amplifier: cross PoD BLPA) 를 제작하였고, 루프 제거와 ACLR 개선 효과를 보였다.

I. 서론

전력 증폭기(Power Amplifier: PA)는 무선 통신 시스템, 특히 기지국 응용 분야에서 가장 중요한 장치이다. 그 중 평형 전력 증폭기 (Balanced Power Amplifier: BPA)는 높은 출력 전력과 안정된 격리 특성을 얻기 위한 기본적인 구조로 널리 쓰이고 있다. 최근에는 CDMA와 같이 주파수 사용 효율을 높이기 위하여 시간에 따라 진폭이 변하는 변조 방식을 사용하는데, 높은 전력 영역에서는 PA의 비선형성에 의해 진폭과 위상의 왜곡이 발생한다. 기지국 PA의 엄격한 선형성 요구 조건을 만족시키기 위한 방법으로서 feedforward 방식은 뛰어난

이 연구에 참여한 연구자는 2단계 BK21 사업의 지원비를 받았다.

II. Cross PoD BLPA의 설계

2.1 회로 구성 및 동작 원리

그림 1은 일반적인 2-way BPA 구조를 보여주고 있다. 높은 출력 전력을 얻기 위하여 흔히 사용되는 구조로써 두 개의 PA가 전력 분배기와 결합기로 연결되어 있다. 이때 일반적으로 같은 전기적 특성을 갖는 두 개의 PA를 사용하기 때문에 PA1과 PA2에서는 비슷한 비선형 특성을 추출할 수 있다. 또한 PA1과 PA2를 서로 다른 선형성을 갖는 소자를 사용하여도 적절한 전력 레벨 계산과 최적화 과정을 통하여 같은 효과를 얻을 수 있다. 이때 PA의 규격과 그로 인한 단가, 그리고 전체 시스템 효율의 측면에서 상당한 장점이 있다.

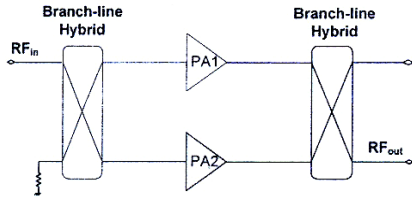


그림 1 일반적인 평형 전력 증폭기의 블록도

그림 2 는 cross PoD BLPA 의 블록도를 나타낸다. Cross PoD BLPA 는 주신호 제거 루프 (1st loop), 평형 전력 증폭기 루프 (2nd loop), 오차신호 주입 루프 (3rd loop) 로 이루어진 세 개의 주요 루프로 구성되어 있다. 1st loop 는 PA1 의 출력에서 발생한 증폭된 신호에 포함된 왜곡 신호를 추출하여 주신호가 제거된 오차신호를 생성한다. 2nd loop 는 입력 신호를 증폭시켜 원하는 출력 전력을 발생시킨다. 3rd loop 는 1st loop 에서 발생된 오차 신호를 입력으로 받아서 적절한 이득과 위상 조절 후에 PA2 의 출력에 인가한다.

전치왜곡 선형화 기법은 선형화 대상 PA 의 전달함수를 정확하게 예측하지 못하기 때문에 선형성 개선에 제약이 따르게 된다. 하지만 본 논문에서 제안하는 구조의 장점은 전치왜곡 선형화기에서 필수적인 오차신호 발생 회로를 사용하지 않으므로 그러한 제약사항이 사라진다. 또한 같은 전기적 특성을 갖는 PA 로부터 왜곡 신호를 추출하므로 상쇄하고자 하는 왜곡신호와 거의 유사한 특성을 가지고 있어서 개선 효과가 매우 뛰어나

다는 점이다.

게다가 feedforward 기법과의 구조적 유사성으로 인하여 넓은 동작 영역에 대하여 선형성 개선 효과를 갖고 있다. 또한 손실이 큰 균지연 여파기를 PA 의 출력에 장치해야 하는 feedforward 기법에서는 상당한 출력 전력의 손실을 감수해야 하지만, 본 논문의 구조에서는 평형 전력 증폭기 중 하나의 PA 의 출력에만 균지연 신호가 들어가므로 전체 전력 손실 측면에서 상당한 효율 개선 효과를 얻을 수 있다.

2.2 주신호 제거 루프 (1st loop)

그림 2 의 1st loop 의 동작을 살펴보자. 입력 신호의 일부분이 coupler #1 을 통하여 PA1 경로로 전달되며, 나머지 신호는 delay line #1 을 통하여 기준 신호로써 전달된다. Delay line #1 은 PA1 과 vector modulator #1 에 의해 발생한 균지연 시간을 보상한다. PA1 의 출력 신호는 주신호 외에 PA1 의 비선형성에 의한 왜곡 신호를 포함하고 있다. 이러한 출력 신호와 delay line #1 을 통해 전달된 기준신호가 주신호 제거 회로에서 상쇄적으로 결합하여 주신호가 제거된 오차신호를 발생된다. 완전한 신호 상쇄 효과를 얻기 위하여 루프의 두 경로 사이의 이득, 역 위상, 균지연 시간 정합이 필수적이다. 광대역 신호 상쇄 효과를 얻기 위하여 동일 균속도 지연 신호 상쇄기를 이용하였다[5].

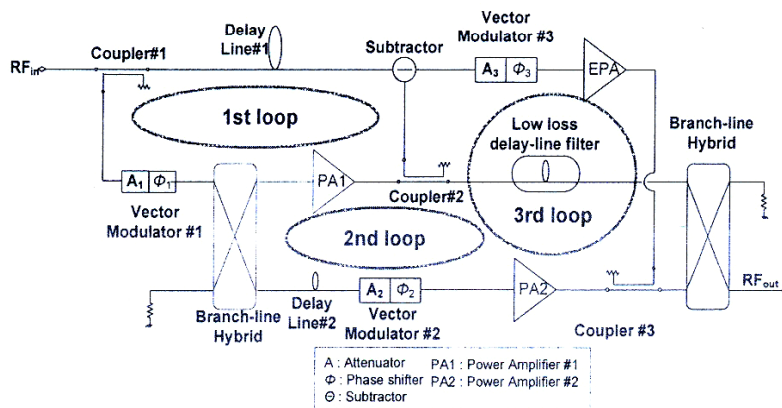


그림 2 일반적인 평형 전력 증폭기의 블록도

2.3 평형 전력 증폭기 루프 (2nd loop)

그림 2의 2nd loop의 동작을 살펴보자. 3rd loop에 사용된 오차증폭기 (Error Power Amplifier: EPA)로 인한 군 지연 시간을 보상하기 위하여 PA1의 출력단에 저손실 지연 여파기를 사용하였고, 평형 증폭기 루프의 두 경로 사이의 평형 상태를 맞춰주기 위하여 delay-line #2를 두었다. 소신호 증폭기가 사용된 이유는 vector modulator #2가 가변 범위의 중간 영역에서 삽입 손실을 가지고 있어서 이를 보상하기 위함이다. BLPA의 격리 단자를 이용하여 BLPA 루프의 평형 정도를 모니터링 할 수 있다.

2.4 오차신호 주입 루프 (3rd loop)

그림 2의 3rd loop를 살펴보자. 1st loop에서 생성된 오차신호는 vector modulator #3에 의해 이득과 위상이 조절되고 EPA에 의하여 원하는 출력 레벨까지 증폭된다. 이때 오차 신호의 출력 레벨은 증폭된 오차 신호가 PA2의 출력단에 인가되었을 때, PA2에서 발생하는 왜곡 신호뿐만 아니라 PA1에서 발생한 왜곡 신호를 상쇄시켜 최종 출력 단자 RF_{out}에서는 순수한 주신호만 얻을 수 있는 값을 가져야 한다. 앞에서 말했듯이 비선형 성분은 PA2뿐만 아니라 PA1에서 발생하기 때문에 3rd loop의 루프 상쇄도(loop cancellation)는 측정할 수가 없다.

EPA의 전력 용량은 오차신호를 증폭시키면서 추가적인 왜곡이 발생하지 않도록 오차신호의 전력 레벨보다 충분히 커야 한다. EPA의 출력 신호는 coupler #3을 통하여 PA2의 출력 단자에 인가된다.

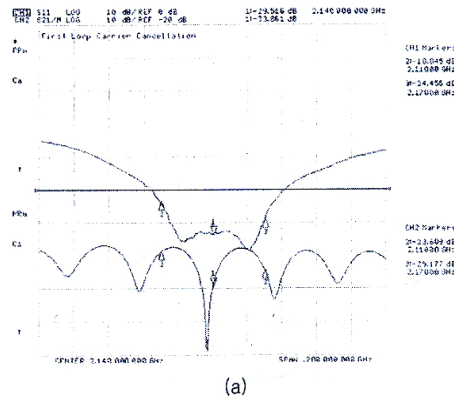
III. 제작 및 측정 결과

제안하는 구조의 타당성을 검증하기 위하여 IMT-2000 대역에서 최대 전력 120W급 상용 기지국용 PA 두 개를 이용하여 최대 전력이 240W인 cross PoD BLPA를 제작하고, 선형화 성능을 점검하였다. 본 연구에서는 최대 전력 120W PA로 세원텔레텍(주)의 STA2100 시리즈를 사용하였다.

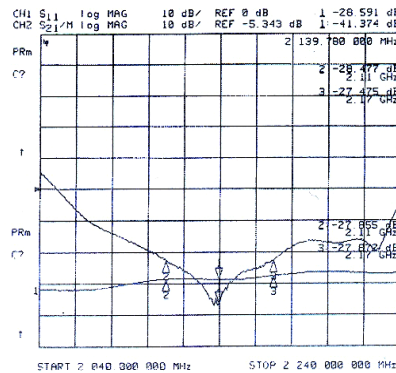
그림 3은 회로망 분석기를 이용하여 측정한 1st loop와 2nd loop의 루프 상쇄 효과를 나타내고 있다. 그

림 3(a)에서 볼 수 있듯이 동일 군속도 지연 신호 상쇄기는 2.11~2.17GHz에서 입력 신호를 23dB 이상 상쇄시킨다. 본 연구에서 사용된 기지국용 상용 PA의 대역이 60MHz로 한정되어 있기 때문에, 만약 더 넓은 대역을 갖는 신호에 대하여 측정한다면 실질적인 신호 상쇄 대역은 더 넓어질 수 있을 것이다.

그림 3(b)는 회로망 분석기를 이용하여 BLPA의 격리 단자에서 측정된 평형 증폭기 루프의 신호 상쇄 효과를 나타낸다. 이 결과로부터 결합기, 군지연 소자, vector modulator 등을 포함하면서도 평형 증폭기 루프의 평형 상태가 잘 유지되고 있다는 것을 판단할 수 있다.



(a)

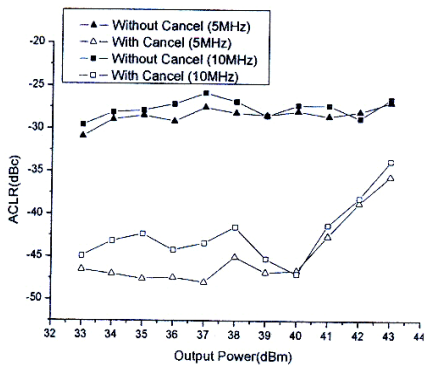


(b)

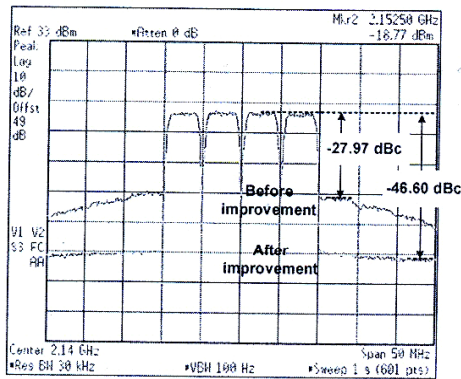
그림 3 회로망 분석기로 측정한 루프 상쇄 (a) 주신호 제거 루프, (b) 평형 증폭기 루프.

IMT-2000 대역에서 WCDMA 4FA 신호를 이용하여 cross PoD BLPA의 선형화 전/후의 출력 전력의 스펙트

림과 ACLR 특성을 측정하였고, 그림 4에 나타났다. 출력 레벨을 바꿔가며 각각 5MHz와 10MHz 이격된 지점에서 측정한 ACLR 특성이 그림 4(a)에 나타났다. 전체 출력 레벨에 대하여 고른 선형성 개선 정도를 나타내고 있다. 그림 4(b)는 평균 출력 전력 40dBm에서 cross PoD BPA의 출력 스펙트럼을 보여준다. 5MHz 이격된 지점에서 ACLR은 18.6dB 개선되어 약 -46.6dBc를 나타내고 있다.



(a)



(a)

그림 4 선형화 전/후 cross PoD BPA의 ACLR 특성과 출력 스펙트럼 (a) 출력 전력 레벨에 따른 ACLR 특성. (b) 평균 출력 전력 40dBm에서의 출력 스펙트럼.

IV. 결론

본 논문에서는 feedforward 구조의 주신호 제거 루프와 post-distortion 기법을 응용한 BLPA 구조의 왜곡 신호 상쇄 메커니즘에 관하여 제안하였다. BLPA의 한

부분에서 발생한 왜곡 신호를 추출하여 전체 BLPA에서 발생하는 왜곡 신호를 상쇄하였다. BLPA의 한 부분에서 추출된 왜곡 신호와 기준 신호를 상쇄적으로 결합하여 오차신호를 만들고, 오차 증폭기를 이용하여 원하는 전력 레벨까지 증폭시킨 후 이득과 진폭을 조절하여 BPA의 다른 한 부분의 출력 단자에 인가함으로써 전체 BPA에서 발생하는 왜곡 신호를 상쇄시켰다.

제안된 cross PoD BLPA 설계 기법은 두 개 이상의 PA를 갖는 평형 전력 증폭기로 확장되어 전체 회로에서 발생한 왜곡 신호를 상쇄시키는 데에 사용될 수 있다. 본 논문에서 제안하는 구조는 전력증폭기의 낮은 출력 전력 손실, 뛰어난 선형성, 넓은 동작 영역, 간단한 구조 및 오차 증폭기의 전력 용량 등에서 기존의 선형화 기법에 비해 장점을 가지고 있다. 따라서, 제안된 시스템은 광대역 통신 환경에서 기지국용 고효율 전력 증폭기로서 매우 뛰어난 성능을 발휘할 것으로 기대된다.

참고문헌

- [1] S. C. Cripps, *Advanced Techniques in RF Power Amplifiers Design*, Norwood, MA, Artech House, 2002.
- [2] P.B. Kenington, R.J. Wilkinson, and J.D. Marvill, "Power Amplification Techniques for Linear TDMA Base Station," *IEEE Global Tele-communication Conference*, vol. 1, pp. 74-78, Dec. 1992.
- [3] Fredric H Raab, Peter Asbeck, Steve Cripps, Peter B. Kenington, Zoya B. Popovic, Nick Potheary, John F. Sevic, and Nathan O. Sokal, "Power Amplifiers and Transmitter for RF and Microwave," *IEEE Trans. on MTT*, vol. 50, no. 3, pp. 814-826, Mar. 2002.
- [4] Mark Billsberry, Melbourne Beach, "BALANCED DISTORTION REDUCTION CIRCUIT," *United States Patent*, Patent No. US 6,734,726 B2, May. 2004.
- [5] Yong-Chae Jeong, Dal Ahn, Chul-Dong Kim and Ik-Soo Chang, "Feedforward Amplifier using Equal Group-Delay Signal Canceller" *IEEE MTT-S Digest*, pp. 1530-1533, 2006.