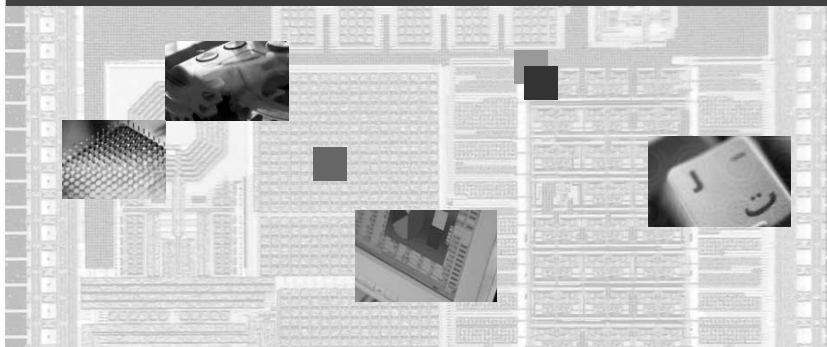


2009 SoC C o n f e r e n c e

2009년도 SoC 학술대회

2 0 0 9 S o C C o n f e r e n c e



<http://soc2009.chonbuk.ac.kr>

일 시 : **2009년 5월 15일** (금) 19:00 - 21:30 (리셉션)
5월 16일 (토) 09:00 - 17:00 (학술제)

장 소 : 전주 한옥마을 (리셉션)
전북대학교 진수당 (학술제)

주 최 : 대한전자공학회 SoC 설계 연구회

주 관 : 전북대학교 BK21 전자정보고급인력양성사업단
ETRI 시스템반도체진흥센터

후 원 : IDEC, KETI, 마그마 코리아, 한국멘토,
휴인스, 한백전자, Synopsys, 리버트론,
IEEE CAS Seoul Chapter,
IEEE SSCS Seoul Chapter



RF Circuits

좌장 : 이강윤 (건국대)

B2.1 Tutorial – A Wideband CMOS LNA with Noise and IM2 Distortion Cancellation for DTV Tuners

남일구(부산대)

B2.2 Dual Mode RFID Tag Design for UHF and HF-band Gen-2 Operation

Quoc-Tai Duong, Duong Huynh Thai Vo, Quoc-Hung Huynh
장항일, 이용주, 이종욱, 홍상훈(경희대)
정진용(포항공대)

B2.3 광대역 CMOS 송신기를 위한 RF 가변 필터

김종식, 신현철(광운대)
김진섭, 정하중(전자부품연구원)

B2.4 간섭신호 차단을 위한 CMOS 저잡음 증폭기 설계시 고려사항

엄준현, 이성구, 신현철(광운대)
김진섭, 정하중(전자부품연구원)

B2.5 저항성 Feedback 구조의 저전력 초고주파 능동인덕터*

이희진, 최홍재, 정용채(전북대)
김수태(동부하이텍)

저항성 Feedback 구조의 저전력 초고주파 능동인덕터

이희진¹, 김수태², 최홍재¹, 정용채¹

¹전북대학교 전기전자컴퓨터공학부, ²동부하이텍(주)

전화: (063)270-2458, E-mail: glxkdllx@chonbuk.ac.kr

Low Power Consumption Microwave Active Inductor Employing Resistive Feedback Structure

Huijin Lee¹, Sutae Kim², Heungjae Choi¹, Yongchae Jeong¹

¹Division of Electric and Information Engineering, Chonbuk National University,

²Dongbu Hitech Inc.

요 약

본 논문에서는 종래의 접지 능동 인덕터 구조에 케환 저항을 연결한 새로운 능동 인덕터를 제안하였다. 이 구조는 저항 성분이 증가함에 따라 Q값이 더 높아지는 원리를 기반으로 두었고, 파라미터 성분 ro1에 추가적인 직렬 저항이 연결되도록 설계되었다. 제시된 케환 저항 능동 인덕터는 매그나칩 0.18um공정을 이용하여 제작 될 예정이며 동작대역에서 100이상의 높은 Q값을 얻었고 값의 조절에 따라 4~6nH의 인덕턴스를 얻을 수 있다. 또한 전력은 최소 3mW로 매우 적은 양을 소모한다.

Abstract

In this paper, a new active inductor using a conventional grounded active inductor with feedback resistor is proposed. This structure is depended on the fundamental truth that the Q-factor is higher than before when resistor component is increase and designed by connecting additive series resistor with parameter component ro1. Proposed feedback resistor active inductor will be maded with the mamgnachip 0.18um processor and can get the Q-factor more than 100 in the operating frequency ranges and the inductance that is tunned from 4nH to 6nH. Also, the power is consumed very little volume at least 3mW.

Keywords : Grounded active inductor, feedback resistor, Q-factor, inductance.

I. 서 론

오늘날 이동 통신 시장이 급속하게 성장함에 따라 적은 비용과 고 집적 기술이 상품 가격과 크기를 감소시키기 위해서 요구되어 지고 있다. 이에 발맞추어 초고주파집적회로(Monolithic Microwave Integrated Circuit : MMIC)의 연구가 활발히 진행되고 있으며, 그 중에서 실리콘 기술에 기반을 둔 CMOS 공정이 최적으로 여겨지고 있다. CMOS 공정의 기반이 되는 실리콘 기판은 작은 저항 성분을 가지며, 이로 인해 초고주파 주파수 대역에서 많은 손실을 발생시킨다. 그동안 구현이 용이하고 전력 소모가 없어서 주로 사용되어 온 나선 인덕터는 실리콘 기판과 금속 선로 사이의 손실에

의해 최대 Q값이 10보다 작은 성능을 갖게 되며^{[1][2]}, 큰 값이 요구되는 인덕터의 경우 큰 기생성분으로 인해 원하는 인덕턴스를 얻을 수 없으며 큰 점유 면적을 가진다는 단점들이 있다.

이러한 단점보완을 위해 자이레이터(gyrator)-C 구조의 능동 인덕터가 활발히 연구되고 있으며^[3], 최근 발표된 접지 능동 인덕터 (Grounded Active Inductor: GAI)는 낮은 삽입 손실, 나선 인덕터 대비 작은 점유 면적, 높은 Q값을 갖는다는 장점으로 다양한 RF회로에 적용되어 사용되고 있다^{[4][5]}. 그러나 GAI는 높은 Q값을 갖는 주파수 대역폭이 매우 한정적이며 회로 내 잡음과 큰 전력소모를 가진다는 문제점으로 많은 능동 인덕터 변형 구조가 제시되고 있다^{[6][7]}. 하지만, 상용 초

고주파 회로에 적용하기 위해서는 나선형 인덕터 대비 부가적인 전력 소비량을 좀 더 최소화해야 한다.

본 논문에서는 능동 인덕터에 부가적인 제한 저항을 추가하여 높은 Q값을 가지면서 작은 전력을 소모하는 능동 인덕터를 제안한다. 제안된 제한 저항 능동 인덕터는 매그나칩 0.18um 공정을 대상으로 설계하였는데, Agilent사의 Advanced Design System(ADS)를 이용하여 설계하였고 Cadence사의 RF-Spectre를 이용하여 Layout 하였다.

II. 접지 능동 인덕터

접지 능동 인덕터는 기본적으로 자이레이터-C 구조에 부가적인 회로를 추가한 것이다. 그림 1 (a)은 접지 능동 인덕터의 기본 구조로서 두 개의 트랜지스터 (M1, M2)로 구성되고, 트랜지스터들의 기생 커패시턴스들을 통해 리액턴스 성분을 발생시킨다. 그러나 이 구조로는 높은 인덕턴스를 구현하기 어렵고, 초고주파 대역에서 높은 Q값을 갖도록 설계하는 것도 역시 어렵다. 이러한 제한 요소들을 해결하고 새로운 구조를 제시하기 위해서는 접지 능동 인덕터에 관한 분석이 선행되어야 한다.

그림 1 (b)는 접지 능동 인덕터의 소신호 등가회로이며, 각 단자에 흐르는 전류 방정식들을 통해 Y-파라미터의 값들 유도할 수 있다. 접지 능동 인덕터의 입력 임피던스는 식 (1)과 같이 정리되며, 유도된 임피던스로부터 식 (2)와 같이 Q 지수를 정의할 수 있다.

$$Z_{in} = \left. \frac{v_1}{i_1} \right|_{i_2=0} = \frac{Y_{22}}{Y_{11}Y_{22} - Y_{12}Y_{21}}$$

$$= \frac{\frac{1}{r_{o1}} + s(c_{gs2} + c_{gd1} + c_{gd2})}{\left[g_{m2} + \frac{1}{r_{o2}} + s(c_{gs1} + c_{gs2} + c_{gd1}) \right] \left[\frac{1}{r_{o1}} + s(c_{gs2} + c_{gd1} + c_{gd2}) \right] + \left[g_{m2} + s(c_{gs1} + c_{gd1}) \right] \left[g_{m1} - s(c_{gs2} + c_{gd1}) \right]} \quad (1)$$

$$Q = \frac{\text{한 주기 동안의 축적 에너지}}{\text{한 주기 동안의 손실 에너지}} = \frac{\text{Im}(Z_{in})}{\text{Re}(Z_{in})} \quad (2)$$

그러나 식 (1)과 (2)는 너무 복잡하여 각 트랜지스터의 성분이 Q 지수에 미치는 영향을 직관적으로 파악하기 어렵다. 그래서 각 파라미터의 변화에 따른 Q 지수의 변화를 Matlab을 분석하였고, Q 지수에 주도적으로 영향을 미치는 트랜지스터의 성분들에 따른 Q 지수의 변화를 그림 2에 나타냈다.

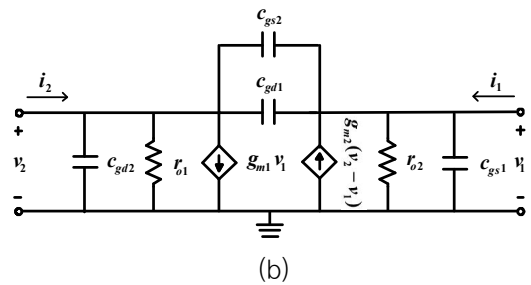
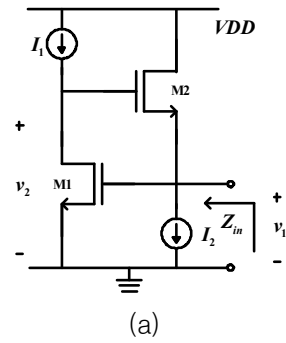


그림 1. (a)접지 능동 인덕터의 회로도, (b)접지 능동 인덕터의 2단자 소신호 등가회로.

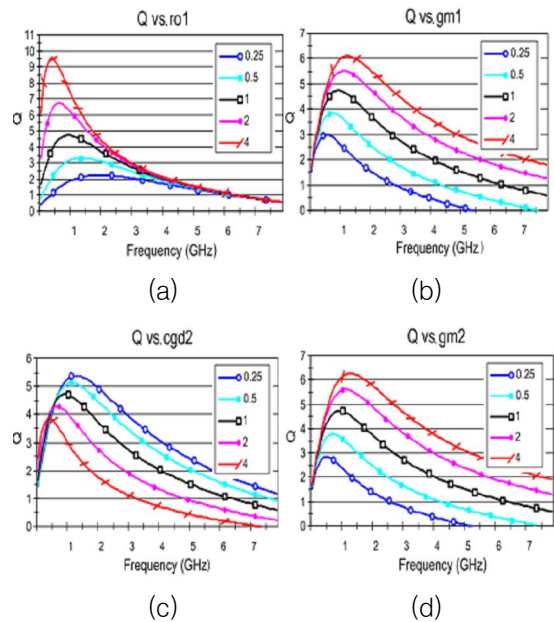


그림 2. (a) M1의 r_{o1} 에 따른 Q 지수, (b) M1의 g_{m1} 에 따른 Q 지수, (c) M2의 C_{gd2} 에 따른 Q 지수 그리고 (d) M2의 g_{m2} 에 따른 Q 지수.

그림 2 (b)와 (d)는 M1과 M2의 g_m 값이 증가함에 따라 Q 지수가 증가하는 특성을 보이는데, 이는 전체 회로의 전력 소모를 증가시킨다는 관점에서 적절하지 않다.

그림 2 (c)는 M2의 기생 커패시턴스 C_{gd} 가 감소할수록 Q 지수가 증가함을 보이는데, 전력 소모를 작게

할 때 기생 커패시턴스 C_{gd} 가 수 십 fF(10^{-15})으로 매우 작기 때문에 C_{gd} 의 감소로는 Q 지수의 증가는 미약할 것으로 예상된다.

따라서 그림 2 (a)와 같이 M1의 r_o 성분을 증가시켜 높은 Q 지수를 높일 수 있음을 예상할 수 있다.

III. 제안된 능동 인덕터

그림 2를 통해 얻어진 결과를 토대로 M1의 r_o 성분을 증가시켜 주기 위해 그림 3 (a)와 같이 궤환 저항(R_f)을 추가하였다. 이 궤환 저항은 트랜지스터 M1의 출력 저항값을 높이는 역할을 하여 능동 인덕터의 Q 지수를 높일 수 있을 것이다. 그림 3 (b)는 궤환 저항을 사용한 능동 인덕터의 소신호 등가회로이며, II 장과 같이 각 단자의 전류 방정식을 유도하고, 전류 방정식들로부터 입력 임피던스를 식 (3)과 같이 추출할 수 있다.

$$Z_{in} = \frac{v_1}{i_1} \Big|_{i_2=0} = \frac{Y_{22}}{Y_{11}Y_{22} - Y_{12}Y_{21}}$$

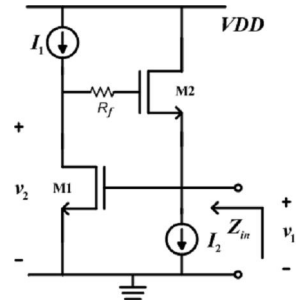
$$= \frac{1}{r_{o1} + R_f} + s(c_{gs2} + c_{gd1} + c_{gd2})$$

$$= \frac{1}{r_{o1} + R_f} + s(c_{gs2} + c_{gd1} + c_{gd2}) \left[\frac{1}{r_{o1} + R_f} + s(c_{gs2} + c_{gd1} + c_{gd2}) \right] + [g_{m2} + \frac{1}{r_{o2}} + s(c_{gs1} + c_{gs2} + c_{gd1})] \left[\frac{1}{r_{o1} + R_f} + s(c_{gs2} + c_{gd1} + c_{gd2}) \right] + [g_{m2} + s(c_{gs1} + c_{gd1})][g_{m1} - s(c_{gs2} + c_{gd1})] \quad (3)$$

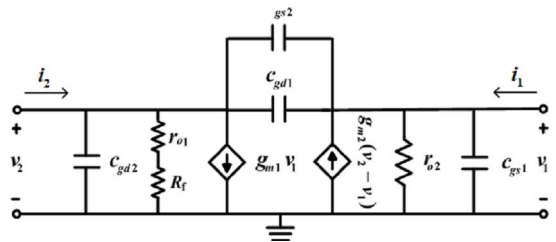
아울러 궤환 저항(R_f)를 트랜지스터 M2의 게이트 단자에 부착하므로써 추가적인 전력 소모를 일으키지 않는 장점을 가진다. 식 (3)에서 인덕턴스의 변화를 일으키는 요소들이 많이 있지만, 궤환 저항(R_f) 값과 트랜지스터의 크기에 주로 의존한다.

그림 4.는 제안된 능동 인덕터에 매그나칩 0.18um 공정 모델 파라미터를 적용하여 회로 시뮬레이터인 Agilent 사의 ADS로 시뮬레이션한 결과를 보여주고 있다. 중심 주파수는 Wireless LAN 주파수 대역에 속하는 3.6 GHz이며, 궤환 저항 변화에 따른 Q 지수의 변화를 확인하기 위해 저항 값을 100 ~ 300 Ω 으로 변화시켰으며 저항의 증가에 따라 Q 지수의 증가를 확인할 수 있다.

본 논문에서는 높은 Q 지수를 가지면서 인덕턴스가 4.8 nH와 6.6 nH가 되는 저전력 능동 인덕터를 설계하였다. 먼저 회로 시뮬레이터인 ADS를 통해 원하는

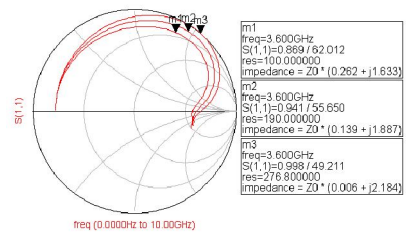


(a)

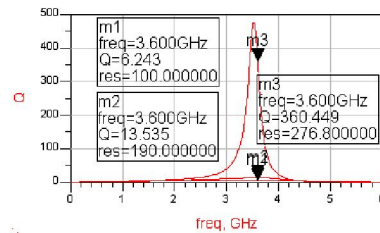


(b)

그림 3. (a)제안된 궤환 저항을 이용한 능동 인덕터의 회로도와 (b) 소신호 등가회로.



(a)



(b)

그림 4. (a) 궤환 저항 변화에 따른 임피던스와 (b) 궤환 저항에 변화에 따른 Q 지수.

인덕턴스를 얻도록 설계하였으며, 그림 5는 Cadence를 이용해 Layout한 도면이다. 구성 회로를 연결하기 위한 배선 전송선로를 EM 시뮬레이터인 Ansoft 사의 HFSS 를 이용하여 모델링하고, 그 결과를 다시 ADS에 반영하여 인덕턴스 오차를 보정하는 Post Simulation을 시행하였다.

그림 6은 Q 지수 및 인덕턴스의 최종 시뮬레이션된 결과들을 보이고 있다. 4.8 nH 및 6.6 nH인 인덕턴스 일 때 Q 지수는 약 360 정도의 값을 가짐을 확인할 수 있었다.

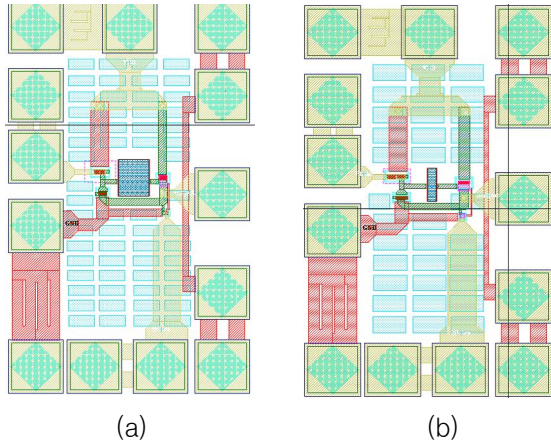


그림 5. (a) 4.8 nH 능동 인덕터와 (b) 6.6 nH 능동 인덕터 Layout.

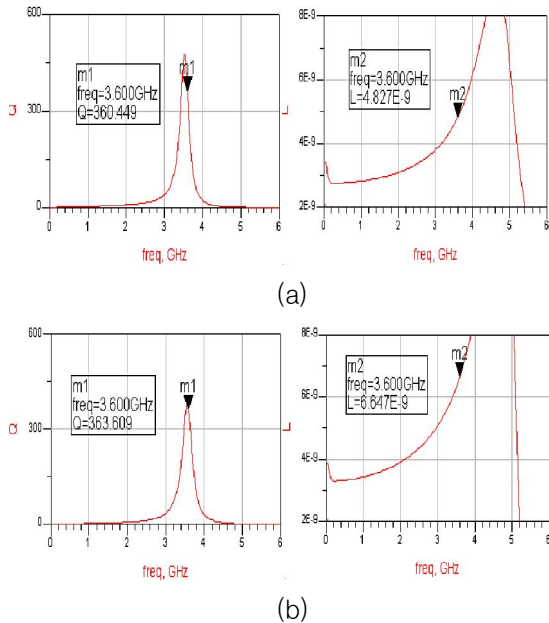


그림 6. (a) 설계된 능동 인덕터의 Q 지수 및 인덕턴스 (4.8nH), (b) 설계된 능동 인덕터의 Q 지수 및 인덕턴스 (6.6nH).

표 1은 설계 결과를 요약한 것이며, 설계된 칩의 면적은 300umX500um이다. 현재 설계된 회로는 매그나 칩 0.18 um 공정으로 제작 중이며, 향후 probe station으로 측정할 예정이다.

표 1. 각 인덕턴스에 따른 R_f , Q 지수, 소모 전력현황

	4.8 [nH]	6.6 [nH]
R_f [Ω]	276.8	762
Q 지수	360.5	363.6
전력소모 [mW]	6.3	3.78

IV. 결론

본 논문에서는 접지 능동 인덕터의 궤환 경로에 궤환 저항을 부착함으로써 초고주파 대역에서 높은 Q 지수를 가지면서 다양한 인덕턴스를 제공할 수 있는 저전력 능동 인덕터를 제안하였다. 제안된 능동 인덕터는 트랜지스터의 면적과 궤환 저항 값을 조정함으로써 원하는 동작주파수 대역에서 원하는 인덕턴스를 얻을 수 있다. 제안된 능동 인덕터를 LC-VCO, RF 대역 통과 여파기등의 RFIC 설계에 적용할 경우 전체 회로 및 시스템 성능을 제고하는데 기여할 것으로 예상된다.

Acknowledgement

본 논문은 지식경제부 출연금으로 ETRI, 시스템반도체진흥센터에서 수행한 IT SoC 핵심설계인력양성사업의 연구 결과이며, IDEC CAD Tool의 지원을 받았습니다.

참고 문헌

- [1]N. M. Nguyen and R. G. Meyer, "Si IC-compatible inductors and LC passive filter," *IEEE J. Solid State Circuits*, vol. 25, no. 4, pp.1028-1031, Apr. 1990.
- [2]D. Lovelace, N. Camillieri, G. Kannell, "Silicon MMIC inductor modeling for high volume, low cost application," *Microwave J.*, vol. 37, no. 8, pp. 60-71, Aug. 1994.
- [3]R. Mukhopadhyay, "Reconfigurable RFICs for Frequency-agile VCOs in Si-based Technology for Multi-standard Application," *IEEE International Microwave Symp. Dig.* vol. 3, pp. 1489-1492, Jun. 2004.
- [4]Y. Wu, X. Ding, and M. Ismail, "RF bandpass filter design based on CMOS active inductors," *IEEE Transactions on Circuits and Systems*, vol. 50, no. 12, pp. 942-949, Dec. 2003.
- [5]Thanachayanont, A., "CMOS transistor-only active inductor for IF/RF applications," *IEEE International Conference on Industrial Technology*, vol. 2, pp. 1209-1212, 11-14 Dec. 2002.
- [6]Jin-So Ko, Kwyro Lee, "Low power, tunable active inductor and its applications to monolithic VCO and BPF," *IEEE International Microwave Symp. Dig.* vol. 2, pp. 929-932, Jun. 1997.
- [7]R. Akbari-Dilmaghani, A. Payne and C. Toumazou, "A High Q RF CMOS Differential Active Inductor," *IEEE International Conference on Electronics, Circuits and Systems*, vol. 3, pp. 157-160, 7-10 Sept. 1998.