2011년도 한국전자파학회(KIEES) 하계학술대회 및 워크샵 논문집

일 시 : 2011. 8. 18일 (목) ~ 8. 19 (금)

장 소 : 관동대학교 유니버스텔 회의실

주 최 : 사단법인 한국전자파학회

주 관 : 사단법인 한국전자파학회 강원지부

후 원 : 관동대학교 전자공학과 대학원,
하이테크, 리차드슨 RFPD, 누비콤, 플라소스

학술대회 발표 순서

좌장 : 박 웅 희 교수

1. 14:00 - 14:20
여파기 변환법을 이용한 이중대역 분배기 ····· 13
류재현, 김영 (금오공과대학교 전파통신과)

2. 14:20 - 14:40
마이너스 군지연 회로를 이용한 RF 전력증폭기 선형화 기법의 성능 개선에 관한 연구 ····· 15
최홍재, 문태수, 정용채 (전북대학교 전자정보공학부)

3. 14:40 - 15:00
Miniaturized LTCC Balun ····· 19
Xin Guan, In-Ho Kang (한국해양대학교)

4. 15:00 - 15:20
무선마우스 구동용 무선전력전송 시스템 설계 ····· 22
정선화, 황희용 (강원대학교 전기전자공학과)

Coffee break 15:20 - 15:40

좌장 : 황 희 용 교수

5. 15:40 - 16:00
CRLH 전송선로를 이용한 평형 필터 ····· 25
김영, 윤정호 (금오공과대학교 전파통신과)

6. 16:00 - 16:20
다양한 개수의 공통 DGS를 이용한 전력 분배기 설계 ····· 27
이재훈, 이준, 임종식, 한상민, 안달 (순천향대학교)

7. 16:20 - 16:40
DMS를 갖는 변형된 전송선로 회로 모델의 특성 및 분석 ····· 30
Girdhari Chaudhary, Phirun Kim, 송호성, 정용채 (전북대학교 전자정보공학부)

8. 16:40 - 17:00
IQ-demodulator 동작 특성에 따른 신호 특성 분석 ····· 34
박웅희 (강원대학교 공학대학 전자공학과), 윤영철 (관동대학교 전자공학과)

9. 17:00 - 17:20
파장을 이용한 해충방제 ····· 38
최종운, 윤영철 (관동대학교 전자공학과)

DMS를 갖는 변형된 전송선로 회로 모델의 특성 및 분석

Girdhari Chaudhary, Phirun Kim, 송호성, 정용채
전북대학교 전자정보공학부
(girdharic@jbnu.ac.kr)

1. 서 론

최근 섭동을 갖는 평면 마이크로스트립 구조나 DGS (defected ground structure), PBG(photonic bandgap)와 같은 변형된 접지 구조의 연구에 대한 관심이 점차 증가하고 있다. DGS는 전송선로의 등가 인덕턴스와 커패시턴스를 바꿈으로써 나타나는 주파수 대역저지 특성을 갖는데, 접지면에서 아령 모양, 나선 모양 등과 같은 특정 패턴 모양 식각으로 만들어 진다. DGS와 PBG는 전력 증폭기, 여파기, 안테나 등 다양한 회로들의 성능 향상에 사용되었다. [1]-[5]

DGS와 유사하게, 마이크로스트립 신호 패턴 위에 T-type 슬롯을 식각시키는 DMS(defected microstrip structure)를 갖는 변형된 전송선로를 만들 수 있다. 마이크로스트립 선로위의 슬롯은 전류 진행을 변형시켜 주파수 대역저지 특성을 제공한다. DGS와 마찬가지로, DMS는 전력 증폭기의 고조파 종단 회로 [6], 여파기 [7][8], 안테나 [9] 등과 같은 초고주파 회로의 성능 향상에 기여한다. 또한, 소형 여파기의 새로운 유형은 주기적 또는 비주기적 DMS를 기초로 설계된다. [10]

그러나, Full-wave EM simulation을 이용한 DMS 배열의 최적 설계는 시간이 많이 든다. 이 경우, DMS 등가 회로를 기초로 하는 최적화가 훨씬 실용적이다. 이 문제를 해결하기 위해서 DMS의 단위 셀에 대한 간단하고 정확한 모델을 얻는 것이 관건이다. 집중 소자 회로 모델은 DMS를 갖는 전송선로 모델로 보고되어 왔다. [11] 그러나, 보고된 모델은 단지 하나의 밴드갭 특성만 갖고 있는 DMS 등가 회로만 보여준다. 한편, 위 등가모델에 대한 연구는 매우 제한적으로 진행 되어왔다.

본 논문에서는, 새로운 G-type DMS를 제안하고, 그 등가회로를 제안하였다. 제안된 등가회로를 통하여 DMS는 이중대역저지 특성을 가짐을 확인할 수 있었다.

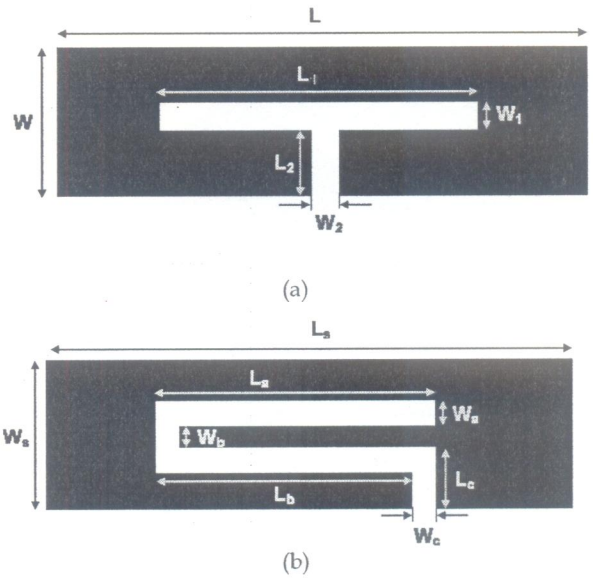

그림 1. (a) 일반적인 T-type DMS 구조 (b) 제안된 DMS 구조.

2. 본 론

가. 제안된 DMS의 특성

일반적인 T-type DMS의 도면은 그림 1(a)에 나타냈다. DMS의 구성은 슬릿 높이 L_2, 수직으로 된 스트립의 너비 W_2, 슬롯의 길이 L_1, 스트립을 지나는 너비 W_1으로 되어있다. 일반적으로, 슬롯 갭은 좁은 마이크로스트립 선로에서 인덕티브 특성을 나타내면서 갭을 이루는 패턴 사이에 커패시티브 특성을 갖는다. 이것은 대역저지 특성, slow-factor의 증가와 같은 주파수 응답을 나타낸다. 새로 제안된 G-type DMS는 그림 1(b)에 나타냈다.

일반적인 DMS와 제안된 DMS의 성능을 비교하기 위해서 RT/Duroid 5880사의 유전율 2.2와 유전체 두께 31 mils 인 기판을 사용하였다. DMS의 파라미터들은 다음과 같다 ($W=W_s=2.7$, $L=L_s=30$, $L_1=17.6$, $W_1=0.4$, $W_2=W_c=0.3$, $L_2=1$, $L_a=8.6$, $L_b=9$, $L_c=0.8$, $W_a=0.4$, and $W_b=0.3$ [mm]).

시뮬레이션은 Ansoft사의 HFSS v.11을 사용하였고, 주파수 특성은 그림 2에 나타냈다. 그림 2에서, 일반적인 구조는 한 번의 공진 주파수 특성이 나타나지만, 새롭게 제안된 구조에서는 이중 공진 특성을 보이고 있다.

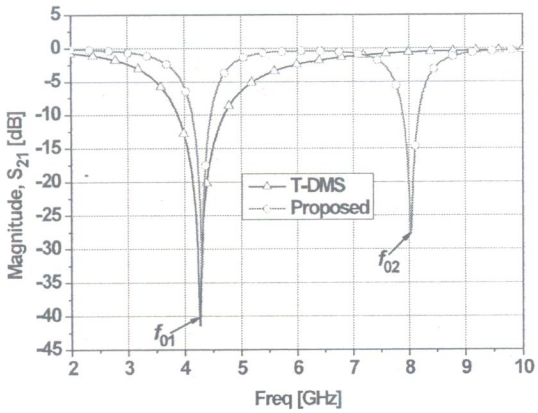

그림 2. 일반적인 T-type과 제안된 구조의 주파수 특성.

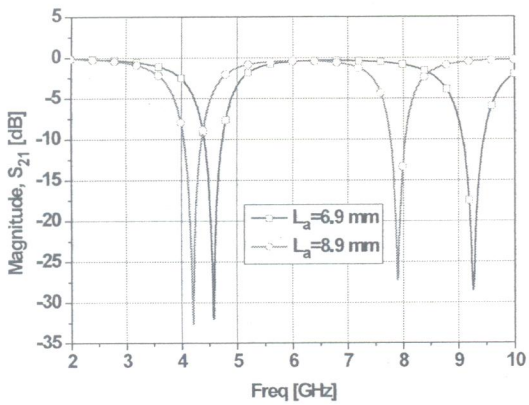

그림 3. L_a의 길이에 따른 제안된 구조의 주파수 특성.

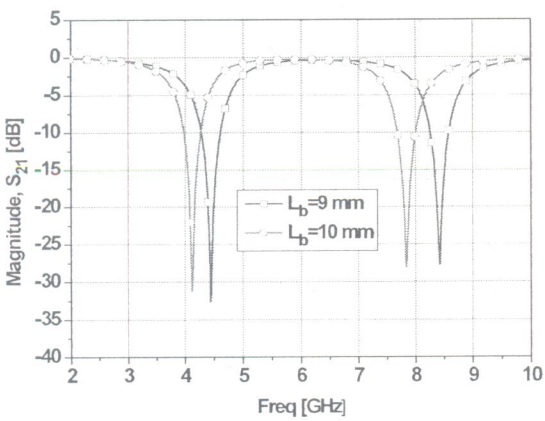

그림 4. L_b의 길이에 따른 제안된 구조의 주파수 특성.

표 1. L_a의 길이에 따른 주파수 응답 값

	L_a=6.9 mm	L_a=8.9 mm
f_{c} (GHz)	4.57	4.30
f_{c2} (GHz)	9.26	8.03
$\Delta_{3\,dB_f01}$ (GHz)	0.97	0.98
$\Delta_{3\,dB_f02}$ (GHz)	1.13	0.85

표 2. L_b의 길이에 따른 주파수 응답 값

	L_b=9 mm	L_b=10 mm
f_{01} (GHz)	4.44	4.12
f_{02} (GHz)	8.42	7.84
$\Delta_{3\,dB_f01}$ (GHz)	0.99	0.85
$\Delta_{3\,dB_f02}$ (GHz)	0.97	0.95

새로 제안된 구조를 자세히 분석하기 위해서, 구조적 파라미터들의 효과, L_a의 단위 크기 및 L_b의 단위 크기의 효과들을 다른 파라미터들이 고정된 상태에서 세밀하게 분석되었다. 그림 3은 L_a의 단위 크기 함수에 대한 주파수 응답 특성을 나타낸다.

그림 4에서는 L_b의 단위 크기 함수에 대한 주파수 응답 특성을 나타냈다. 파라미터들의 효과는 표1과 표2에 요약되어 있고, 다음과 같은 결론을 내릴 수 있다.

1. L_b의 단위 크기가 증가 할 때, 첫 번째 공진 주파수는 두 번째 공진 주파수가 낮은 주파수 쪽으로 빠르게 이동하는 것과 달리 천천히 이동한다.

2. 마찬가지로, L_a의 단위 크기가 증가 할 때, 첫 번째 공진 주파수와 두 번째 공진 주파수는 낮은 주파수 쪽으로 이동한다.

나. 회로 모델

그림 2는 첫 번째 공진 주파수와 두 번째 공진 주파수인 f_{01}과 f_{02}에서 제안된 DMS의 주파수 응답을 보여준다. 새로운 G-type DMS의 이중대역저지 특성을 고려했을 때, 제안된 등가 회로 모델은 그림 5에 나타냈다. 사실 G-type DMS 단위 셀은 두 개의 LC 공진기 (L_{ps1} and C_{ps1}, L_{ps2} and C_{ps2})로 설계된다.

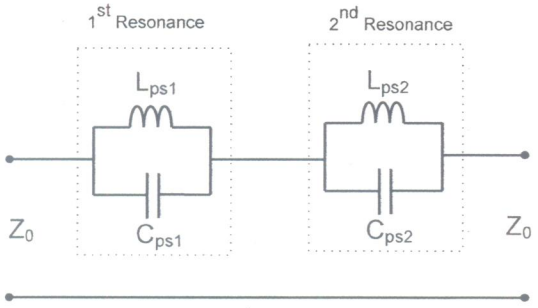

그림 5. DMS의 제안된 등가 회로 모델.

다음 데이터(f_{01}, f_{02}, $\triangle_{3dB-fo1}$, $\triangle_{3dB-fo2}$)는 제안된 회로 모델의 집중소자를 추출하기 위해서 필요하며 EM 시뮬레이션으로 쉽게 찾을 수 있다. LC 병렬 공진기의 소자 값들은 공진기의 어드미턴스의 항으로 S_{21}이 표현될 때, 2 단자 공진기 네트워크의 전송 파라미터 S_{21} 로부터 다음과 같이 유도할 수 있다.

$$C_{psi} = \frac{1}{4\pi Z_0 \triangle_{3dB_f_{0i}}} \quad \text{for } i = 1,2 \qquad (1)$$

$$L_{psi} = \frac{1}{(2\pi f_{0i})^2 C_{psi}} \quad \text{for } i = 1,2 \qquad (2)$$

Z_0는 종단 단자(port)의 특성 임피던스이다.

다. 측정 결과

제안된 회로 모델의 타당성을 보기 위해서, 새로운 DMS는 다음과 같은 물리적 파라미터에서 시뮬레이션 하였다(L_a=7.9, L_b=8.6, L_c=0.8, L_s=30, W_a=0.4, W_b=0.3, W_c=0.3, W_s=2.7 [mm]). 기준면의 특성 임피던스는 50 Ω 이다. EM 시뮬레이션에서 추출된 회로 파라미터들은 다음과 같다(C_{ps1}=1.7299 pF, L_{ps1}=0.6685 nH, C_{ps2}= 1.9894 pF, L_{ps2}=0.1771 nH).

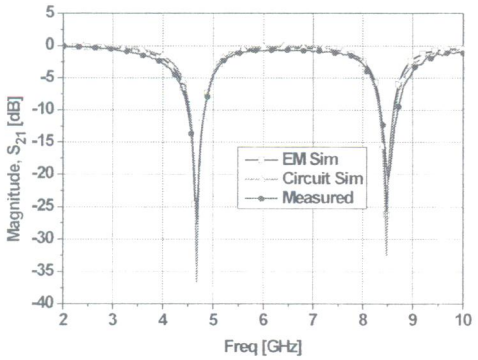

그림 6. 시뮬레이션 및 측정 결과.

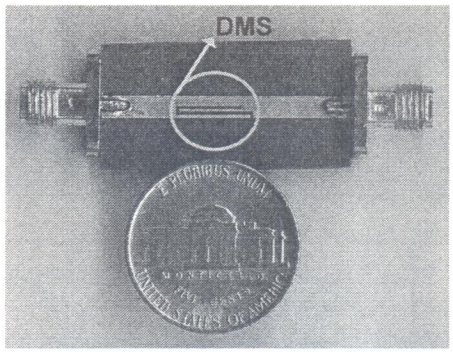

그림 7. 제작된 DMS 전송선로의 사진.

그림 6은 회로 시뮬레이션(ADS 2009), full-wave EM 시뮬레이션 및 측정결과를 나타냈다. 각각의 결과들이 거의 일치 한다는 것을 알 수 있다. 그림 7은 제작된 G-type DMS 전송선로의 사진을 보여준다.

3. 결 론

본 논문에서는 새로운 유형의 DMS에 대해 설명하였다. DMS의 대역저지 특성은 DMS의 배열에 따라 조절할 수 있고, 그 특성들을 비교하였다. 이중 대역 저지 특성을 나타나는 새로운 G-type DMS를 제안하고, 그 등가 회로를 유도하였으며, 측정결과로 그 타당성을 증명하였다. 제안된 등가 모델은 간단하면서 광대역에 걸친 정확한 모델이고, full-wave EM 시뮬레이션으로도 쉽게 소자 값들을 추출할 수 있다. 제안된 DMS는 이중대역 저지여파기와 같은 곳에 이중대역 초고주파 소자로서 적용될 수 있다.

참고 문헌

[1] Y. C. Jeong, S. G. Jeong, J. S. Lim, and S. Nam, "A new method to suppress harmonics using λ/4 bias line combined with defected ground structure in power amplifiers," *IEEE Microw. Wireless Compon. Lett.*, vol. 13, no. 12, pp. 538-540, Dec. 2003.

[2] H. Choi, S. Shim, Y. Jeong, J. Lim, and C. D. Kim, "A compact DGS load network for highly efficient class-E power amplifier," *IEEE European Microw. Conference Proceedings*, pp. 492-495, Oct. 2009.

[3] V. Radistic, Y. Qian, R. Coccioli, and T. Itoh, "Novel 2-D photonic bandgap structure for microstrip lines," *IEEE Microw. Guided Wave Lett.*, vol. 8, no. 2, pp. 69-71, Feb. 1998.

[4] J. S. Lim, C. S. Kim, D. Ahn, Y. Jeong, and S. Nam, "Design of low-pass filters using defected ground structure," *IEEE Trans. Microw Theory Techn.*, vol. 53, no. 8, pp. 2539-2545, Aug. 2005.

[5] J. Hong, and B. M. Karyamapudi, "A general circuit model for defected ground structures in planar transmission lines," *IEEE Microw. Wireless Compon. Lett.*, vol. 15, no. 10, pp. 706-708, Oct. 2005.

[6] G. Chaudhary, Y. Jeong, J. Lim, C. D. Kim, D. Kim and J. C. Kim and J. C. Park, "DMS harmonic termination load network for high efficiency power amplifier applications," *IEEE European Microw. Conference Proceedings,* pp. 946-949, Sep. 2010.

[7] M. Naser-Moghadasi, M. Alamolhoda, and B. Rahamti, "Harmonic blocking in hairpin filter using defected microstrip structure," *IEICE Electronics Express*, vol. 8, no. 9, pp. 629-635, May 2011.

[8] M. Naser-Moghadasi, M. Alamolhoda, and B. Rahamti, "Spurious-response suppression in microstrip parallel-coupled bandpass filters using defected microstrip structures," *IEICE Electronics Express*, vol. 8, no. 2, pp. 70-75, Jan. 2011.

[9] J. A. T. Mendez, H. J. Aguilar, F. I. Sanchez, I. G. Ruiz, V. M. Lopez, and R. A. Herrera, "A proposed defected microstrip (DMS) behavior for reduced rectangular antenna size," *Microwave Optical Tech. Lett.* vol. 43, no. 6, pp. 481-484, Dec. 2004.

[10] D. La, Y. Lu, S. Sun, N. Liu and J. Zhang, "A novel compact bandstop filter using defected microstrip structure," *Microw. Optical Tech. Lett.*, vol. 53, no. 3, pp. 433-435, Feb. 2011.

[11] M. Kazerooni, A. Cheladavi, and M. Kamarei "Analysis, modeling and design of cascaded defected microstrip structure for planar circuits," *International Journal of RF and Microw. Computer Aided Engineering*, vol. 20, no. 2, pp. 170-181, Mar. 2010.