韓國電磁波學會論文誌 第17卷 第8號 2006年 8月 論文 2006-17-8-06

공진 회로를 이용한 마이크로파 군지연 시간 조정기

Microwave Group Delay Time Adjuster Using Resonance Circuit

서수진 · 박상근 · 최흥재 · 정용채 · 윤재훈* · 김철동**

Su-Jin Seo · Sang-Keun Park · Heung-Jae Choi · Yong-Chae Jeong · Jae-Hun Yun* · Chul-Dong Kim**

요 약

본 논문은 공진 회로를 이용하여 군지연 시간을 조정할 수 있는 방법을 제안하였다. 군지연 시간을 조정할 수 있는 군지연 시간 조정기(GDTA)는 가변 캐패시터와 가변 등가 인덕터로 구성되어 있다. 가변 캐패시터와 가변 등가 인덕터는 병렬로 연결되어 있으며 각각 다른 바이어스에 의해 조절된다. 가변 등가 인덕터는 높은 임피던스를 갖는 전송 선로에 가변 캐패시터를 연결하여 구현했다. 군지연 시간은 병렬로 구성된 회로의 캐패시턴스와 인덕턴스의 변화에 의해 조정되어진다. 이 때, 공진 주파수는 고정되어지도록 해야 한다. 제안된 GDTA는 RFID 주파수 대역(908.5~914 MHz)에 맞추어 제작되었고, 군지연 시간의 조정범위는 약 3 ns였다.

Abstract

This paper presents a method to control group delay time using a resonance circuit. The group delay time adjuster(GDTA) that can control signal group delay time comprises a variable capacitance and a variable equivalent inductor. These are coupled in parallel at a node and also controlled by two bias voltages separately. A variable equivalent inductor is realized a transmission line terminated a variable capacitor. Group delay time can be controlled by change of capacitance and inductance, but the resonating frequency is fixed. When the proposed GDTA is fabricated on RFID Korean frequency band(908.5~914 MHz), a group delay variation is obtained about 3 ns.

Key words : Group Delay Time Adjuster, Variable Inductor, Resonance Circuit

Ⅰ. 서 론

신호가 왜곡 없이 전달되려면 신호가 경유하는 시스템은 선형적인 특성을 가져야 한다. 만약 어떤 시스템이 비선형적 특성을 가지고 있다면 입력되는 신호가 선형적이라 할지라도 출력 신호는 비선형적일 수밖에 없다. 예를 들어 이동 통신 시스템의 경우 선형 입력 신호 대비 비선형 출력 신호를 지적할 수 있는데, 이러한 입출력 신호 관계는 AM-to-AM, AM-to-PM, 혼변조 왜곡(IMD), 인접 채널 전력비(ACPR) 등을 이용하여 설명할 수 있다. 지금까지 비선형 출력 신호를 선형 신호로 개선시키는 선형화 기술 중에서 피드포워드(feedforward) 기술은 신호의 동일 진폭, 역 위상, 그리고 군지연 시간의 정확한 정합이 중요하게 알려져 있다[1],[2]. 실시간 자동 적응 신호 상쇄와 대량 생산을 편리하게 하는 양산성을 위해 가변 신호 진폭 조정기, 가변 위상 조정기, 그리고 가변 군지연 시간 조정기가 필요하다. 그 동안 가변 신호 진폭 조정기와 가변 위상 조정기는 많이 소개되었지만 가변 군지연 시간 조정기는 거의 소개되지 않았다[3],[4].

또한, 마이크로파 중계 시스템에서 송신 안테나로

전북대학교 정보통신공학과(Department of Information & Communication Engineering, Chonbuk National University)
*한국전자통신연구원(Electronics and Telecommunication Research Institute)
**세원텔레텍(주)(Sewon Teletech Inc.)
· 논 문 번 호 : 20060526-06S
· 수정완료일자 : 2006년 6월 28일

부터 수신 안테나로 궤환되는 신호는 수신 시스템의 성능을 나쁘게 할 뿐만 아니라 중계 시스템 내에 동일 채널 간섭 신호를 발생시킨다. 송신 안테나에서 수신 안테나로 궤환되는 동일 채널 간섭 신호의 지연 시간은 환경 조건과 같은 여러 요인에 의해서 달라지게 되는데, 이러한 간섭 신호를 효율적으로 제거하기 위해서는 시스템 내에서 궤환 신호에 대응하는 상쇄 신호의 진폭, 위상, 군지연 시간 등을 적절하게 조절해야 한다[5],[6].

지금까지, RF 회로에서 군지연 시간을 필요에 따라 적절하게 조절할 수 있는 회로는 거의 없었다. 전송 선로의 물리적인 길이가 다른 경로들로 구성된 GDTA는 소개된 적이 있으나[7], 경로의 선택에 따라 다른 고정 군지연 시간을 만들어낼 뿐 적절하게 조절할 수 없었다. 본 논문에서는 군지연 시간을 조절할 수 있는 GDTA를 제안하였는데, 바이어스 전압에 의해 조절되는 가변 캐패시터와 가변 등가 인덕터로 구성된 공진 회로로 GDTA를 구현하였다. 가변 캐패시터는 varactor 다이오드를 이용했지만, RF와 마이크로웨이브 주파수에서 가변 인덕터를 만들기가 쉽지 않기 때문에 가변 인덕터 대신에 전송 선로에 가변 캐패시터를 연결해서 캐패시턴스 조정으로 등가 인덕턴스를 가변할 수 있는 가변 등가 인덕터를 제안했다. 바이어스 조건을 변화시켜 캐패시턴스와 인덕턴스를 변경시키되, 공진 회로의 공진 주파수를 유지하면 군지연 시간을 조정할 수 있다. 제안된 GDTA는 가변 군지연 보상을 필요로 하는 많은 응용 분야에 핵심적인 역할을 할 것이다.

Ⅱ. 이 론

군지연 시간은 신호가 임의의 시스템을 통과하는데 얼마의 시간이 걸리는가를 나타낸다. 그것은 시스템의 전기적 특성과 물리적 길이에 큰 영향을 받고, 보통 주파수에 대해서는 크게 영향을 받지 않는다. 일반적으로, 군지연 시간은 각주파수 변화에 따른 전체 위상의 변화율로 나타내며, 아래와 같이 정의할 수 있다[8].

$$G.D. = -\frac{d\phi}{d\omega} \tag{1}$$

여기에서 ϕ와 ω는 각각 전체 위상의 변화와 각 주파수를 나타낸다. 또한, 군지연 시간 왜곡은 송수신

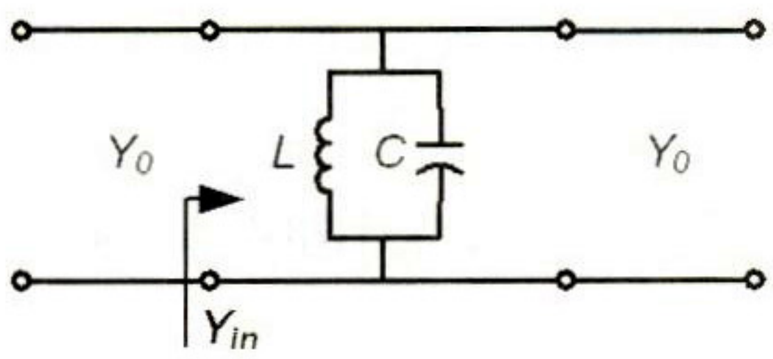


그림 1. 병렬 공진 회로
Fig. 1. Shunt resonance circuit.

신호나 데이터의 왜곡을 관찰하는 중요한 파라미터이다.

그림 1은 전송 선로에 연결된 병렬 공진 회로이다. 이 때, 입력 단에서 바라보는 입력 어드미턴스는 식 (2)와 같이 표현할 수 있고, 전달 계수는 식 (3)과 같이 표현할 수 있다.

$$Y_{in} = Y_0 + j\left(\omega C - \frac{1}{\omega L}\right) \tag{2}$$

$$S_{21} = \frac{2Y_0}{\sqrt{4Y_0^2 + (\omega C - 1/\omega L)^2}} \exp\left(j\left(\tan^{-1}\frac{1-\omega^2 LC}{2\omega L Y_0}\right)\right) \tag{3}$$

식 (3)으로부터, 군지연 시간을 식 (4)와 같이 나타낼 수 있다.

$$G.D. = \frac{2Y_0 L(1+\omega^2 LC)}{4\omega^2 L^2 Y_0^2 + (1-\omega^2 LC)} \tag{4}$$

만약에 그림 1의 병렬 공진 회로가 특정 주파수에서 공진을 유지한다면, $\omega_0{}^2 LC=1$을 만족하게 되고, 식 (4)는 식 (5)와 같이 표현된다.

$$G.D. = \frac{1}{\omega_0^2 Y_0 L} = CZ_0 \tag{5}$$

식 (5)로부터, 병렬 공진 회로의 캐패시턴스가 증가하게 되면 군지연 시간도 증가하게 되며, 반대로 인덕턴스가 증가하게 되면 군지연 시간은 감소하게 되는 것을 알 수 있다.

Ⅲ. 군지연 시간 조정기의 제작 및 측정

3-1 Varactor 다이오드의 캐패시턴스 측정

Varactor 다이오드는 다이오드의 PN 접합 공핍 영역의 물리적 폭이 바이어스 조건에 따라 달라지는 특성을 이용하는 소자로서, PN 접합부에 역 바이어스를 가하면 캐패시터로 동작한다. Varactor 다이오

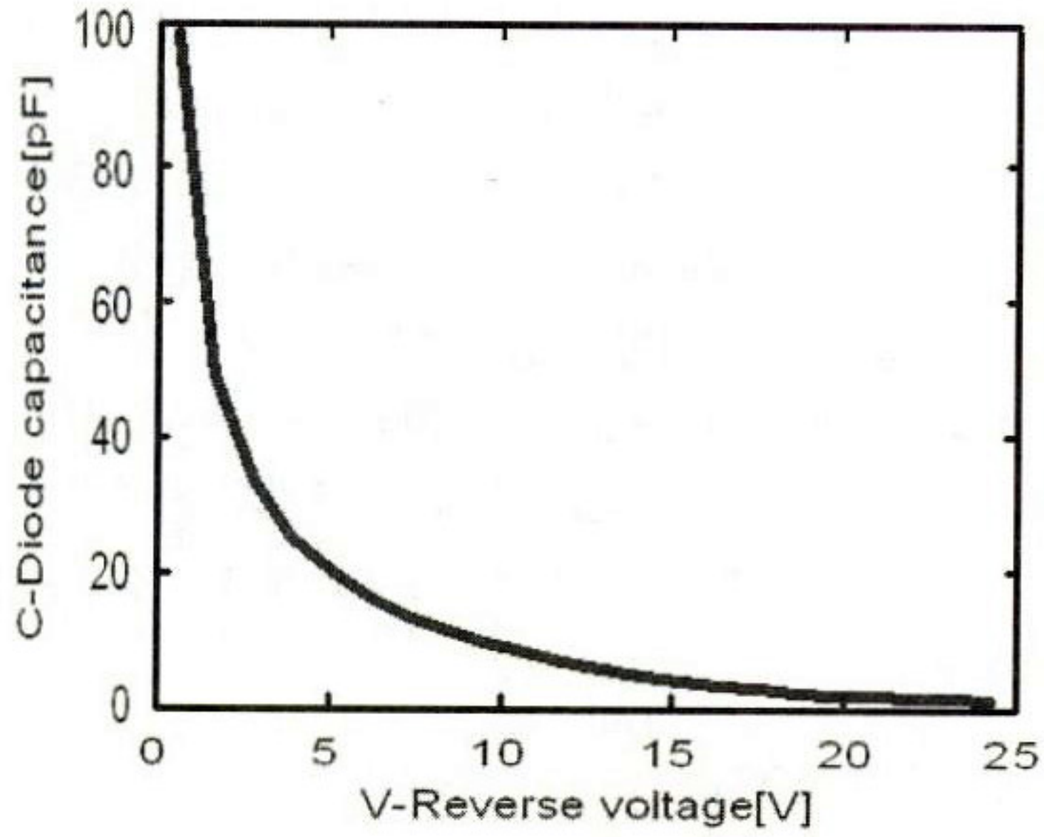


그림 2. Sony사의 varactor 다이오드 1T362의 캐패시턴스 측정값
Fig. 2. The capacitance measurement of the varactor diode, 1T362 of Sony.

드는 전압을 조절해서 가변 캐패시턴스를 요구하는 다양한 응용 분야에서 많이 사용되는 소자이다.

그림 2는 Sony사 varactor 다이오드 1T362의 역 바이어스에 따른 다이오드 캐패시턴스를 911 MHz 측정하여 나타낸 것이다. 2.3 pF에서 100 pF까지의 변화량을 갖는다.

3-2 가변 등가 인덕터 및 단일 군지연 시간 조정기

마이크로파 대역에서 가변 인덕터를 구현하기는 쉽지 않기 때문에 가변 캐패시터를 이용해서 가변 인덕터를 구현하였다. 본 논문에서는 전송 선로와 가변 캐패시터를 연결하여 가변 등가 인덕터를 구현하였다. 그림 3은 전송 선로와 집중 소자 등가 모델을 나타내고 있으며 특성 임피던스가 Z_t이고 전기각이 θ일 때 집중 소자의 값을 식 (6)처럼 나타낼 수 있다. 그림 4는 본 논문에서 제안하는 단일 군지연 시간 조정기를 나타내고 있다. 신호 전송 선로에

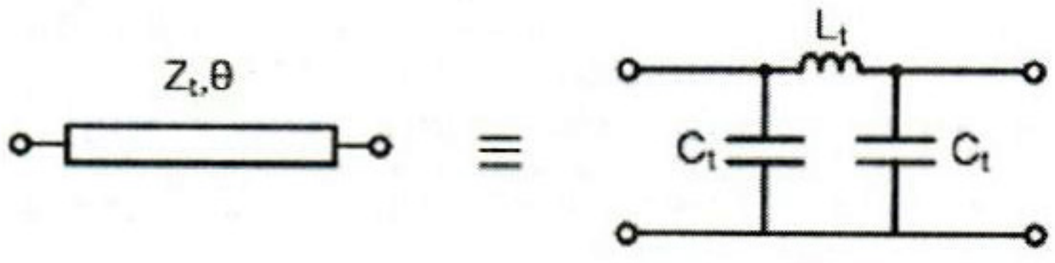


그림 3. 전송 선로와 집중 소자 등가 회로
Fig. 3. Transmission line and the lumped element equivalent circuit.

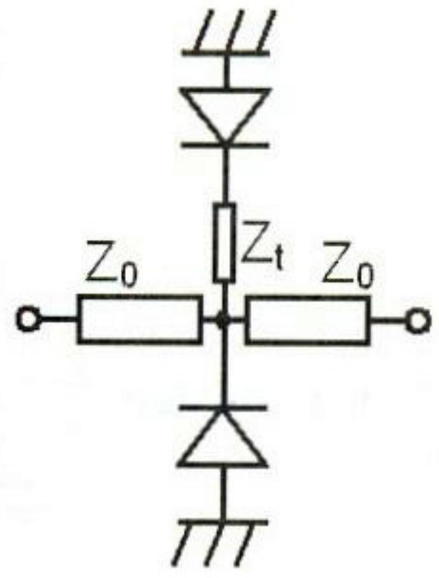


그림 4. 단일 군지연 시간 조정기
Fig. 4. The group delay time adjuster(GDTA) unit.

varactor 다이오드와 varactor 다이오드 종단 전송 선로를 병렬 결합한 구조이다.

$$L_t = \frac{Z\sin\theta}{\omega}, \quad C_t = \frac{1-\cos\theta}{Z\omega\sin\theta} \tag{6}$$

그림 4는 가변 인덕터와 가변 캐패시터로 구성된 단일 군지연 시간 조정기 회로를 보이고 있다. 그림 5는 그림 3에 나타낸 전송 선로 등가 모델을 적용하여 등가적으로 가변 인덕터로 구현되는 과정을 나타내고 있다. C_1과 C_2는 varactor 다이오드이고 각각 가변 캐패시터와 가변 인덕터의 구현을 위해 사용된다. 가변 인덕터 구현에 사용되는 전송 선로(Z_t)는 (b)와 같이 집중 소자 등가 모델을 이용해 나타낼 수 있고, 등가 모델의 병렬 C_t는 각각 C_1과 C_2와 합해져 (c)와 같이 나타낼 수 있다. L_t와 직렬 연결된 varactor 다이오드의 캐패시턴스 (C_2+C_t)를 조절하게 되면 전체적으로 (d)와 같이 인덕턴스(L') 특성을 얻을 수 있다. 식 (7)은 직렬 L_t와 C'의 동작 주파수에서의 입력 임피던스를 나타내고 있다. 만약 리액턴스(X_L)가 양의 값을 갖는다면, 인덕터의 특성을 갖게 된다. 따라서, 캐패시턴스의 값을 리액턴스가 양의 값을 갖는 범위 안에서 적절하게 변화시키면 인덕터의 특성을 얻을 수 있다.

$$X_L = \frac{\omega_0^2 L_t C' - 1}{\omega_0 C'} \tag{7}$$

그림 5(c)로부터 집중 소자 인덕터와 varactor 다이오드를 직접 결합하여 가변 인덕터를 얻을 수 있으나 마이크로파 대역에서 자기 공진 주파수(Self Resonance Frequency: SRF)가 충분히 큰 인덕터를 얻는 것이 쉽지 않고, 또한 제작된 인덕터의 인덕턴스 값

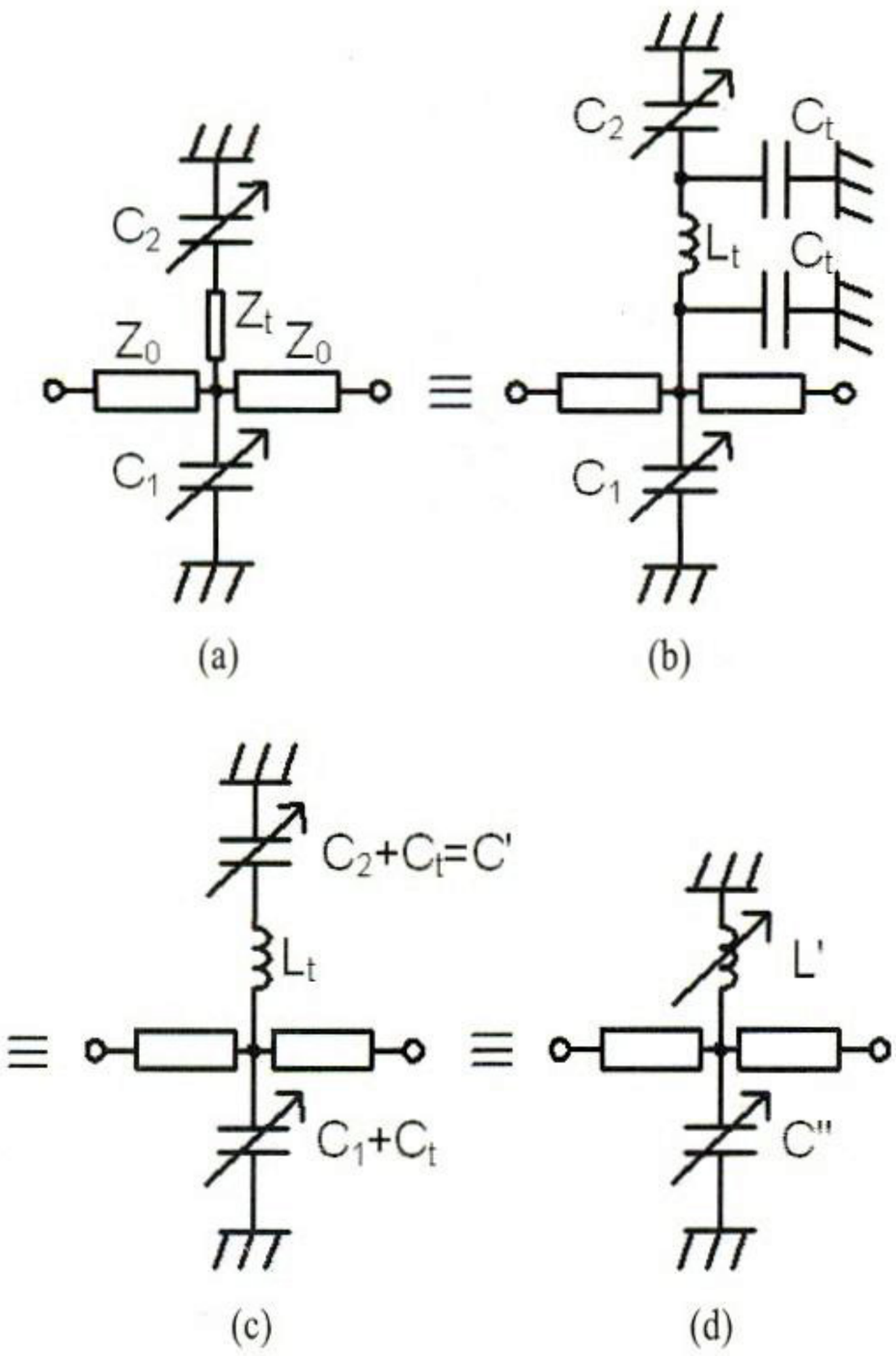


그림 5. 전송 선로를 이용한 군지연 시간 조정기와 그 등가 모델

Fig. 5. The GDTA unit using a transmission line and the equivalent model.

편차(tolerance)가 심해 일정한 특정을 얻는 것이 용이하지 않다. 그러나 본 논문과 같이 전송 선로를 이용하면 마이크로파 대역에서 정확한 가변 인덕턴스 값을 쉽게 구현할 수 있다.

그림 5의 공진 회로에서 전송 선로의 특성 임피던스도 군지연 시간에 영향을 주는 것을 식 (5)에서 볼 수 있으며, 전송 선로의 특성 임피던스가 50일 때 911 MHz 대역에서 군지연 시간을 1 ns 변화시키기 위해서는 약 20 pF 정도의 캐패시턴스 변화량이 있어야 한다. 공진 회로를 구성하는 가변 캐패시터와 인덕터는 각각 두 개의 바이어스 전압에 의해서 특정한 값을 갖는다. 식 (5)에서 공진 주파수를 일정하게 유지하면서 캐패시턴스나 인덕턴스를 변화시키면 군지연 시간이 변화함을 나타내었다.

제작된 단일 GDTA는 911 MHz에서 군지연 시간을 약 0.4 ns에서 3.4 ns로 변화시켜가면서 전송계수와 반사계수 특성이 측정되었고, 그 결과를 표 1에 나타내었다.

표 1. GDTA 측정 결과(@911 MHz)

Table 1. Measurement results of the GDTA unit(@911 MHz).

G.D.[ns]	S_{21}[dB]	S_{11}[dB]
0.420	−0.23	−31.40
1.420	−0.77	−21.30
2.468	−1.45	−16.30
3.479	−2.20	−13.10

3-3 평형 GDTA

단일 GDTA보다 더 나은 반사계수 특성을 얻기 위해서 그림 6과 같이 3 dB 하이브리드를 이용한 평형 GDTA를 제안하였다.

평형 GDTA를 RFID 주파수 대역(908.5~914MHz)에서 제작 및 측정하였고, GDTA의 군지연 시간 변화량을 3 ns보다 더 크게 할 수 있었지만, 중계 시스템이나 피드포워드 선형화 회로에 적용 가능한 군지연 시간의 변화량은 대역 내에서 군지연 시간과 전송계수의 기울기를 고려하여 3 ns 정도로 하였다. 표 2와 그림 7은 제작된 평형 GDTA의 전기적 특성을 요약하고, 그림으로 나타낸 것이다.

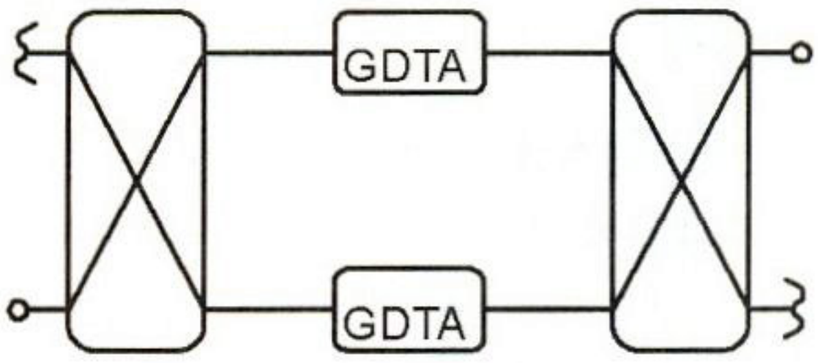


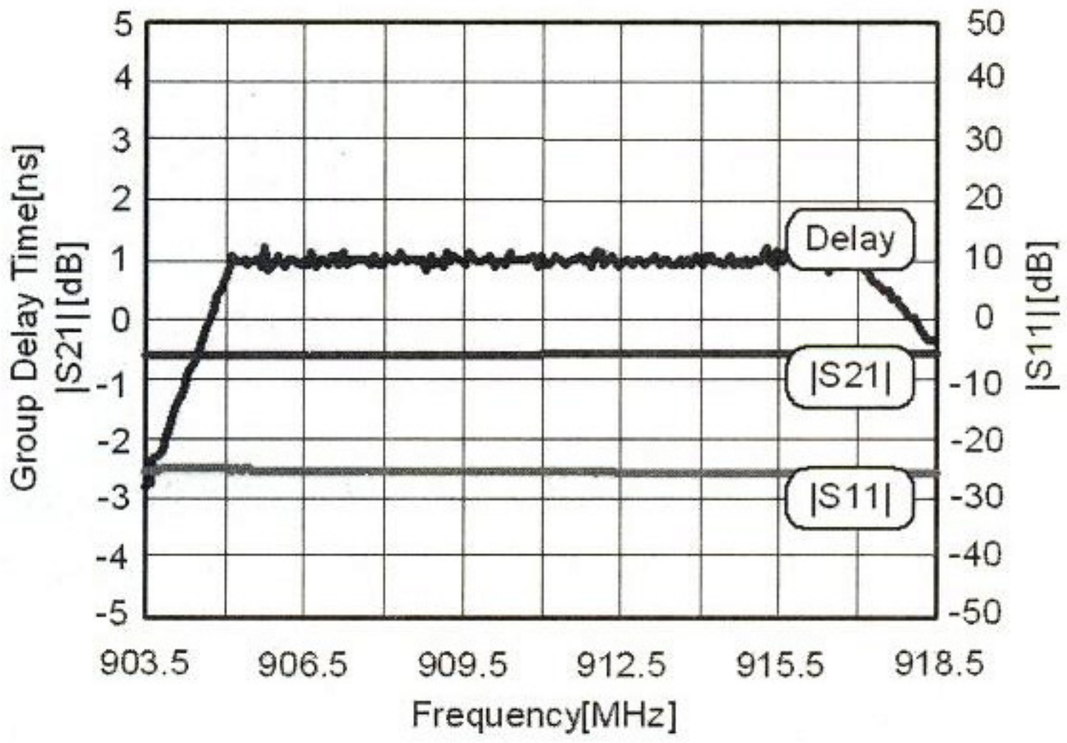
그림 6. 제안된 평형 GDTA

Fig. 6. A proposed balanced GDTA.

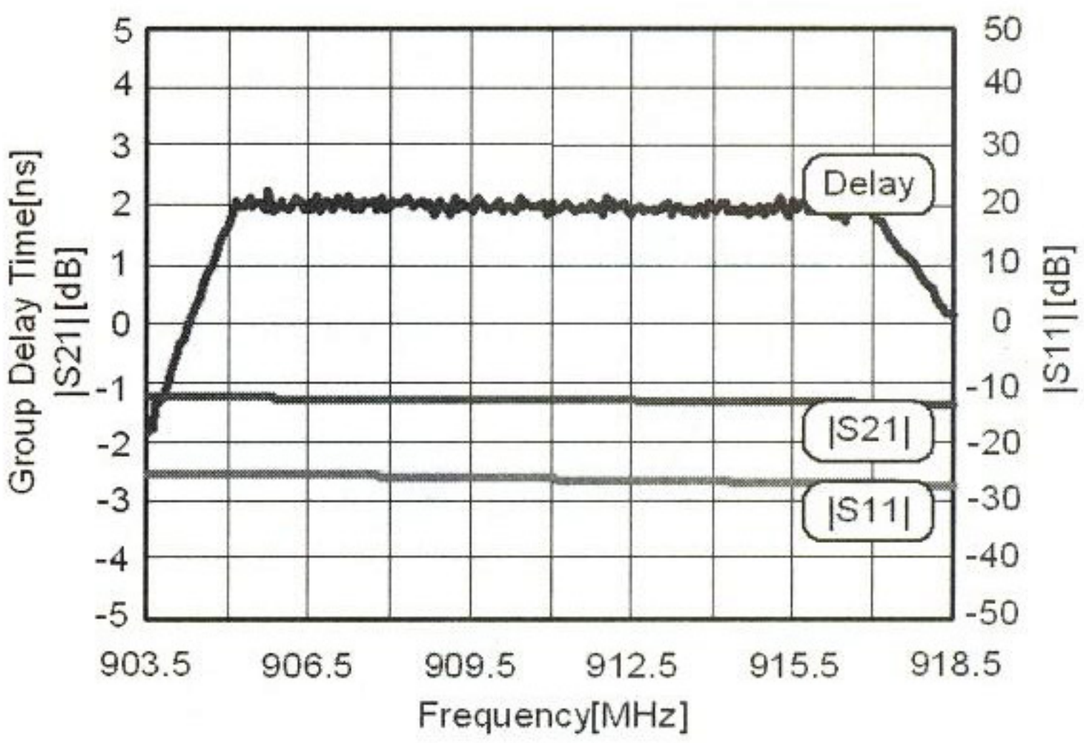
표 2. 평형 GDTA 측정 결과

Table 2. Measurement results of the balanced GDTA.

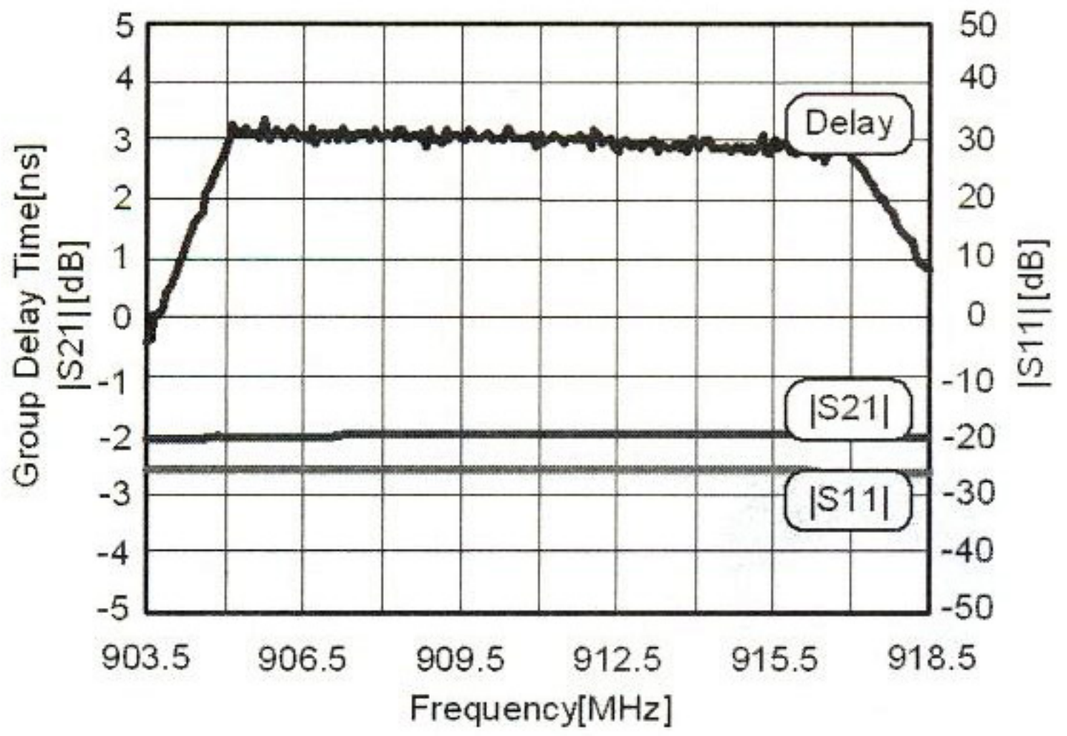
G.D.[ns]			S_{21}[dB]			S_{11}[dB]
908.5 MHz	911 MHz	914 MHz	908.5 MHz	911 MHz	914 MHz	911 MHz
1.005	1.041	1.025	−0.65	−0.64	−0.64	−25.65
2.000	2.010	1.970	−1.36	−1.37	−1.39	−26.74
3.051	3.077	2.986	−1.96	−1.95	−1.95	−24.84
4.021	3.938	3.792	−2.68	−2.68	−2.71	−24.41



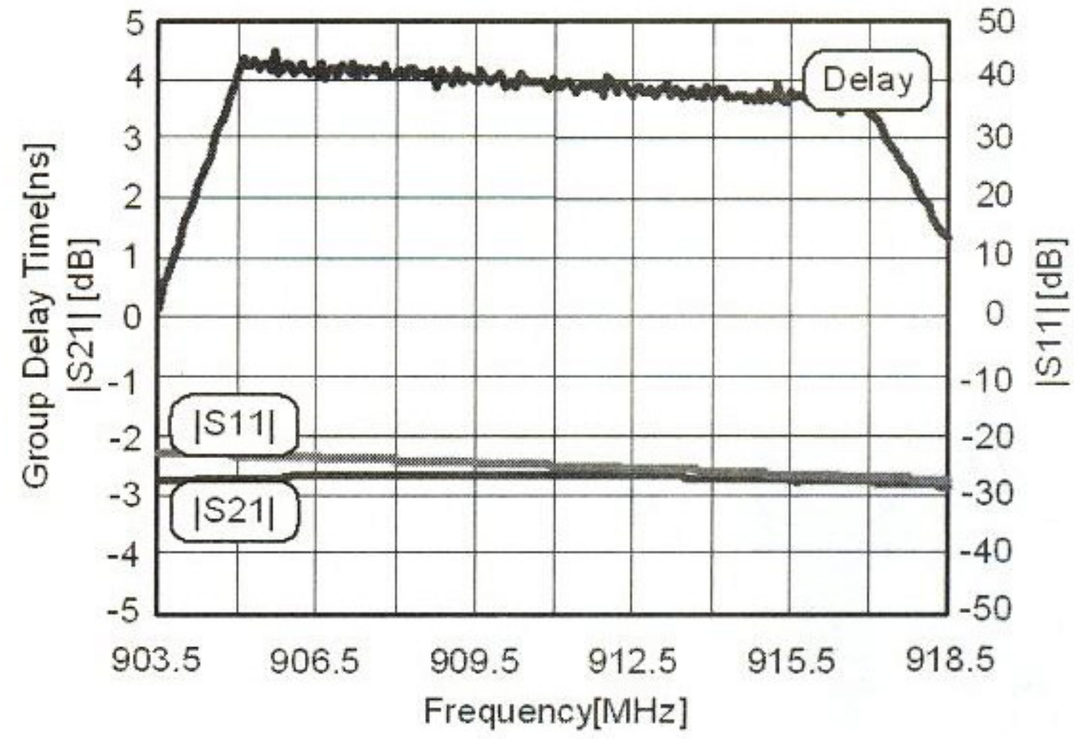
(a) G.D.=1.041 ns



(b) G.D.=2.010 ns



(c) G.D.=3.077 ns



(d) G.D.=3.938 ns

그림 7. 제작된 평형 GDTA의 전기적 특성 @911 MHz
Fig. 7. The electrical characteristics of the balanced GDTA @911 MHz.

Ⅳ. 결 론

우리는 가변 캐패시터와 가변 등가 인덕터로 구성된 병렬 공진 회로를 이용해 군지연 시간을 적절하게 조정할 수 있는 GDTA를 제안하고 설계하였다. 병렬 공진 회로의 공진 주파수는 유지하면서 캐패시턴스와 인덕턴스 값을 변화시키면 군지연 시간을 조정할 수 있다. 단일 GDTA의 군지연 시간을 변화시키면 큰 군지연 시간 영역에서 반사 특성을 개선하기 위해서 본 논문에서는 3 dB 하이브리드를 이용한 평형 GDTA를 제안하여 군지연 시간을 변화시키더라도 반사계수는 약 −25 dB의 일정한 특성을 유지하도록 하였다. 제작된 GDTA의 군지연 시간 변화량은 3 ns이다. 무선 통신 시스템에서 간섭 및 왜곡 신호는 여러 환경 조건에 따라 달라진다. 종전의 간섭 및 왜곡 신호 제거 회로는 간섭 및 왜곡 신호의 군지연 시간이 일정하다는 가정 하에 간섭 및 왜곡 신호를 제거하였지만, 제안된 GDTA를 이용하면 실시간 간섭 및 왜곡 신호의 군지연 시간에 맞추어서 간섭 및 왜곡 신호를 제거할 수 있게 된다. 만약에 GDTA가 동일 채널 간섭 신호 제거 기술을 이용한 무선 중계 시스템이나 좋은 선형성을 필요로 하는 피드포워드 선형화 회로에 적용된다면 기존의 시스템보다 더 좋은 특성을 가질 것이다.

참 고 문 헌

[1] Yong-Chae Jeong, Young-Jean Song, In-Ju Oh, and Chul-Dong Kim, "A novel adaptive feedforward amplifier using an analog controller", *Microwave Journal*, vol. 46, no. 4, pp. 76-85, Apr. 2003.

[2] Yong-Chae Jeong, "A feedforward power amplifier

with loops to reduce RX band noise and intermodulation distortion", *Microwave Journal*, vol. 45, no. 1, pp. 80-91, Jan. 2002.

[3] Yong-Chae Jeong, "Design of a novel vector modulator", *Microwave Journal*, vol. 44, no. 10, pp. 156-162, Oct. 2001.

[4] Won-tae Kang, Ik-soo Chang, and Min-soo Kang, "Reflection-type low-phase-shift attenuator", *IEEE Trans.*, vol. 46, no. 7, Jul. 1998.

[5] S. J. Kim, J. Y. Lee, J. C. Lee, J. H. Kim, B. Lee, and N. Y. Kim, "Adaptive feedback interference cancellation system(AF-ICS)", *IEEE MTT-S Digest*, pp. 627-630, 2003.

[6] Tomás O'Sullivan, Robert A. York, Bud Noren, and Peter M. Asbeck, "Adaptive duplexer implemented using single-path and multipath feedforward techniques with BST phase shifters", *IEEE Trans.*, vol. 53, no. 1, Jan. 2005.

[7] Inder Bahl, Prakash Bhartia, *Microwave Solid Circuit Design*, John Wiley & Sons, pp. 626-659, 1988.

[8] David M. Pozar, *Microwave Engineering*, Second Edition, John Wiley & Sons, N. Y., 1998.

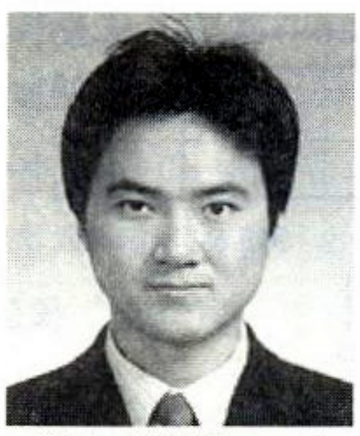
서 수 진

2006년 2월: 전북대학교 전자정보공학부 (공학사)
2006년 3월~현재: 전북대학교 정보통신공학과 석사과정
[주 관심분야] RFIC, Active Inductor, RF switch 설계

박 상 근

2005년 2월: 전북대학교 전자정보공학부 (공학사)
2005년 3월~현재: 전북대학교 정보통신공학과 석사과정
[주 관심분야] RF Power Amplifier, DGS

최 홍 재



2004년 2월: 전북대학교 전자정보공학부 (공학사)
2006년 2월: 전북대학교 정보통신공학과 (공학석사)
2006년 3월~현재: 전북대학교 정보통신공학과 박사과정
[주 관심분야] Wideband Amplifier, High Efficiency Amplifier, Linearizer

정 용 채

1989년 2월: 서강대학교 전자공학과 (공학사)
1991년 2월: 서강대학교 전자공학과 (공학석사)
1996년 8월: 서강대학교 전자공학과 (공학박사)
1991년 2월~1998년 2월: 삼성전자 정보통신본부 선임연구원
1998년 3월~현재: 전북대학교 전자정보공학부 부교수, 전북대학교 IDEC WG 책임교수
[주 관심분야] RF 및 Microwave 회로 해석 및 설계

윤 재 훈

1984년 2월: 중앙대학교 전자공학과 (공학사)
1986년 2월: 중앙대학교 전자공학과 (공학석사)
1998년 8월: 중앙대학교 전자공학과 (공학박사)
2002년 2월～현재: ETRI Journal 편집위원
2006년 2월～현재: UST 이동 통신/디지털방송학과 교수
2004년 1월～현재: 안테나 측정 고도화 기술개발 사업 책임자
[주 관심분야] 표준전자파 발생기술, EMI/EMC, 안테나 측정 기술

김 철 동

1971년 2월: 서울대학교 전자공학과 (공학사)
1985년 5월: 미국 Wisconsin-Madison 전기공학과 (공학박사)
1985년～1990년: 미국 AT&T Bell Labs. MTS
1990년 2월～1997년 11월: 삼성전자 정보통신사업본부 상무이사
1997년～현재: 세원텔레텍(주) 대표이사
[주 관심분야] 선형증폭기 설계, 초고주파 회로설계, 이동 통신 시스템 기술