

이중 기판 결합 접지 구조를 이용한 비대칭 윌킨슨 전력 분배기

An Unequal Wilkinson Power Divider Using Defected Ground Structure in Double Layered Substrate

임종식 · 구재진 · 오성민 · 정용채* · 안 달

Jongsik Lim · Jae-Jin Koo · Seongmin Oh · Yongchae Jeong* · Dal Ahn

요 약

종래의 DGS를 이용한 초고주파 회로의 메탈 패키징(metal packaging)시 존재했던 DGS의 접지면 접촉 문제를 해결하고자, 본 논문에서는 이중 기판 결합 접지 구조 구조를 제안하고, 이를 1:4 비대칭 전력 분배기에 적용한 응용예를 제시한다. 이중 기판에 구현된 사각형 DGS는 종래와 같이 마이크로스트립 선로의 특성 임피던스를 표준형 선로보다 크게 증가시킨다. 이중 기판 DGS 구조를 형성하기 위하여 제2유전체 기판이 DGS가 구현된 기판면의 바닥 접지면에 접합된다. 따라서 제2유전체 기판이 메탈 패키지 바닥면에 장착되므로, DGS가 직접 패키지 접촉되는 것을 막을 수 있다. 초고주파 회로 응용예를 보이기 위해, 이중 기판 DGS를 이용하여 패키지 접지 문제를 해결한 1:4 비대칭 전력 분배기의 설계 및 측정 결과가 제시되는데, 시뮬레이션과 측정 결과에 있어서 잘 일치하는 특성을 보인다.

Abstract

A novel 1:4 unequal wilkinson power divider using rectangular-shaped defected ground structure(DGS) in double layered substrate is proposed for removing the ground problem of DGS in packaging. Rectangular-shaped DGS produces the transmission line having much higher characteristic impedance than standard microstrip line. The proposed unequal divider is composed of DGS and double layered substrate in order to be free from the ground problem of DGS patterns in packaging in metal housings. The second substrate is attached to the first substrate which contains DGS pattern on its ground plane at the bottom side to form the double layered substrate. In order to show the validity of the proposed DGS in the double layered substrate, a 1:4 unequal power divider is designed and measured. The predicted and measured performances are shown with an excellent agreement between them.

Key words : Unequal Power Divider, DGS, Double Layered Substrate

I. 서 론

무선 신호를 두 경로 이상으로 분배해 주는 윌킨슨 전력 분배기는 1960년에 최초로 그 구조가 소개된 이래 각종 무선 통신용 회로 및 시스템을 구성하는데 있어서 신호의 분배와 결합을 위해 가장 널리

사용되는 초고주파 회로 가운데 하나이다^[1]. 전송 선로 소자로 구성된 윌킨슨 전력 분배기는 기본적으로 수동 회로이므로 가역성을 가져서 결합기로도 사용 가능한데, 기본형 윌킨슨 전력 분배기에서는 입력 단자로 입사된 신호가 두 출력 단자에 같은 크기의 전력으로 분배되어 나타난다. 그런데 만약 1:N의 전

「이 논문은 순천향대학교 차세대 BIT 무선부품지역혁신센터에 의하여 지원된 연구 결과입니다.」

순천향대학교 전기통신공학과(Department of Electrical and Communication Engineering, Soonchunhyang University)

*전북대학교 전자정보공학부(Department of Electronic and Information Engineering, Chonbuk National University)

· 논문 번호 : 20070910-099

· 수정완료일자 : 2007년 11월 6일

력 분배비에서 $N > 1$ 인 비대칭 비율의 경우에는, 어느 한 쪽 경로 전송 선로의 특성 임피던스가 1:1 구조의 표준값인 70.7 Ω 보다 높은 값이 요구된다^[2]. 예를 들어 간단한 예인 $N=2$ 나 $N=3$ 인 경우에는 각각 103 Ω 과 132 Ω 의 높은 특성 임피던스를 갖는 전송 선로가 어느 한 경로에 요구된다. 그러나 표준형 마이크로스트립 선로의 경우, 특별한 문제없이 구현이 가능한 임피던스의 한계가 100~120 Ω 정도라는 문제가 심각하게 제기될 수 있다^[3]. 더구나 비대칭 분배 비율이 4 이상이라면 158 Ω 이상의 임피던스가 필요하므로 더욱 문제가 심각해진다.

이러한 문제를 해결하기 위한 방법으로 결함 접지 구조(Defected Ground Structure: DGS)를 이용하여 등가의 인덕턴스를 크게 증가시켜서 높은 특성 임피던스를 갖는 전송 선로를 구현하는 방법이 제시되었다^{[4]~[6]}. 결함 접지 구조는 전송 선로의 접지면에 특정한 기하학적 패턴으로 구현되는 데, 등가의 인덕턴스와 캐패시턴스가 전송 선로에 부가되어 전송 선로의 특성 임피던스를 크게 높이는 데 유용한 수단이다. DGS는 또한 표준형 전송 선로의 전송 특성에는 보이지 않는 특정 주파수 차단 특성이 있어서 저역 통과 여파기와 유사한 전송 특성을 얻고자 할 때에도 많이 사용된다. DGS는 마이크로스트립 전송 선로에 구현된 종래의 PBG(Photonic Bandgap) 구조에 비하여 DGS 선로 단일 소자(unit element)의 정의와 등가 회로 추출이 매우 용이하여 무선 회로 설계시 응용이 매우 용이한 구조이다. 따라서 DGS는 무선 회로의 소형화나 성능 개선에 자주 응용되는데, DGS를 활용하여 새로운 형태의 무선 회로를 설계하거나 더 나아가서는 종래에 구현이 불가능했던 무선 회로들을 일부 구현 가능케 하는 등의 장점이 있다^{[4]~[9]}.

그러나 DGS가 우수한 회로 응용 능력이 있음에도 불구하고 접지면을 식각해 내는 구조로 인하여 금속 하우징(housing)에 장착할 경우에 바닥 접지면이 하우징면에 접합되어 DGS의 장점을 살릴 수 없다는 문제가 있었다. 따라서 패키징(packaging) 문제, 즉 DGS의 접지면 문제를 해결하는 것이 그간 풀어야 할 과제로 인식되고 있었다. 본 논문에서 다루고 있는 주제인 전력 분배기에 있어서도, 종래의 DGS를 이용한 윌킨슨 전력 분배기의 경우, 우수한 비대칭 분배 특성에도 불구하고 금속 하우징에 패키징 되었

을 경우, 접지면에 삽입된 DGS의 구조가 하우징과 접합하게 되는 문제점이 있었다.

따라서 본 논문에서는 이 문제를 해결하기 위해서, 바닥면에 식각된 DGS 패턴이 보이지 않도록 이중 기판을 이용하여 전력 분배기를 설계한다. 이를 통하여 그간 많이 지적되어 왔던 패키징 과정에서 발생하는 DGS의 접지면 문제를 해결하면서 높은 임피던스를 갖는 선로를 구현하고, 이를 활용하여 DGS의 접지면 문제가 해결된 고비율의 비대칭 윌킨슨 전력 분배기를 구현하는 방법을 제안하고자 한다.

II. 이중 기판 DGS를 지닌 마이크로스트립 선로

그림 1은 종래의 DGS 선로 및 제안하는 구조 즉, 하우징에서 DGS의 접지면 문제를 해결할 수 있는 이중 구조 DGS 마이크로스트립 선로의 옆 단면도를 보여주고 있다. 먼저 그림 1(a)는 종래의 DGS를 지닌 마이크로스트립 선로의 옆 단면도이다. 이 그림에서 알 수 있듯이, 종래에는 바닥 접지면이 노출되어 있었으므로, 만약에 금속 하우징에 삽입될 때 유전체면이 바로 하우징면에 접합하게 되므로 DGS의 전기적 특성이 사라지는 문제가 있었다.

이런 문제를 해결하기 위하여 본 논문에서는 그림 1(b)와 같은 이중 기판 DGS 전송 선로를 제안한다. 제안하는 구조를 살펴보면 제2유전체 기판이 DGS면에 그대로 접합된다. 이때 제2유전체 기판 상면의 금속면은 그림 1(c)와 같이 완전히 제거되어도 좋고, 그림 1(b)와 같이 DGS 면적보다 더 넓은 면적("A"로 표시)에 대해서만 선택적으로 제거해도 된다. 어떤 경우든지 제1기판의 바닥 접지 금속면과 제2기판의 바닥 접지 금속면은 서로 동일한 전위를 갖는 접지면을 형성해야 하므로 다수의 via-hole을 통하여 연결시켜 줘야 한다.

이와 같은 구조를 취하면 제1유전체 기판에 식각된 DGS 패턴이 전체적인 PCB 바닥 면에서 보이지 않으므로 금속 하우징에 장착할 수 있는 장점이 있다. 따라서 그간 많이 지적되어 왔던 패키징 문제가 없으면서도 DGS의 장점을 이용하여 높은 임피던스를 갖는 선로를 구현하고, 이를 활용하여 고비율의 비대칭 윌킨슨 전력 분배기를 구현할 수 있다.

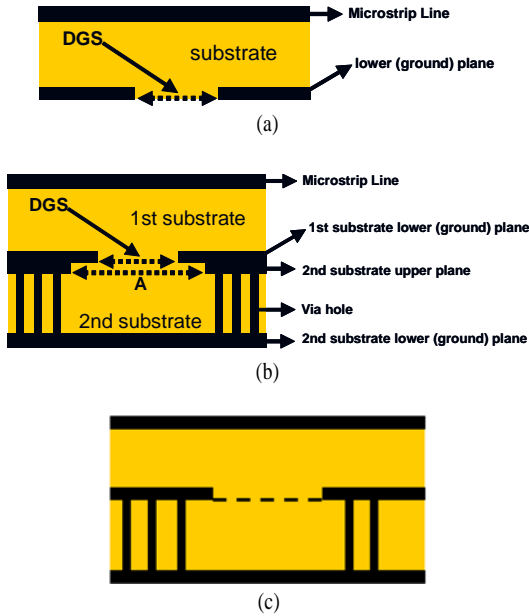


그림 1. 마이크로스트립 전송 선로와 결합 접지 구조의 옆 단면 구조 (a) 종래의 구조, (b) 제안하는 이중 기판 결합 접지 구조, (c) 단순화한 이중 기판 결합 접지 구조

Fig. 1. Side views of microstrip line and DGS (a) Conventional structure, (b) proposed structure using double-layered substrate, (c) simplified side view for (b).

III. 이중 기판 DGS를 응용한 비대칭 전력 분배기의 설계

그림 2는 기본적인 윌킨슨 전력 분배기의 기본적인 회로를 보여주고 있다. 만약에 전력 분배비가 1:N ($N > 1$)의 비대칭이라면 특성 임피던스 Z_3 는 매우 큰 값이 요구된다. 그러나 가장 널리 사용되는 초고주파용 전송 선로인 마이크로스트립 선로는 구현 가능한 임피던스 한계값에 제한이 있으므로, N 이 클수록 구현 가능성의 문제가 심각하게 된다. 이것을 표 1에서 확인할 수 있는데, 표 1은 비대칭 비율(N)을 1에서 6까지 바꾸었을 때 임피던스 값의 변화를 보여주고 있다. 가령 $N=4$ 의 경우에 $Z_3=158 \Omega$ 인데, 이 값은 일반적인 마이크로스트립 선로의 구현 한계보다 훨씬 높은 값이다.

이렇게 150 Ω 이상의 높은 임피던스를 갖는 마이크로스트립 선로를 구현하기 위하여 다양한 형태의 DGS를 삽입할 수 있다. 본 논문에서는 이중 기판 결

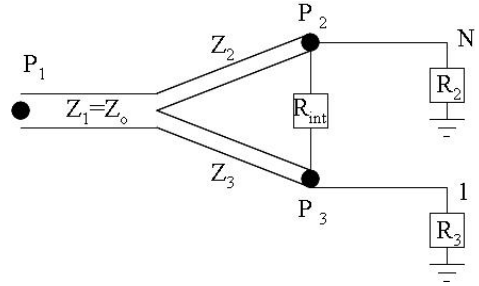


그림 2. 일반적인 1:N 비대칭 윌킨슨 전력 분배기 회로 구조

Fig. 2. Topology of 1:N unequal Wilkinson power dividers.

표 1. 1:N 비대칭 윌킨슨 전력 분배기의 분배비에 따른 특성 임피던스

Table 1. The characteristic impedance of 1:N unequal Wilkinson power divider.

N	$Z_2[\Omega]$	$Z_3[\Omega]$	$R_{int}[\Omega]$	$R_2[\Omega]$	$R_3[\Omega]$
1	70.7	70.7	100.0	50.0	50.0
2	51.5	103.0	106.1	35.4	70.7
3	43.9	131.6	115.5	28.9	86.6
4	39.5	158.1	125.0	25.0	100.0
5	36.6	183.1	134.2	22.4	111.8
6	35.2	211.2	145.7	20.8	124.9

합 접지 구조를 지닌 전송 선로를 이용하여 1:4의 비대칭 윌킨슨 전력 분배기를 구현하기 위하여 구조가 간단하고 등가의 부가 인덕턴스가 큰 사각형 형태의 DGS를 선택하였다. 사각형 DGS는 등가의 인덕턴스가 큰 반면 상대적으로 등가의 캐패시턴스가 작아 종래의 미앤더 DGS보다 높은 임피던스 구현에 더 유리하다.

그림 3은 이중 기판 구조에서의 사각형 DGS와 마이크로스트립 선로를 위에서 내려다 본 그림으로 보여주고 있다. 비록 그림 3에서는 이중 기판 구조가 보이지 않으나, DGS는 제1유전체 기판의 바닥접지면에 구현된다. 본 논문에서는 유전율이 2.2이고 두께가 31 mils인 기판을 사용하여 이중 기판 DGS 선로를 설계하고, 이를 이용하여 1:4 비대칭 전력 분배기를 설계한다. 먼저 W_1 과 W_2 는 제1유전체 기판의 접지면에 있는 사각형 DGS의 크기이고, W_M 은 최상면 마이크로스트립 선로의 폭이다. 이 사각형 DGS

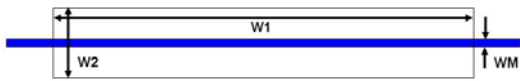


그림 3. 158 Ω 마이크로스트립 선로를 위한 사각형 형태의 이중 기판 DGS

Fig. 3. Rectangular-shaped double layered DGS for 158 Ω microstrip line.

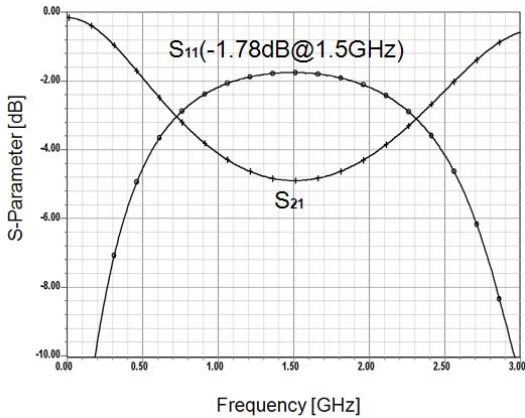


그림 4. 그림 3의 DGS 선로의 EM 시뮬레이션 S-parameter

Fig. 4. EM Simulation S-parameter of the DGS line shown in Fig. 3.

가 마이크로스트립 선로의 아래 접지면에 식각될 때 등가의 인덕턴스가 크게 증가한다. 그러나 등가의 인덕턴스의 증가에 비하여 추가되는 캐패시턴스는 극히 작은 값이 된다. 따라서 결과적으로 특성 임피던스가 크게 증가한 것으로 나타나게 된다.

그림 4는 $W_1=30$ mm, $W_2=5$ mm, $W_M=0.26$ mm로 취했을 때, 이중 기판 DGS 선로에 대한 EM 시뮬레이션 특성을 보여준다. 시뮬레이션 특성에서 나타난 S_{11} 값이 -1.78 dB인데, 이로부터 그림 3의 DGS 마이크로스트립 선로가 158 Ω의 특성 임피던스를 갖는다는 사실을 알 수 있다.

DGS 마이크로스트립 선로의 특성 임피던스를 구하는 과정을 그림 5를 이용하여 설명할 수 있다. 그림 5는 DGS 마이크로스트립 선로의 특성 임피던스를 계산하기 위한 단순화된 전송 선로 모델을 나타낸다. 먼저 그림 3의 전송 특성에 의하면 DGS 선로의 입력측 반사 특성(S_{11})은 중심 주파수에서 -1.78 dB이다. 선로의 길이는 중심 주파수에서 $\lambda/4$ 가 되

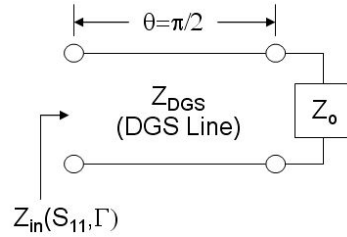


그림 5. 이중 기판 DGS 선로의 특성 임피던스를 계산하기 위한 전송 선로 모델

Fig. 5. Transmission line model to calculate the characteristic impedance of double layered DGS line.

도록 조절되었다. 이제 그림 5에서처럼 DGS 선로의 특성 임피던스를 편의상 Z_{DGS} 이라 하자. 그러면 중심 주파수에서 전기적 길이(θ)는 $\pi/2$ 인데, 이때 반사 계수(Γ)의 크기는 최대이며 S_{11} 과 Γ 는 식 (1)과 같은 관계가 있다. 일단 Γ 의 크기가 결정되면 식 (2)에 의하여 한 쪽이 단락된 상태에서 DGS 선로의 입력 임피던스가 계산된다. 따라서 식 (3)에 의하여 Z_{DGS} 가 결정되는데, 만약에 이 DGS 선로가 비대칭 전력 분배기에 사용되면 Z_{DGS} 값이 곧 그림 2에서의 Z_3 가 된다.

이와 같이 이중 기판 결합 접지 구조를 지닌 마이크로스트립 전송 선로의 높은 임피던스 값을 이용하여, DGS의 접지 문제가 해결된 다양한 분배 비율을 갖는 비대칭 월킨슨 전력 분배기를 설계할 수 있다. 본 논문에서는 한 예로 1:4 비대칭 분배기를 제작, 측정하였는데, 그 결과를 다음 장에 제시하고자 한다.

$$S_{11}[dB] = 20 \log |\Gamma| \quad (1)$$

$$Z_{in} = Z_0 \frac{1 + |\Gamma|}{1 - |\Gamma|} \quad (2)$$

$$Z_3 = \sqrt{Z_{in} Z_0} = Z_0 \sqrt{\frac{1 + |\Gamma|}{1 - |\Gamma|}} \quad (3)$$

IV. 이중 기판 DGS를 응용한 비대칭 분배기의 제작 및 측정

위와 같이 제안된 사각형 구조의 이중 기판 DGS를 이용하여 1:4 비대칭 전력 분배기를 설계 및 제작하고, 그 성능을 측정하였다. 그림 6은 본 논문에서 설계, 제작한 1:4 비대칭 전력 분배기의 레이아웃인

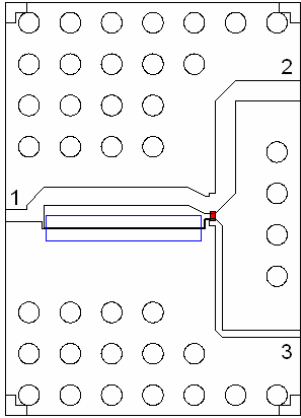


그림 6. 이중 기판 DGS가 삽입된 1:4 비대칭 전력 분배기 레이아웃

Fig. 6. Layout of the proposed 1:4 unequal power divider with DGS and double layered substrate.

데, 사각형 형태의 DGS가 이중 기판의 사이 즉, 제 1 유전체 기판의 바닥 접지면에 표시되어 있다. 회로 패턴 주변의 원들은 다수의 via-hole을 가리킨다.

한편, 이 그림에는 제2유전체 기판의 구조는 별도로 표시되어 있지 않으나, 실제 회로 구현시 또 하나의 유전체 기판을 아래에 중첩시켜 이중 기판 구조를 형성해야 한다. 두 출력측 경로에 있는 전송 선로의 특성 임피던스는 앞에서 보인 그림 2의 스케매틱 회로의 R_2 와 R_3 를 측정에 용이하도록 $\lambda/4$ 선로로 변환한 것이다. 1:4 분배비를 위한 이상적인 격리저항 (R_{in})값은 125 Ω 이다. 하지만 실제로는 임의의 모든 저항 값에 대하여 칩 저항이 가용할 수 있는 것이 아니므로, 본 논문의 실험에서는 상용으로 쓰이는 저항값 중에서 125 Ω 에 가장 가까운 130 Ω 을 사용하였다.

그림 7은 제안하는 이중 기판 DGS를 이용하여 설계한 1:4 비대칭 전력 분배기의 3차원 구조를 나타내는 그림이다. 두 기판이 서로 맞닿아 이중 기판 구조를 형성하고 있음을 이 그림을 통하여 알 수 있다.

그림 8(a)와 (b)는 제안한 전력 분배기를 구현하기 위하여, 제1, 제2유전체 기판을 제작하여 각 면의 사진을 보인 것이다. 제1유전체 기판의 바닥 접지면에 DGS가 구현되어 있으며, 동시에 제2유전체 기판의 상면에 DGS보다 넓은 면적의 영역에 유전체가

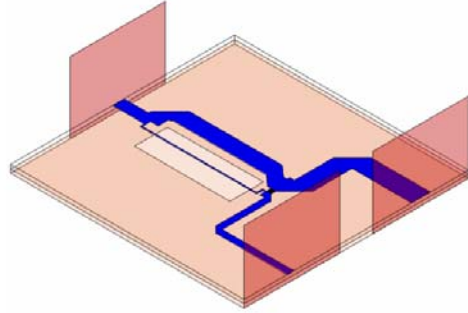


그림 7. 이중 기판 DGS를 응용한 1:4 비대칭 전력 분배기의 3차원 구조

Fig. 7. Three-dimensional structure of the 1:4 divider using DGS and double layered substrate.

노출되어 있다. 물론 상기의 그림 1(c)를 통하여 이미 설명하였듯이, 제2유전체 기판의 상면 금속면은 모두 제거되어도 된다. 이 그림에서 알 수 있듯이 두 유전체 기판의 바닥면은 동일한 접지면이 되어야 하므로 회로 패턴 사이의 빈 공간에 다수의 via-hole을 연결하였다. Via-hole은 또한 회로를 금속 하우징에

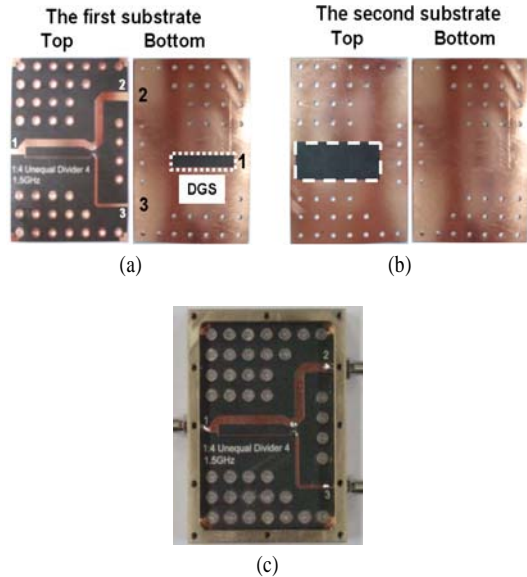
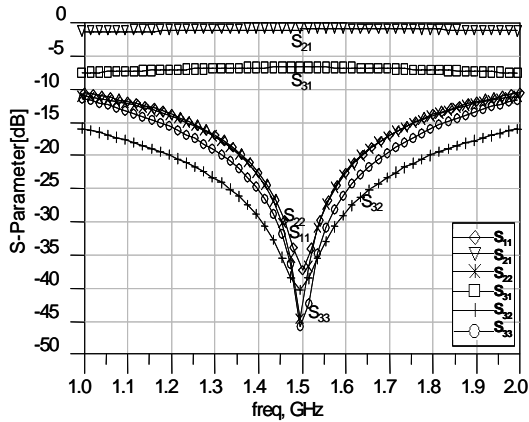


그림 8. 제안한 1:4 비대칭 전력 분배기의 제작된 사진 (a) 제 1 유전체 기판, (b) 제 2 유전체 기판, (c) 금속하우징에 실장된 전력 분배기

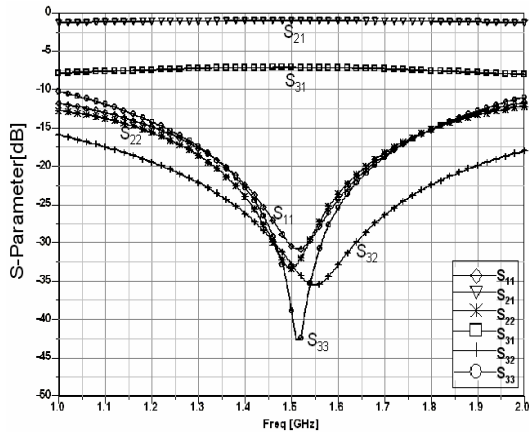
Fig. 8. Photograph of the fabricated 1:4 unequal power divider (a) Substrate 1, (b) Substrate 2, (c) packaged divider in a metal housing.

실장할 때 나사의 체결 위치를 지정하기도 하므로 현실적으로 필요한 부분이다.

그림 8(c)는 실제로 제작하여 금속 하우징 안에 실장한 1:4 비대칭 전력 분배기의 사진을 보여주고 있다. 이 그림을 통하여, 본 논문에서 제안한 이중 기판 DGS를 이용한 비대칭 월킨슨 전력 분배기가 금속 하우징에 실장되어도 접지 문제가 없음을 알 수 있다.



(a)



(b)

그림 9. 이중기판 DGS를 이용하여 설계한 1:4 비대칭 전력 분배기의 시뮬레이션 특성 (a) 이상적인 회로 소자로 구성한 경우의 시뮬레이션 결과(Agilent ADS), (b) EM 시뮬레이션 결과(Ansoft HFSS)

Fig. 9. Simulation data of the proposed 1:4 unequal power divider with double layered DGS(Agilent ADS) (a) Ideal performance, (b) EM simulation(Ansoft HFSS).

그림 9는 본 논문에서 제안하는 1:4 비대칭 전력 분배기의 시뮬레이션된 S-parameter 특성을 나타낸다. 먼저 그림 9(a)는 회로 설계 도구인 Agilent社의 advanced design system(ADS)를 이용하여 이상적인 전송 선로로 구성된 1:4 전력 분배기의 이론적 특성이고, 그림 9(b)는 Ansoft社의 전자기적 시뮬레이션 도구인 high frequency structure simulator(HFSS)를 사용하여 수행한 EM 시뮬레이션 결과이다. 그림 9(a)의 경우, S_{21} 과 S_{31} 은 중심 주파수에서 각각 -1.022 dB, -6.919 dB로 이상적인 1:4 분배비를 보이고 있으며, 그림 9(b)의 경우에도 이와 유사하게 S_{21} 과 S_{31} 이 각각 -1.01 dB, -7.12 dB이다. 특히 그림 9(b)는 그림 8에 보인 이중 기판의 DGS와 분배기 회로 구조를 그대로 시뮬레이션한 결과인데, 이상적인 특성인 그림 9(a)와 매우 유사하다. 이로써 이중 기판 DGS 및 이를 이용한 비대칭 전력 분배기 구조가 논리적으로 타당함을 알 수 있다.

그림 10은 그림 8의 전력 분배기의 측정된 성능을 보여 주고 있는데, 중심 주파수에서 S_{21} 과 S_{31} 이 각각 -1.042 dB, -6.974 dB이다. 실제 측정 결과는 예측 결과와 매우 잘 일치하고 있는데, 시뮬레이션에 이어 측정 결과로도 본 논문에서 제안한 구조의 논리적 타당성을 확인할 수 있다. 측정 결과를 보면 중심 주파수 1.5 GHz를 중심으로 하여 각 단자에서의 정합(matching, S_{11} , S_{22} , S_{33}), 두 출력 단자간 격리

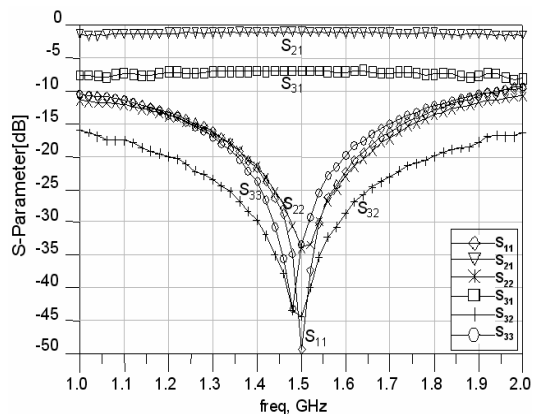


그림 10. 제작된 1:4 비대칭 전력 분배기의 측정된 S-parameter

Fig. 10. Measurement S-parameters of the fabricated 1:4 unequal power divider.

(isolation, S_{32}), 그리고 정확한 1:4의 두 출력 전력 간의 분배비(S_{21} , S_{31})를 확인할 수 있다.

V. 결 론

본 논문에서는 종래의 DGS가 갖는 금속하우징 실장시 DGS의 접지면 접촉 문제를 해결하기 위하여 이중 기판 DGS를 제안하고, 이를 응용하는 한 예로써 1:4 비대칭 윌킨슨 전력 분배기를 설계, 제작 및 측정하였다. 이중 기판 DGS의 구조를 이용하여 158 Ω 의 특성 임피던스를 갖는 이중 기판 DGS 마이크로스트립 선로를 설계하여 이를 1:4 비대칭 전력 분배기 구조에 삽입하였다. 이중 기판 구조를 사용하였으므로 식각된 패턴이 전체 회로의 바닥면에서 보이지 않으므로 금속 하우징에 아무런 문제없이 장착할 수 있었다.

설계된 회로의 시뮬레이션 결과는 이상적인 특성에 매우 근접하였으며, 실제로 금속 하우징에 실장된 상태에서 측정된 성능도 시뮬레이션 결과와 잘 일치하는 우수한 성능을 보여주었다. 본 연구팀은 본 논문에서 제안한 방법을 향후에 지속적으로 응용하기 위하여 이중 기판 DGS 구조를 다른 종류의 초고주파 회로에 널리 적용하는 연구를 지속적으로 수행할 예정이다.

참 고 문 헌

[1] E. J. Wilkinson, "An N -way hybrid power divider", *IRE Trans. Microwave Theory Tech.*, vol. 8, pp. 116-118, Jan. 1960.
 [2] D. M. Pozar, *Microwave Engineering*, Second Edition, John Wiley and Sons. Inc., New York, pp. 367-

368, 1998.
 [3] K. C. Gupta, et al., *Microstrip Lines and Slotlines*, Norwood, MA, Artech House, 1996.
 [4] J. S. Lim, S. -W. Lee, C. -S. Kim, J. -S. Park, D. Ahn, and S. Nam, "A 4:1 unequal Wilkinson power divider", *IEEE Microwave and Wireless Components Letters*, vol. 11, no. 3, pp. 124-126, Mar. 2001.
 [5] J. S. Lim, C. -S. Kim, J. -S. Park, D. Ahn, and S. Nam, "Design of 10 dB 90° branch line coupler using microstrip line with defected ground structure", *IEE Electronics Letters*, vol. 36, no. 21, pp. 1784-1785, Oct. 2000.
 [6] J. S. Lim, G. -Y. Lee, Y. -C. Jeong, D. Ahn, and K. -S. Choi, "A 1:6 unequal Wilkinson power divider", *36th European Microwave Conference Proceedings*, Manchester, pp. 200-203, Sep. 2006.
 [7] D. Ahn, J. S. Park, C. S. Kim, J. Kim, Y. Qian, and T. Itoh, "A design of the low-pass filter using the novel microstrip defected ground structure", *IEEE Trans. Microwave Theory Tech.*, vol. 49, no. 1, pp. 86-93, Jan. 2001.
 [8] J. S. Lim, J. S. Park, Y. T. Lee, D. Ahn, and S. Nam, "Application of defected ground structure in reducing the size of amplifiers", *IEEE Microwave and Wireless Component Letters*, vol. 12, no. 7, pp. 261-263, Jul. 2002.
 [9] J. S. Lim, Y. C. Jeong, D. Ahn, and S. Nam, "Improvement in performance of power amplifiers by defected ground structure", *IEICE Trans. Electron.*, vol. E87-C, no. 1, pp. 52-59, Jan. 2004.

임 중 식



1991년 2월: 서강대학교 전자공학과 (공학사)
 1993년 2월: 서강대학교 전자공학과 (공학석사)
 2003년 2월: 서울대학교 전기컴퓨터공학부 (공학박사)
 1993년 2월~1999년 3월: 한국전자통신연구원 위성통신기술연구단, 무선방송기술연구소 선임연구원
 2003년 3월~2003년 7월: 서울대학교 BK21 정보기술사업단 박사후 연구원
 2003년 7월~2004년 9월: 특허청 특허심사관
 2004년 9월~2005년 2월: 한국전자통신연구원 디지털방송연구단 전파기술연구그룹 선임연구원
 2005년 3월~현재: 순천향대학교 전기통신공학과 교수
 [주 관심분야] 초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등

정 용 채



1989년 2월: 서강대학교 전자공학과 (공학사)
 1991년 2월: 서강대학교 전자공학과 (공학석사)
 1996년 8월: 서강대학교 전자공학과 (공학박사)
 1991년 2월~1998년 2월: 삼성전자 정보통신본부 선임연구원
 1998년 3월~현재: 전북대학교 전자정보공학부 교수 및 전북대학교 IDEC WG 책임교수
 [주 관심분야] RF 및 Microwave 회로 해석 및 설계, 전력 증폭기 및 선형화기 설계 등

구 재 진



2006년 2월: 순천향대학교 정보기술공학부 (공학사)
 2006년 3월~현재: 순천향대학교 전기통신시스템공학과 석사과정
 [주 관심분야] 초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등

안 달



1984년 2월: 서강대학교 전자공학과 (공학사)
 1986년 2월: 서강대학교 전자공학과 (공학석사)
 1990년 8월: 서강대학교 전자공학과 (공학박사)
 1990년 8월~1992년 2월: 한국전자통신연구원 선임연구원
 1992년 3월~현재: 순천향대학교 전기통신공학과 교수
 [주 관심분야] RF, 마이크로파 수동소자 해석 및 설계 등

오 성 민



2006년 2월: 순천향대학교 정보기술공학부 (공학사)
 2006년 3월~현재: 순천향대학교 전기통신시스템공학과 석사과정
 [주 관심분야] 초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등