

새로운 고조파 차단 부하 회로를 이용한 2.14 GHz 대역 고효율 F급 전력 증폭기

A Novel Harmonic Load Network for High Efficiency Class-F Power Amplifier at 2.14 GHz

김영규 · Girdhari Chaudhary · 정용채 · 임종식* · 김동수** · 김준철** · 박종철**

Younggyu Kim · Girdhari Chaudhary · Yongchae Jeong · Jongsik Lim* ·
Dongsu Kim** · Juncheol Kim** · Jongcheol Park**

요 약

본 논문에서는 새로운 고조파 차단 부하 회로를 제안하고, 이 회로를 이용한 고효율 F급 전력 증폭기를 설계 하였다. 제안된 부하 회로는 F급 전력 증폭기의 효율을 향상에 있어서 큰 기여도를 갖는 2차와 3차 고조파에서 종단 임피던스를 제어한다. 제안된 부하 회로의 2차와 3차 고조파 입력 임피던스는 각각 단락 및 개방 임피던스를 보인다. 제작된 구조의 부하 회로는 F급 전력 증폭기의 고조파를 억압하기에 충분한 24 dB 이상의 감쇠 특성도 보인다. 부하 회로를 이용한 F급 전력 증폭기의 측정 결과는 최대 출력(P_{1dB}) 35.17 dBm에서 드레인 효율 75.7 %, 전력 부가 효율 71.3 %를 보였다.

Abstract

In this paper, we proposed a novel harmonic load circuit to design a high efficiency class-F amplifier. The proposed load circuit controls termination impedances to enhance the efficiency of class-F power amplifier. The termination impedances at the 2nd and the 3rd harmonics are showed short and open condition, respectively. Also, a fabricated load circuit showed an attenuation characteristic more than 29 dB, that is enough to eliminate harmonics of the class-F power amplifier. The measured drain and power-added efficiency are 75.7 % and 71.3 % at the point of maximum output power 35.17 dBm.

Key words : High Efficiency Class-F Power Amplifier, Load Network, Harmonics, Reflection Impedance

I. 서 론

전력 증폭기는 송신기 단에 가장 핵심적인 부분으로서, 전체 시스템 효율에 가장 큰 영향을 미치는 요소이다. 전력 증폭기의 효율이 증가하게 되면 기지국 및 중계기 측면에서 냉각 시스템의 사용으로

인한 추가 비용을 감소시킬 수 있고, 또한 단말기 측면에서는 배터리의 수명을 증가시킬 수 있다. 전력 증폭기의 효율 증대를 위한 방법 중 가장 대표적인 증폭기로 E급 전력 증폭기와 F급 전력 증폭기가 있다. E급 전력 증폭기의 경우, 스위칭 증폭기의 대표적인 형태로 회로는 비교적 간단한 반면, 출력 전력

전북대학교 전자정보공학부 및 정보통신연구센터(Dept. of Electronics & Comm. Engineering, Institute of Information and Communication Research, Chonbuk National University)

*순천향대학교 전기통신공학과(Dept. of Electronics & Communication Engineering, Soonchunhyang University)

**전자부품연구원(Korea Electronics Technology Institute)

· 논문 번호 : 20100709-06S

· 교신저자 : 정용채(e-mail : ycjeong@moak.chonbuk.ac.kr)

· 수정완료일자 : 2010년 9월 15일

이 캐패시턴스에 따라 변하기 때문에, 민감도가 높아 GHz 대역에서 대전력 증폭기를 구현하기에 어려움이 따른다. F급 전력 증폭기의 경우에는 전류와 전압의 출력 파형이 서로 겹치는 것을 없애기 위해 증폭기가 최대 출력이 되었을 때 고조파 성분을 제어하는 방식을 선택한다. 또한, 전력 밀도가 높고 외부 회로만으로 고조파 성분을 조율하여 효율을 높이기 때문에 쉽게 접근할 수 있는 장점을 갖는다. 하지만, 모든 고조파 성분을 제거하는 회로를 만들기 위해서는 회로가 복잡해지기 때문에, 현실적으로 모든 고조파 성분을 제어하는 것은 불가능하다. 이론적으로 F급 전력 증폭기는 모든 고조파 성분을 제거하면 100%의 효율을 얻을 수 있다^{[1]-[3]}.

지금까지 고조파 차단 부하 회로를 이용한 고효율 F급 전력 증폭기를 구현하는 연구가 활발하게 진행되어 왔다. F급 전력 증폭기의 전압, 전류 파형을 분석하여 수식적으로 해석한 연구^[4], E-pHEMT FET 트랜지스터를 이용하여 작은 크기의 고효율 F급 전력 증폭기에 대한 연구^[5], LDMOSFET으로 구현한 F급 전력 증폭기에 대한 연구^[6] 등이 있었지만, 주파수 또는 출력 파워가 낮은 단점을 갖고 있었다. 또한, 고조파 차단 부하 회로를 구성하는 단락 스테브가 전력 증폭기용 트랜지스터의 출력단에 밀착되어 있어 실제 구현시 트랜지스터와의 이격 등이 문제가 되었다. 또한, 고효율을 얻기 위한 다른 방법으로 F급 전력 증폭기와 역 F급 전력 증폭기를 비교 분석한 연구^[7], DGS 구조를 사용하여 고조파 성분을 제거한 전력 증폭기^[8] 등의 다양한 연구가 이루어져 왔다.

본 연구에서는 효율 향상에 있어서 가장 큰 기여도를 갖는 2차와 3차 고조파 성분만을 제거하는 새로운 고조파 차단 부하 회로를 제안하여 2.14 GHz 대역에서 동작하는 F급 전력 증폭기를 설계하였다.

II. 이 론

그림 1은 이상적인 F급 전력 증폭기의 전압과 전류 파형을 각각 나타내고 있다. 이상적인 F급 전력 증폭기의 동작을 위한 전류의 파형은 사인 반파의 모양을 갖게 되고, 전압의 파형은 사각파 모양을 갖는다. 이를 푸리에 급수로 분석하면 식 (1)과 (2)로

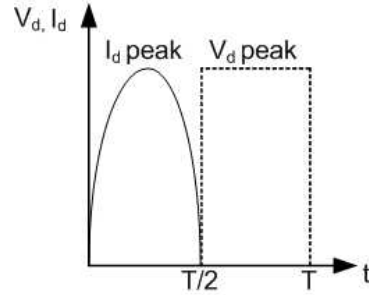


그림 1. 이상적인 F급 전력 증폭기의 전압과 전류 파형
Fig. 1. Current and voltage waveform of the ideal class-F power amplifier.

나타낼 수 있다.

$$I_d = i_{dpeak} \left(\frac{1}{\pi} + \frac{1}{2} \sin \omega_0 t - \frac{2}{\pi} \sum_{n=2,4,6,\dots}^{\infty} \frac{1}{n^2-1} \cos n\omega_0 t \right) \quad (1)$$

$$V_d = v_{dpeak} \left(\frac{1}{2} - \frac{2}{\pi} \sin \omega_0 t - \frac{2}{\pi} \sum_{n=3,5,7,\dots}^{\infty} \frac{1}{n} \sin n\omega_0 t \right) \quad (2)$$

수식에서 보듯이, 전류 파형과 전압 파형은 DC 값과 각각의 짝수 차수와 홀수 차수 고조파 성분으로 구성되는 것을 알 수 있다. 이를 실제 구현할 때 전력 증폭기의 출력단에 위치하는 고조파 차단 회로망의 짝수 차수 고조파 임피던스는 단락, 홀수 차수 고조파 임피던스는 개방 조건이 되어야 가능하다. 짝수 차수 고조파 임피던스를 단락으로 구현하게 되면 전류 전압 관계식에 의하여 전류는 최대값, 전압은 “0”을 나타내며, 홀수 차수 고조파 임피던스를 개방으로 구현하게 되면 전류는 “0”으로, 전압은 최대값을 갖는다. 따라서, 전압 전류 파형이 서로 겹치지 않게 파형을 구현하면 고조파에서 소모되는 전력을 제거함으로써, 전력 증폭기의 효율 향상을 기대할 수 있다.

그림 2는 본 논문에서 제안하는 F급 전력 증폭기용 고조파 차단 부하 회로의 회로도이다. 이 회로는 2차와 3차 고조파 성분을 제어하는 두 개의 병렬 선로로 구성되어 있다. 전송 선로 TL2와 TL3는 짝수 차수와 홀수 차수의 고조파에서 고조파 차단 특성을 제공하기 위한 것으로 종단이 각각 단락과 개방되었으며, 그 물리적 길이는 기본파(f)에서 $\lambda/4$ 와 $\lambda/12$ 다. 2차($2f$)와 3차($3f$) 고조파에서 TL2와 TL3의 전기적 길이가 $\lambda/2$ 와 $\lambda/4$ 로 보이게 되어, TL1과의 연결

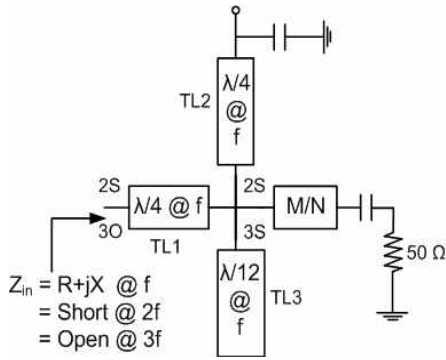


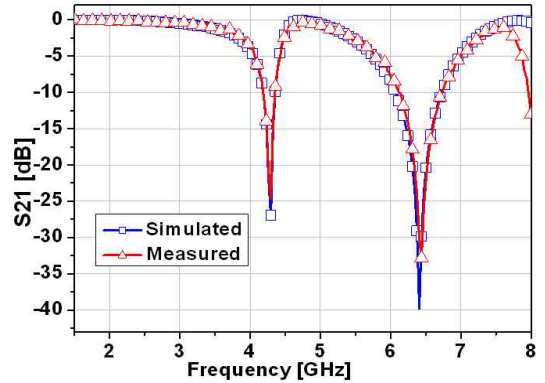
그림 2. F급 전력 증폭기의 제안된 부하 회로
Fig. 2. Proposed load network of class-F power amplifier.

점에서 TL2와 TL3의 입력 임피던스는 단락 임피던스(2S, 3S)를 제공한다. 이 TL1, TL2, 그리고 TL3 연결점에서의 단락 임피던스들(2S, 3S)은 후단의 기본파 정합 회로(M/N)의 조건에 관계없이 일정하게 유지된다. 이 단락 임피던스들(2S, 3S)은 기본파에서 물리적 길이가 $\lambda/4$ 인 전송선로 TL1에 종단된다. 전력 증폭기의 출력 단에서 바라본 입력 임피던스(Z_m)는 2차와 3차 고조파에서 각각 단락 임피던스(2S)와 개방 임피던스(3O)로 변환된다. 이때 TL2의 전기적 길이는 전력 증폭기에 DC 전력을 제공하는 목적도 수행하기 위해 기본파에서 $\lambda/4$ 로 선택되었다.

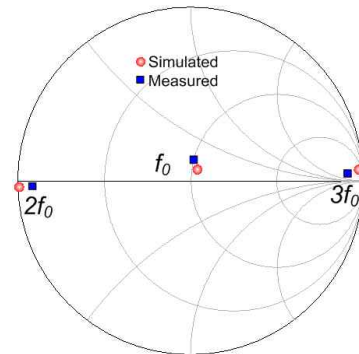
III. 시뮬레이션 및 측정 결과

제안된 F급 전력 증폭기용 고조파 차단 부하 회로의 타당성을 보이기 위해 3차원 전자기 시뮬레이터인 Ansoft사의 HFSS 11을 이용하여 시뮬레이션하였다. 전력 증폭기의 동작 주파수는 WCDMA 기지국용 하향 주파수 대역인 2.11~2.17 GHz로 설정하였으며, 중심 주파수인 2.14 GHz에서 특성을 고찰하였다. 시뮬레이션과 측정에 사용된 기판은 유전율(ϵ_r)이 2.2이고 두께(h)가 31 mil이며, 동판의 두께(t)가 1 Oz인 Rogers사의 RT/duroid 5880이다.

그림 3은 제안된 고조파 차단 부하 회로의 시뮬레이션과 측정 결과를 나타낸다. 그림 3(a)는 동작 주파수의 2차와 3차 고조파에서 부하 회로의 감쇠 특성이 F급 전력 증폭기의 고조파 억압에 충분한 24 dB 이상의 값을 보이고 있다. 그림 3(b)는 전력 증폭기의 출력 단에서 바라본 입력 임피던스를 스미스



(a) 전달 특성
(a) Transfer characteristic



(b) 입력 임피던스
(b) Input impedance

그림 3. 제안된 고조파 차단 부하 회로의 시뮬레이션 및 측정 결과

Fig. 3. Simulation and measurement result of the proposed load network.

차트에 나타낸 것으로, 기본파에서는 50 Ω 근처에 위치하면서 2차와 3차 고조파에서는 각각 단락과 개방 특성을 가짐을 보인다. 그림 3은 시뮬레이션 특성과 제작 특성이 매우 유사함을 보이고 있다. 기본파 중심 주파수 2.14 GHz에서 측정된 회로의 삽입 손실은 0.11 dB이며, 이를 통해 동작 주파수의 신호에는 미소한 신호 감쇄 영향을 주면서 고조파 차단 특성은 매우 우수한 고조파 차단 부하 회로임을 확인할 수 있다.

그림 4는 제작된 고조파 차단 부하 회로의 사진이다. 제작된 고조파 차단 부하 회로의 적합성을 증하기 위해 WCDMA 기지국 하향 주파수에서 동작하는 F급 전력 증폭기를 제작하였다. 제작된 전력 증폭기에 사용된 트랜지스터는 GaAs FET으로 Eudyna사의

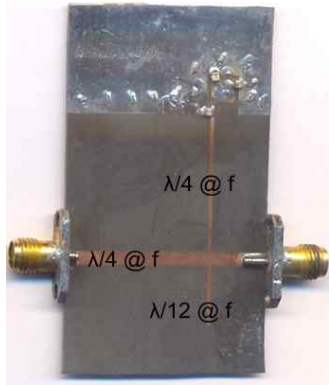


그림 4. 제작된 고조파 차단 부하 회로의 사진
Fig. 4. Photograph of the fabricated harmonic load network at 2.14 GHz.

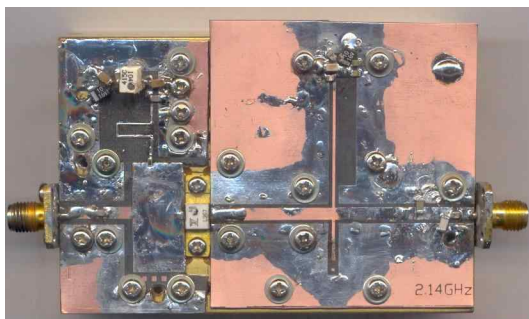
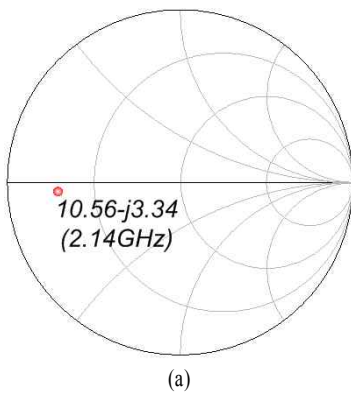


그림 5. (a) 전력 증폭기의 출력 정합점과 (b) 제작된 F급 전력 증폭기 사진
Fig. 5. (a) Output matching point of the power amplifier and (b) the photograph of fabricated class-F power amplifier.

FLL357ME이다.

그림 5는 2.14 GHz에서 트랜지스터로부터 최대 출력(35.1 dBm)을 얻을 수 있는 출력 정합점과 제작

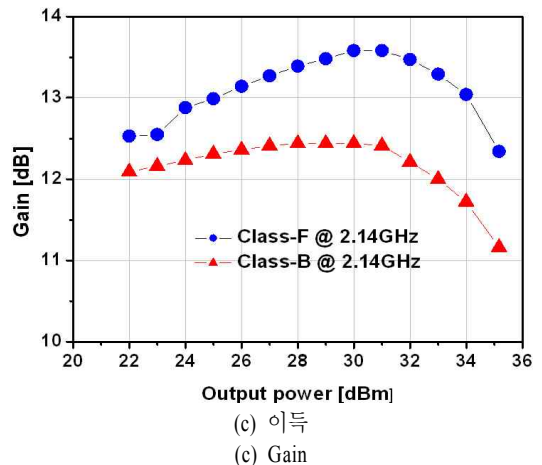
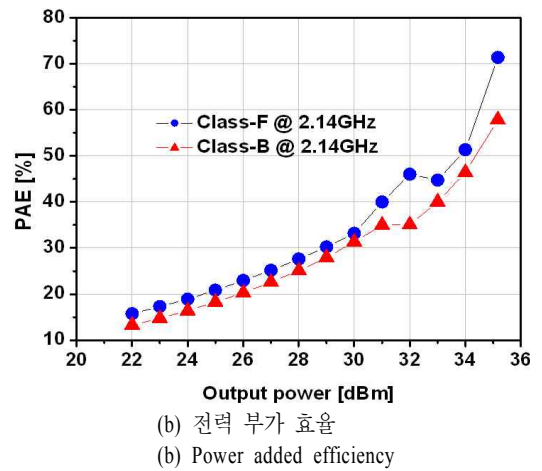
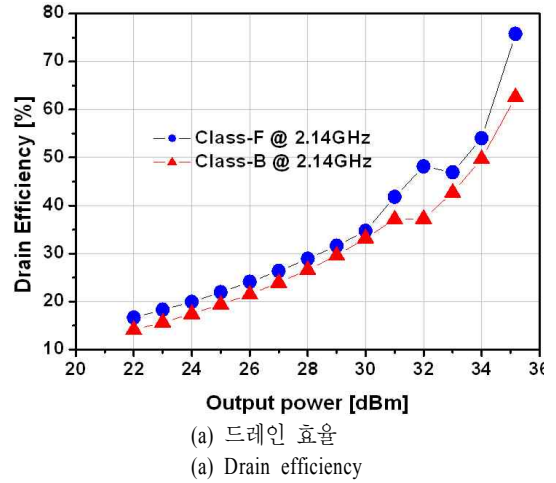


그림 6. 제작된 F급 전력 증폭기와 B급 전력 증폭기의 측정 결과 비교
Fig. 6. Comparison of the measured electrical characteristics between the fabricated class-F and class-B power amplifier.

된 증폭기의 사진을 보이고 있다. 바이어스 조건은 $V_{ds}=10\text{ V}$, $I_{ds}=10\text{ mA}$ 로서 사용된 트랜지스터에 B급 바이어스를 인가하였으며, 출력 정합점은 load-pull 기법을 이용하여 추출하였다. 최대 출력 전력을 위한 최적 부하 임피던스는 $10.56-j3.34\ \Omega$ 이다.

그림 6은 제작된 전력 증폭기들의 전기적 특성들을 2.14 GHz에서 측정하여 나타낸 것이다. 고조파 차단 부하 회로의 적합성을 보이기 위해 고조파 차단을 하지 않은 B급 증폭기와 본 논문에서 제안한 고조파 차단 부하 회로를 사용한 F급 증폭기의 드레인 효율(Drain Efficiency: DE), 전력 부가 효율(Power Added Efficiency: PAE), 그리고 이득을 각각 측정하고 함께 비교하였다.

2차와 3차 고조파를 차단한 F급 전력 증폭기의 최대 출력(P_{1dB})은 35.17 dBm이고, DE는 75.7 %로써 62.6 %를 보인 B급 전력 증폭기보다 13.1 %의 효율 증대를 얻었다. 또한, PAE는 최대 출력(P_{1dB}) 35.17 dBm에서, F급 전력 증폭기는 71.3 %로 57.8 %를 보인 B급 전력 증폭기보다 13.5 %의 효율 증대를 얻었다. 이는 제안된 F급 전력 증폭기가 고조파 성분의 제거를 통해 효율을 높일 수 있는 효과적인 방법인 것을 증명하고 있다. 이득은 최대 출력(P_{1dB})에서 B급 전력 증폭기는 11.16 dB, F급 전력 증폭기는 12.34 dB를 얻었다. 고조파 차단으로 전력 증폭기의 이득을 높일 수 있었으며, 이는 DE보다 PAE에서 두 증폭기의 성능 차이를 확실히 구별할 수 있게 하였다.

제안된 고조파 차단 부하 회로의 단락 및 개방 선로는 기본파에서 $\lambda/4$ 의 물리적 길이만큼 트랜지스터와 이격되어 있어서 종전의 고조파 차단 부하 회로와 비교할 때 전력 트랜지스터와의 접합 문제에서 자유롭다.

IV. 결 론

본 연구에서는 F급 전력 증폭기를 설계하기 위한 새로운 고조파 차단 부하 회로를 제안하였다. 제안된 고조파 차단 부하 회로를 WCDMA 기지국 하향 링크 주파수 대역인 2.14 GHz에서 설계하였다. 제안된 부하 회로는 2차와 3차 고조파에서 F급 전력 증폭기의 고조파들을 억압하기에 충분한 24 dB 이상

의 감쇠 특성을 보였다. 부하 회로의 입력 임피던스는 F급 전력 증폭기의 효율을 향상시킬 수 있도록 요구되는 2차와 3차 고조파에서의 단락 및 개방 조건을 충분히 충족하면서 기본파에서 0.11 dB의 작은 삽입 손실을 가진다. 제작된 F급 전력 증폭기는 B급 전력 증폭기보다 드레인 효율, 전력 부가 효율, 그리고 이득 특성이 매우 우수함을 보였다.

최근 통신 기술의 발달로 여러 종류의 통신 서비스 시장이 제공되고 있다. 이러한 통신 서비스를 효과적으로 이용하기 위해서는 multi-mode/band용 기지국/중계국 전력 증폭기의 개발이 시급하다. 본 연구에서 제안한 고조파 차단 부하 회로는 2.14 GHz 대역의 F급 전력 증폭기에만 적용하였으나, 이를 응용할 경우 이중 대역(dual-band) 고조파 차단 부하 회로의 설계가 가능하다. 현재 이중 대역 고조파 차단 부하 회로의 설계 및 제작은 완료하였으며, 향후 이중 대역 F급 전력 증폭기의 설계 및 제작이 연구 중이다.

참 고 문 헌

- [1] Steve C. Cripps, *RF Power Amplifiers for Wireless Communications*, Artech House, 2006.
- [2] Andrey V. Grebennikov, "Circuit design technique for high efficiency class F amplifier", *IEEE MTT-S Digest*, vol. 2, pp. 771-774, Jun. 2000.
- [3] 김정준, 문정환, 김장현, 김일두, 전명수, 김범만, "2.14-GHz 대역 고효율 Class-F 전력 증폭기 개발", *한국전자과학회논문지*, 18(8), pp. 873-879, 2007년 8월.
- [4] Frederick H. Raab, "Class-F power amplifier with maximally flat waveforms", *IEEE Transactions on Microwave Theory and Techniques*, vol. 45, no. 11, pp. 2007-2012, Nov. 1997.
- [5] Chanmin Lee, Youngcheol Park, "Design of compact-sized class-F PA for wireless handset applications", *IEEE International Microwave Symposium Proceedings*, pp. 405-408, Jun. 2009.
- [6] Youngwoo Yang, Youngyun Woo, Jaehyok Yi, and Bumman Kim, "A new empirical large-signal model of Si LDMOSFETs for high-power amplifier de-

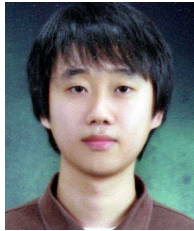
sign", *IEEE Transactions on Microwave Theory and Techniques*, vol. 49, no. 9, pp. 1626-1633, Sep. 2001.

- [7] Youngyun Woo, Youngoo Yang, and Bumman Kim, "Analysis and experiments for high-efficiency class-F and inverse class-F power amplifiers", *IEEE Transactions on Microwave Theory and Techniques*, vol.

54, no. 5, pp. 1969-1974, May 2006.

- [8] Yongchae Jeong, Si-gyun Jeong, Jongsick Lim, and Sangwook Nam, "A new method to suppress harmonics using $\lambda/4$ bias line combined by defected ground structure in power amplifiers", *IEEE Microwave and Wireless Components Letters*, vol. 13, no. 12, pp. 538-540, Dec. 2003.

김 영 규



2009년 8월: 전북대학교 전자공학과 (공학사)
 2009년 9월~현재: 전북대학교 전자정보공학부 석사과정
 [주 관심분야] 이중 대역 고효율 전력 증폭기, RF 능동회로

정 용 채



1989년 2월: 서강대학교 전자공학과 (공학사)
 1991년 2월: 서강대학교 전자공학과 (공학석사)
 1996년 8월: 서강대학교 전자공학과 (공학박사)
 1991년 2월~1998년 2월: 삼성전자 정보통신본부 선임연구원
 1998년 3월~현재: 전북대학교 전자공학부 교수 및 전북대학교 반도체회로설계교육센터(IDECE) 센터장
 2006년 7월~2007년 12월: Georgia Institute of Technology 방문연구교수
 [주 관심분야] RF 및 Microwave 회로 해석 및 설계

Girdhari Chaudhary



2004년 8월: B.E. in Electronics & Communication Engineering, NEC, Nepal
 2007년 7월: M. Tech. in Electronics & Communication Engineering, MN-IT, Jaipur, India
 2009년 3월~현재: 전북대학교 전자정보공학부 박사과정
 [주 관심분야] 초고주파 수동 회로 설계

임 중 식



1991년 2월: 서강대학교 전자공학과 (공학사)
 1993년 2월: 서강대학교 전자공학과 초고주파 전공 (공학석사)
 2003년 2월: 서울대학교 전기컴퓨터공학부 (공학박사)
 1993년 2월~1999년 3월: 한국전자통신연구원 위성통신 기술연구단 무선방송기술연구소 선임연구원
 2003년 3월~2003년 7월: 서울대학교 BK21 정보기술사업단 박사후연구원
 2003년 7월~2004년 9월: 특허청 특허심사관
 2004년 9월~2005년 2월: 한국전자통신연구원 선임연구원
 2005년 3월~현재: 순천향대학교 정보기술공학부 교수
 [주 관심분야] 초고주파 능동/수동 회로 설계, 주기 구조의 모델링 및 회로 응용, 안테나 측정 시스템 등

김 동 수



1997년 2월: 경북대학교 전자공학과 (공학사)
1999년 2월: 경북대학교 전자공학과 (공학석사)
2001년 2월: 미국 Georgia Institute of Tech. ECE (공학석사)
2004년 2월: 미국 Georgia Institute of Tech. ECE (공학박사)

2004년~현재: 전자부품연구원 패키징연구센터 선임연구원

[주 관심분야] RF 수동 소자, 안테나, System on Package, Ferroelectric Tunable Device, GaN 증폭기 등

박 중 철



1980년 2월: 서울대학교 금속공학과 (공학사)
1982년 2월: 서울대학교 금속공학과 (공학석사)
1991년 2월: 서울대학교 금속공학과 (공학박사)
1983년~1992년: 한국과학기술연구원(KIST) 재료설계연구실 선임연구원

1992년~현재: 전자부품연구원 패키징연구센터 수석연구원

[주 관심분야] System on Package, RF 수동 부품, Embedded Passive 등

김 준 철



1991년 2월: 서강대학교 물리학과 (공학사)
1993년 2월: 서강대학교 전자공학과 (공학석사)
1998년 2월: 서강대학교 전자공학과 (공학박사)
1997년~현재: 전자부품연구원 패키징연구센터 수석연구원/센터장

[주 관심분야] RF 수동 소자, 필터, System on Package 등