

# 임의유전체 기판을 이용한 주파수 혼합기의 소형화

## Size-Reduction of Frequency Mixers Using Artificial Dielectric Substrate

권 경 훈\* · 임 중 식† · 정 용 채\*\* · 안 달\*\*\*

(Kyunghoon Kwon · Jongsik Lim · Yongchae Jeong · Dal Ahn)

**Abstract** - A size-reduced high frequency mixer designed by adopting artificial dielectric substrate is described in this work. The artificial dielectric substrate is composed by stacking the lower substrate in which a lot of metalized via-holes exist, and upper substrate on which microstrip lines are realized. The effective dielectric constant increases due to the inserted lots of via-holes, and this may be applied to size-reduction of high frequency circuits. In this work, in order to present an application example of size-reduction for active high frequency circuits using the artificial dielectric substrate, a 8GHz single gate mixer is miniaturized and measured. It is described that the basic circuit elements for mixers such as hybrid, low pass filter, and matching networks can be replaced by the artificial dielectric substrate for size-reduction. The final mixer has 55% of size compared to the normal one. The measured average conversion gain is around 3dB which is almost similar result as the normal circuit.

**Key Words** : Mixers, Artificial dielectric substrate, ADS

### 1. 서 론

초고주파 무선시스템용 전자회로를 저가로 양산하기 위하여 사용하는 유전체 기판은 거의 대부분 단층 유전체 기판의 양면에 금속 도체면이 도포된 마이크로스트립(microstrip) 전송선로 구조를 표준형으로 취한다. 마이크로스트립 기판 구조에서는 가운데 유전체 층을 사이에 두고 아래층의 접지 도체면과 윗층의 전송선로 패턴면의 구조를 취한다. 어떤 주어진 유전체 기판에 대하여 특정한 선로 임피던스(line impedance)를 갖는 마이크로스트립 전송선로를 설계하면, 주어진 유전체 기판 데이터와 해당하는 선폭에 의하여 유전체의 유효유전율( $\epsilon_{r,eff}$ )이 일정한 값으로 결정된다[1,2]. 유전체의 비유전율( $\epsilon_r$ )은 1보다 크기 때문에 마이크로스트립 전송선로의 유효유전율은 비유전율보다 클 수 없으며, 전송선로의 선폭에 따라 미세하게 변하기는 하지만 거의 일정한 값으로 고정된다.

마이크로스트립 전송선로의 선폭과 이에 따르는 유효유전율은 단위 길이당 증가의 커패시턴스에 의하여 크게 좌우된다. 따라서 만약에 마이크로스트립 전송선로 주변에 어떤 임의적인 구조를 삽입하여 단위 길이당 커패시턴스를 크게 증가시켜 주변 유효유전율이 크게 증가할 수 있다는 의미가 된다[3-5]. 그렇게 되면 동일한 물리적인 크기에 비하여 전송선로의 전기적 길이가 증가하게 된다. 따라서 이런 원리를 이용하여 전송선로로 구성되는 무선시스템용 초고주파

회로의 크기를 크게 줄일 수 있게 되는데, 이것은 기존에 주 기구조를 삽입하여 회로를 소형화하는 종래의 연구들과 유사한 개념성을 지닌다[6-8].

본 연구에서는 이런 원리를 검증하고자 하는 기술적인 목표를 가지고 시도된 연구 결과를 제시한다. 즉, 표준형 마이크로스트립 전송선로에 다수의 도금된 비어홀(via-holes)을 지니는 제2기판층을 덧붙여 단위 길이당 커패시턴스를 크게 증가시킨 임의유전체 기판(artificial dielectric substrate)을 구성하고, 이를 회로의 소형화에 응용하는 연구 결과를 제시한다. 따라서 본 논문에서는 임의유전체 기판구조에 대하여 전자기적 해석 관점에서 논의하는 것이 목적으로 하지 않고, 능동 초고주파 회로의 소형화에 응용될 수 있음을 보이기 위한 사례로써 주파수 혼합기(frequency mixers)의 소형화 연구 결과를 제시한다. 소형화된 회로의 성능이 표준형 회로에 비하여 거의 열화되지 않으면서도 크기가 대폭 줄어든 결과가 제시될 것이다.

### 2. 임의유전체 기판 구조에 대한 간략한 고찰

그림 1은 단층 유전체 기판으로 구성된 표준형 마이크로스트립 전송선로의 구조를 보여주고 있다[2]. 그림에서 기판의 두께와 비유전율은 각각 H와  $\epsilon_r$ , 양쪽 도체면의 두께와 선폭은 각각 T와 W, 그리고 전송선로의 임의의 길이는 L로 표시되어 있다. 그림에서 보인 바와 같이 바닥 접지 도체면은 이론상 무한평면이고, 윗면에 전송선로 패턴을 구현하게 된다. 어떤 주어진 유전체 기판에 대해 특정한 선로 임피던스를 위한 선폭을 결정하면 이 마이크로스트립 전송선로의 유효유전율은 고정된 값이 된다.

그림 2는 마이크로스트립 전송선로를 구현한 제1기판층(윗기판층)과 다수의 비어홀을 주기적으로 갖는 제2기판층(아랫기판층)을 서로 덧붙인 구조의 임의유전체 기판 마이크

\* Dept. of Electrical Eng., Soonchunhyang Univ., Korea.  
† Corresponding Author : Dept. of Electrical Eng.,  
Soonchunhyang Univ., Korea.  
E-mail : jslim@sch.ac.kr  
\*\* Div. of Electronic Eng., Chonbuk National Univ., Korea.  
\*\*\* Dept. of Electrical Eng., Soonchunhyang Univ., Korea.  
Received : January 23, 2013; Accepted : April 23, 2013

로스트립 전송선로를 보여주고 있다[9,10]. 윗기판 상면은 표준형과 동일하게 선폭  $W$ 를 지니는 마이크로스트립 전송선로 패턴이 구현되고, 윗기판 하면의 바닥 도체면은 제거된다. 또한 아랫기판 상면의 도체면도 제거되고, 아랫기판 하면의 바닥 도체면은 넓게 도포되어 존재한다. 아랫기판의 유전체 층에는 다수의 도금된 비어홀이 주기적으로 격자구조로 균일하게 분포한다.

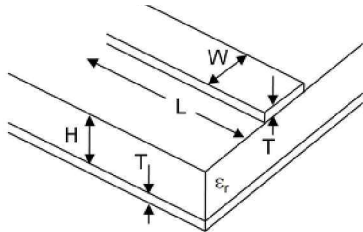


그림 1 표준형 마이크로스트립 전송선로와 단층 유전체 기판의 구조

Fig. 1 Structure of normal microstrip line and single layer dielectric substrate

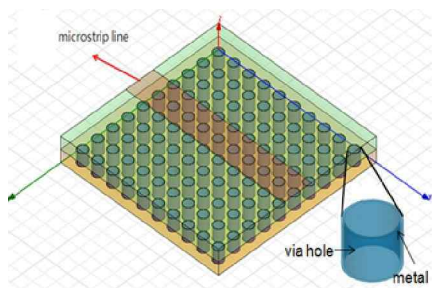


그림 2 다수의 주기적 비어홀을 지닌 임의유전체 기판상의 마이크로스트립 전송선로

Fig. 2 Microstrip line on the artificial dielectric substrate with lots of periodic via-holes

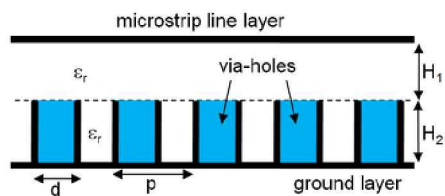


그림 3 임의유전체 기판 마이크로스트립 전송선로의 측면 구조

Fig. 3 Side-view of the microstrip line on the artificial dielectric substrate

그림 3은 임의유전체 기판 마이크로스트립 전송선로의 측면 단면을 보여주고 있다.  $H_1$ 과  $H_2$ 는 각각 제1기판층과 제2기판층의 두께를 의미하고,  $d$ 와  $p$ 는 각각 비어홀의 지름과 주기적 간격(pitch)를 의미한다.  $\epsilon_r$ 은 기판의 비유전율인데, 원칙적으로 서로 다른 종류의 기판을 사용해도 된다. 하지만 본 논문에서는 해석의 편의상, 그리고 실험실 수준의 수

작업에 의한 프로토타입(prototype) 회로 제작의 편의를 위하여  $\epsilon_r$ 이 2.2인 같은 종류의 유전체 기판을 사용하였다.  $H_1$ 과  $H_2$ 도 임의의 값을 취할 수 있는데, 본 연구에서는 각각 5mils, 31mils를 사용하였다.

제2기판층에 다수의 비어홀을 삽입하면 전송선로를 진행하는 전자기파에 의하여, 전송선로와 바닥 접지면 사이뿐만 아니라 비어홀 상층과 전송선로 사이, 그리고 비어홀 내부의 도체면 사이에서 추가적인 커패시턴스가 발생하게 되므로 단위 길이당 커패시턴스가 크게 증가하는 효과를 갖는다. 따라서 단층 유전체 기판으로 구성된 표준형 전송선로에 비하여 유효 유전율이 크게 증가한 효과를 얻게 되므로, 같은 물리적 길이일 때 전기적 길이가 크게 증가하게 된다. 따라서 동일한 전기적 길이를 맞추기 위하여 물리적 길이를 줄여야 하므로, 이런 원리로 인하여 임의유전체 기판을 이용한 전송선로를 구현하게 되면 회로의 크기를 대폭 줄일 수 있게 된다[10,11].

한 예로써,  $H_1$ 과  $H_2$ 가 각각 5 mils, 31mils인 임의유전체 기판과 두께( $H$ )가 36mils인 표준형 기판을 이용하여 마이크로스트립 전송선로를 설계하여 비교할 수 있다. 50Ω 전송선로의 경우에 표준형 기판에서는 선폭이 2.77mm인데 임의유전체 기판에서는 1.28mm이다[9]. 또한 1GHz에서  $\lambda/4$ 의 길이를 비교해 보면, 표준형 기판에서는 54.7mm인데 비하여 임의유전체 기판에서는 42mm에 불과하다. 이와 유사하게 70.7Ω 전송선로를 비교해 보면 1GHz에서 표준형 마이크로스트립 전송선로의 경우에 선폭과  $\lambda/4$ 의 길이는 각각 1.56mm와 55.7mm이지만, 임의유전체 기판에서는 각각 0.7mm와 43.2mm에 불과하다.

### 3. 주파수 혼합기의 소형화 설계 응용

본 장에서는 상기와 같은 현상을 초고주파 회로의 소형화 설계에 적용할 수 있음을 보이기 위하여, 한 예로써 주파수 혼합기의 소형화에 임의유전체 기판구조가 응용될 수 있음을 보인다. 주파수 혼합기는 무선통신이나 방송시스템의 송수신기에서 아주 널리 사용되는 대표적 능동회로 가운데 하나이다. 원하는 정보를 지닌 미약한 RF 신호를 강력한 크기의 국부발진기(local oscillator, LO)와 혼합시켜 두 주파수의 합과 차에 해당하는 중간주파수(intermediate frequency, IF) 성분을 출력으로 내주는 기능을 한다[12].

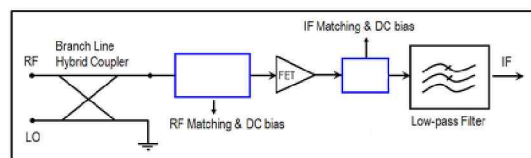


그림 4 단일 게이트 주파수혼합기의 기본적인 블록 다이어그램

Fig. 4 Basic block diagram of a single-gate frequency mixer

그림 4는 기본적인 단일 게이트 주파수혼합기 회로의 블록 다이어그램을 보여주고 있다. RF 주파수 신호를 잘 받아

들이고 LO 신호를 결합하기 위한 결합기 회로에 이어서 RF 정합회로가 위치한다. FET에서 주파수 혼합이 이루어지고, IF 정합회로에 이어 저역통과여파기(low-pass filter, LPF)에서 원하는 IF신호만을 걸러서 출력단자로 보내주는 구성이 취하고 있다. 본 논문에서는 새로운 형태의 주파수 혼합기를 설계하는 방법을 제안하는 것에 그 목적을 두는 것은 아니므로 주파수 혼합기 자체의 설계 이론에 관한 자세한 기술은 생략한다. 다만 본 연구에서는 임의유전체 기판을 이용하면 표준형 기판을 사용한 경우에 비하여 유사한 성능을 보이면서도 회로의 크기를 대폭 감소시킬 수 있음을 보이고자 한다.

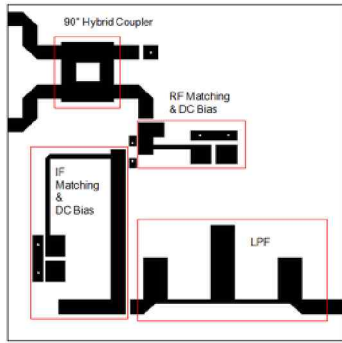


그림 5 표준형 기판으로 설계한 주파수혼합기의 레이아웃 (66.3×59.6mm<sup>2</sup>)

Fig. 5 Layout of the frequency mixer using the normal substrate (66.3×59.6mm<sup>2</sup>)

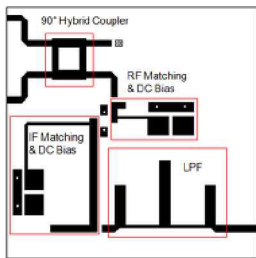


그림 6 임의유전체 기판으로 설계한 주파수혼합기의 레이아웃 (50×43.2mm<sup>2</sup>)

Fig. 6 Layout of the frequency mixer using the ADS substrate(50×43.2mm<sup>2</sup>)

그림 5는 비교 목적을 위하여 비유전율이 2.2이고 두께가 36mils인 표준형 기판으로 설계한 주파수혼합기 회로의 레이아웃을 보여주고 있다. RF와 LO 주파수는 각각 8GHz와 10GHz이며, IF는 2GHz이다. 따라서 결합기와 RF 정합회로는 8GHz 신호를 위하여, 그리고 IF 정합회로와 LPF는 2GHz 신호를 위하여 설계되었다. 사용된 FET 소자로는 마이크로파 대역 트랜지스터인 FHX35LG를 선택하였다. 각 개별회로를 설계하여 하나의 주파수혼합기 회로로 집적하여 레이아웃을 완성한 결과, 그림 5에 보인 바와 같이 66.3×59.6mm<sup>2</sup>(=3,952mm<sup>2</sup>)의 크기를 가졌다.

그림 6은 임의유전체 기판을 적용하여 소형화시킨 주파수

혼합기의 레이아웃을 보여주고 있다. 임의유전체 기판구조를 위하여 그림 3에서 d=0.8mm, p=1.3mm의 주기성을 취하였다. 편리한 비교를 위하여 표준형 주파수혼합기 회로와 동일한 개념으로 레이아웃을 배치하였다. 설계 결과 그림 6에 보인 바와 같이 50×43.2mm<sup>2</sup>(=2,160mm<sup>2</sup>)의 크기를 가졌는데, 이것은 표준형의 약 55%에 해당하는 면적이다. 실제 레이아웃에서 입출력 단자의 위치를 경미하게 조절할 수 있다는 점을 고려하더라도 표준형에 비하여 약 60% 이내의 크기를 갖는 것으로 판단할 수 있다.

#### 4. 회로의 제작 및 성능 측정

상기와 같이 설계한 소형화된 주파수혼합기의 성능을 측정하기 위하여 실제로 회로를 제작하였다. 먼저 임의유전체 기판구조의 제2기판층을 위하여 비유전율이 2.2이고 두께(H2)가 31mils인 유전체 기판에 지름이 0.8mm이고 주기성이 1.3mm인 다수의 비어홀을 삽입하였다. 그림 7은 이것의 제작사진으로 제2기판층의 윗면과 아랫면을 보여주고 있다.

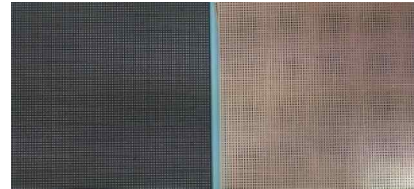


그림 7 제작된 임의유전체 기판구조의 제2기판층의 사진(윗면,아랫면)

Fig. 7 Photos of the fabricated second substrate for ADS (top, bottom)

제1기판층에는 그림 6에 보인 소형화된 레이아웃이 구현되는데, 이를 위하여 비유전율이 2.2이고 두께(H1)가 5mils인 유전체 기판에 회로패턴을 구현하였다. 그리고 제1기판층과 제2기판층을 서로 덧대어 소형화된 주파수혼합기를 구성하였다. 그림 8은 실제 측정을 위하여 금속 하우징에 조립하고 커넥터(connector)를 연결한 사진을 보여준다.

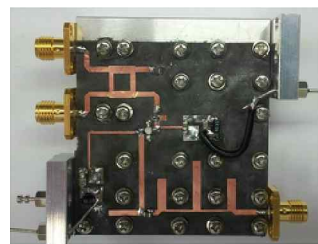


그림 8 소형화된 주파수혼합기의 제작사진

Fig. 8 Photo of the fabricated size-reduced frequency mixer

한편 그림 6 및 그림 8과 같은 회로는 그림 5의 표준형 회로 레이아웃을 단순히 일정한 축소비율대로 줄여서 얻는 것이 아니다. 소형화된 회로에서 트랜지스터가 실장(package)되는 영역을 제외한 모든 회로 부분 즉, RF정합회

로, IF정합회로, 90도 하이브리드 커플러 회로, DC 바이어스 회로, LPF 회로, 그리고 단자 연결을 위한 50Ω 전송선로 부분까지 모두 임의유전체 기판구조로 재설계되어야 한다. 그리고 설계된 임의유전체 기판구조 회로들이 표준형 회로와 비교하여 모두 동일한 전기적 길이 및 S-파라미터 특성을 갖는지를 전자기적(electromagnetic, EM) 시뮬레이션으로 확인하는 과정을 거쳐야 한다. 본 연구에서는 이 때 Ansys社의 HFSS(high frequency structure simulator)를 이용하여 EM 시뮬레이션을 실시하였다.

임의유전체 기판 구조로 소형화 하더라도 성능에 있어서 심각한 열화(degradation)가 있다면 본 연구에서의 소형화 응용 시도가 큰 의미가 없을 것이다. 이를 확인하기 위하여 표준형 회로와 소형화된 회로의 성능을 시뮬레이션하고 또한 소형화된 회로를 측정하여 그 성능을 비교하였다.

그림 9는 비교 대상인 표준형 혼합기에 대하여 LO의 전력을 10GHz에서 +4dBm으로 고정된 상태에서 8GHz RF 신호의 크기에 따른 변환이득(conversion)의 시뮬레이션 결과를 보여주고 있다. 포화영역 이전까지를 살펴보면, RF 입력이 -25dBm~-5dBm일 때 변환이득은 약 5~1.8dB 사이의 값을 갖는 것으로 예측되었다.

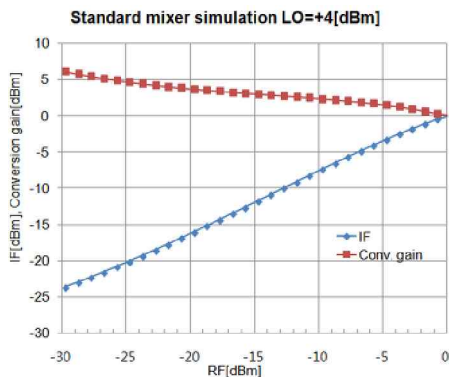


그림 9 표준형 주파수혼합기의 시뮬레이션 성능  
Fig. 9 Simulated performances of the frequency mixer using normal substrate

그림 10은 본 연구에서 소형화된 혼합기에 대하여 동일한 조건에서 변환이득을 시뮬레이션한 결과를 보여주고 있다. RF 입력이 -25dBm~-5dBm일 때 변환이득은 약 0~2.5dB 사이의 값을 갖는 것으로 시뮬레이션 되었다. 표준형 혼합기의 시뮬레이션 결과와 비교할 때 약간의 차이를 보이고 있지만, 이는 임의유전체 기판구조를 이용한 혼합기의 시뮬레이션 과정이 표준형에 비하여 다소 복잡한 절차를 거치는 과정에서 발생한 차이로 보인다. 즉, 표준형 혼합기의 경우 정합회로가 정상적인 마이크로스트립 선로로 구성되므로 Agilent社의 ADS(advanced design system) 시뮬레이터를 이용하여 바로 성능을 예측한 결과인 반면, 소형화된 혼합기의 경우에 임의유전체 구조로 구성된 제반 부분 회로들에 대한 전자기적 시뮬레이션을 먼저 실시하고, 이 부분의 S-파라미터를 추출하여 이를 다시 ADS 시뮬레이터에 삽입하여 소형화된 혼합기의 성능을 비선형적으로 시뮬레이션해야

하는 다소 복잡한 절차를 거치게 된다. 따라서 이런 과정에서 RF 입력 전력의 크기가 -25dBm 이하로 아주 작은 영역이거나 또는 -5dBm 이상으로 포화영역 근처로 큰 경우에는 다소 상이한 결과가 나올 수 있다.

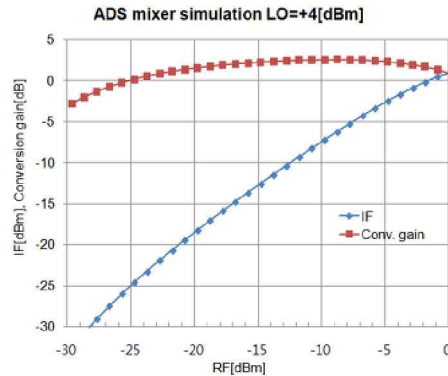


그림 10 소형화된 주파수혼합기의 시뮬레이션 성능  
Fig. 10 Simulated performances of the size-reduced frequency mixer using the ADS substrate

그림 11은 실제로 제작한 소형화된 혼합기의 성능 측정 실험의 예이다. LO 전력이 +4dBm이고 RF 전력이 -25dBm일 때 IF 출력전력이 -22.39dBm이므로, 측정시 출력측에 사용한 RF 케이블 손실이 0.6dB임을 고려하면 변환이득이 3.21dB임을 알 수 있다.

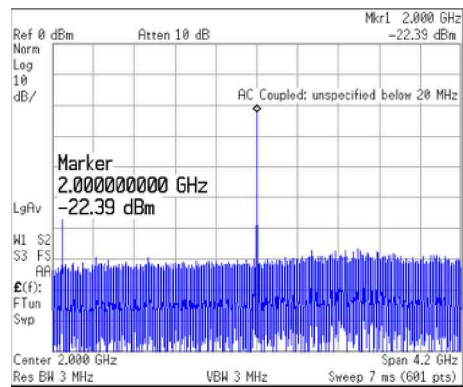


그림 11 소형화된 주파수혼합기의 측정 성능의 예 (RF=-25dBm@8GHz, LO=+4dBm@10GHz, IF쪽 cable 손실=0.6dB)  
Fig. 11 Example of performance measurement for the size-reduced frequency mixer (RF=-25dBm@8GHz, LO=+4dBm@10GHz, IF side cable loss=0.6dB)

그림 12는 RF 전력의 크기를 변화시키면서 측정했을 때 변환이득의 추이를 보여주는 그림이다. 동일한 LO와 RF 전력 레벨에서 변환이득은 약 3.21~2.1dB사이로 측정되었는데, 이것은 위에서 보인 시뮬레이션 결과와 비교할 때 크게 어긋나지 않은 결과이다. 따라서 임의유전체 기판 구조로 혼합기의 크기를 소형화한 이후에도 혼합기의 변환이득 특

성이 소형화 이전에 비하여 비교적 유사하게 유지되고 있음을 보여준다.

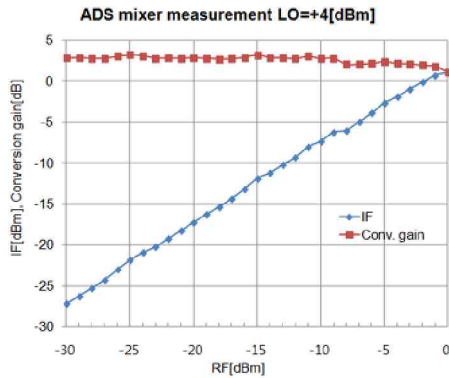


그림 12 소형화된 주파수혼합기의 측정된 변환이득  
 Fig. 12 Measured conversion gain of the size-reduced frequency mixer using the ADS substrate

5. 결 론

임의유전체 기판구조는 다수의 비어홀이 구현된 제2기판층을 전송선로가 구현되는 제1기판층에 뒤틀린 구조로, 동일한 물리적 길이에 대하여 단위 길이당 커패시턴스를 크게 증가시켜 전송선로의 전기적 길이와 유효유전율을 크게 증가시키는 효과를 가져서 회로의 소형화에 유리하다.

본 논문에서는 이에 대한 적용 사례를 보이고자, 임의유전체 기판 구조의 마이크로스트립 전송선로를 이용하여 널리 사용되는 능동 초고주파 회로 가운데 하나인 주파수 혼합기에 대하여 소형화를 시도하고 제작 및 측정결과를 제시하였다. 표준형 혼합기 회로에서 설계된 정합회로의 정합특성을 유지하기 위하여 동일한 선로 임피던스와 전기적 길이를 갖는 임의유전체 기판구조상의 마이크로스트립 전송선로를 설계하여 정합이 심하게 어긋나지 않게 설계하였다. 설계결과 표준형 회로에 비하여 약 55~60% 정도의 크기를 갖는 소형화된 회로를 얻었다. 또한 측정을 통하여 확인한 소형화된 혼합기의 변환이득 특성은 3.21~2.1dB 정도였는데, 이 값은 소형화된 혼합기는 물론 표준형 혼합기 회로의 시뮬레이션 결과와도 크게 어긋나지 않는 수치였다. 이로써 본 논문에서 기술한 임의유전체 기판구조를 이용한 능동 초고주파 회로의 소형화 방법이 충분한 타당성을 갖는다는 것을 알 수 있다. 이 방법은 향후 여타의 초고주파 회로의 소형화 및 성능 개선에도 많은 기여를 할 것을 기대된다.

References

[1] D. Pozar, *Microwave Engineering*, 3/e, John Wiley and Sons, Inc., New York, pp. 143-148, 2005.  
 [2] K. Gupta, et al., *Microstrip Lines and Slotlines*, 2/e, Ch.1-h.2, Artech House, Boston, 1996.  
 [3] V. Radisic, Y. Qian, R. Coccioli, and T. Itoh, "Novel 2-D Photonic Bandgap Structure for Microstrip

Lines," *IEEE Microwave Guide Wave Letters*, vol. 8, no. 2, pp. 69-71, Feb. 1998.  
 [4] Q. Xue, K. Shum, and C. Chan, "Novel 1-D Microstrip PBG Cells," *IEEE Microwave Guide Wave Letters*, vol. 10, no. 10, pp. 403-405, Oct. 2000.  
 [5] T. Yun and K. Chang, "Uniplanar One-Dimensional Photonic-Bandgap Structures and Resonators," *IEEE Trans. Microwave Theory Tech.*, vol. 49, no. 3, pp. 549-553, Mar. 2001.  
 [6] J. Lim, C. Kim, J. Park, D. Ahn, and S. Nam, "Design of 10dB 90° branch line coupler using microstrip line with defected ground structure," *IEEE Electronics Letters*, vol. 36, no. 21, pp. 1784-1785, Oct. 2000.  
 [7] J. Lim, J. Park, Y. Lee, D. Ahn, and S. Nam, "Application of Defected Ground Structure in Reducing the Size of Amplifiers," *IEEE Microwave and Wireless Component Letters*, vol. 12, no. 7, pp. 261-263, Jul. 2002.  
 [8] J. Lim, C. Kim, D. Ahn, Y. Jeong, and S. Nam, "Design of Low-Pass Filters Using Defected Ground Structure", *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, no. 8, pp. 2539-2545, Aug 2005.  
 [9] J. Lim, J. Koo, S.-M. Han, Y. Jeong, and D. Ahn, "A Method for Calculating the Characteristic Impedance of Substrate Integrated Artificial Dielectric Transmission Lines", *The Transactions of the Korean Institute of Electrical Engineers*, vol. 58, no. 8, pp. 1585-1591, Aug 2009.  
 [10] M. Coulombe, H. Nguyen, and C. Caloz, "Substrate Integrated Artificial Dielectric (SIAD) Structure for Miniaturized Microstrip Circuits", *IEEE. Antenna and Wireless Propagation Letters*, vol. 6, pp. 575-579, Dec. 2007.  
 [11] I. Awai, H. Kubo, T. Iribe, D. Wakamiya, and A. Sanada, "An Artificial Dielectric Material of Huge Permittivity with Novel Anisotropy and its Application to a Microwave BPF", in *Proc. 2003 IEEE International Microwave Symposium*, Philadelphia, USA, pp. 1085-1088, Jun. 2003.  
 [12] S. Maas, *Microwave Mixers*, 2nd ed., Ch. 9, Artech House, MA, 1993.

저 자 소 개



권 경 훈 (勸景焘)

2012년 순천향대 전기통신공학과 졸업 (공학사). 2012년 동대학원 전기통신시스템공학과 석사과정 재학중.  
 Tel : (041)530-1607  
 Fax : (041)530-1609  
 E-mail : heart\_x@nate.com



**임 종 식 (林 鍾 植)**

1991년 서강대 전자공학과 졸업(공학사).  
1993년 동대학원 전자공학과 졸업(석사).  
2003년 서울대 대학원 전기컴퓨터공학부  
졸업(공박). 1993-2005 한국전자통신연구  
원(ETRI) 선임연구원, 2005-현재 순천향  
대학교 전기공학과 부교수.

Tel : (041)530-1332

Fax : (041)530-1548

E-mail : jslim@sch.ac.kr



**정 용 채 (鄭 龍 采)**

1989년 서강대 전자공학과 졸업(공학사).  
1991년 동대학원 전자공학과 졸업(석사).  
1996년 동대학원 전자공학과 졸업(공박).  
1991-1998 삼성전자 정보통신본부 선임  
연구원, 1998-현재 전북대학교 전자정보  
공학부 교수.

Tel : (063)270-2458

Fax : (063)270-2461

E-mail : ycjeong@jbnu.ac.kr



**안 달 (安 達)**

1984년 서강대 전자공학과 졸업(공학사).  
1986년 동대학원 전자공학과 졸업(석사).  
1990년 동대학원 전자공학과 졸업(공박).  
1990-1992 한국전자통신연구원(ETRI) 선  
임연구원, 1992-현재 순천향대학교 전기  
공학과 교수.

Tel : (041)530-1331

Fax : (041)530-1609

E-mail : dahnkr@sch.ac.kr