

DGS와 가유전체 기판을 결합하여 소형화한 전력분배기

임종식*, 권경훈**, 정용채***, 안달**

A Size-Reduced Power Divider Designed by Combining DGS and Artificial Dielectric Substrate

Jongsik Lim*, Kyunghoon Kwon*, Yongchae Jeong**, and Dal Ahn*

본 논문은 정부(교육과학기술부)의 재원으로 한국과학재단의 지원을 받아 수행된 연구결과임.(2010-0009211)

요 약

본 논문에서는 결함접지구조(defected ground structure, DGS)와 가유전체 기판(artificial dielectric substrate, ADS) 구조를 결합하여 소형화 설계한 윌킨슨 전력 분배기에 대하여 언급한다. DGS는 전송선로의 단위길이당 인덕턴스를 증가시키고, 가유전체 기판은 주기적으로 배열된 금속도금된 비어홀(via-hole)들에 의하여 단위길이당 커패시턴스를 증가시킨다. 동일한 길이의 전송선로에 대하여 DGS와 가유전체 기판구조 모두 전기적 길이를 증가시키므로 원하는 전기적 길이를 얻기 위하여 물리적 길이를 줄여야 한다. 본 논문에서는 비유전율이 2.2이고 두께가 각각 5mils, 31mils인 두 유전체 기판을 이용하여 가유전체 기판구조를 형성한다. 설계된 전력 분배기 회로는 결함접지구조와 가유전체 기판구조만을 이용한 회로에 각각 55.67%와 79.43%의 크기를 갖는다. 측정된 전력분배비(S21, S31)는 각각 -3.19dB, -3.32dB이고, 입력측 정합과 출력단자간 격리도도 각각 -20.94dB, -23.11dB로 시뮬레이션된 S-파라미터와 유사하다.

Abstract

In this paper, a size-reduced Wilkinson power divider designed by combining defected ground structure(DGS) and artificial dielectric substrate(ADS), or substrate integrated artificial dielectric(SIAD), is discussed. DGS increases the equivalent inductance per unit length of transmission line, while ADS supplies the additional equivalent capacitance due to the periodically inserted metalized via-holes. Because both DGS and ADS produce the additional electrical length of transmission line, the physical length of the transmission line should be reduced to keep the required electrical length. ADS consists of 5mils and 31mils dielectric substrates with 2.2 of dielectric constant. The size of the designed divider is only 55.67% and 79.43% of DGS-only-inserted and ADS-only-inserted dividers, respectively. The measured power dividing ratio(S21 and S31) are -3.19dB and -3.32dB. In addition, the measured matching and isolation between output ports are -20.94dB and -23.11dB, which agree well with the predicted S-parameters.

Keywords

wilkinson divider, DGS, artificial dielectric substrate

* 순천향대학교 전기공학과(교신저자)

** 순천향대학교 전기공학과

*** 전북대학교 전자정보공학부

· 접수 일: 2014년 02월 19일

· 수정완료일: 2014년 04월 01일

· 게재확정일: 2014년 04월 04일

· Received: Feb. 19, 2014, Revised: Apr. 01, 2014, Accepted: Apr. 04, 2014

· Corresponding Author: Jongsik Lim

Dept. of Electrical Engineering, Soonchunhyang University,

Soonchunhyang-ro 22, Shinchang-myeon, Asan, Chungnam, 336-745, Korea

Tel.: +82 41 530-1332, Email: jslim@sch.ac.kr

1. 서 론

초고주파 대역의 무선통신 및 시스템에서 전력분배기(power dividers)는 다양한 형태로 매우 폭넓게 사용된다. 분배기 회로 자체로서 뿐만 아니라 상위 수준의 복잡한 회로나 시스템 구성에서 전력을 필요한 곳으로 나누어 보내는 핵심적인 역할을 하기 때문이다. 다양한 분배기가 있으나 입력 전력을 두 출력 전력으로 같은 크기로 나누어 보내는 윌킨슨(Wilkinson) 분배기가 가장 널리 사용되고 있다[1][2].

여러 가지 무선시스템은 주파수가 높은 마이크로파 대역을 주로 사용하지만, 만약에 상대적으로 주파수가 낮은 마이크로파나 RF 대역일 경우 회로의 크기와 질량이 증가하게 되어, 회로의 소형화 문제가 중요하게 대두된다.

회로의 크기를 줄이는 데 있어서 능동회로보다는 수동회로 부분이 더 용이하다는 것은 누구나 쉽게 이해할 수 있는 경험이다. 따라서 동일한 주파수에 비슷한 성능이라면 수동회로들을 소형화하여 설계하는 것이 중요한 이슈가 된다.

수동회로 소자나 전송선로의 크기를 줄이는 다양한 방법이 가능하데, 본 논문과 관련하여 한정지어 살펴보면 주기적인 섭동구조(perturbation)를 삽입하여 전송선로의 전기적 길이를 증가시키는 방법도 많이 사용되는 것 가운데 하나이다. 이러한 방법으로는 종래에 주기적 밴드갭(photonic bandgap, PBG) [3][4], 결함접지구조(defected ground structure, DGS) [5][6], 가유전체 구조(artificial dielectric substrate, ADS) 또는 기판집적 가유전체(substrate integrated artificial dielectric, SIAD) 구조 등이 있다[7][8].

이 중에서 회로설계에 응용된 사례가 가장 많이 연구된 것은 DGS인데, 다른 구조들에 비하여 단위 구조당 등가회로 모델링과 회로설계 응용력이 가장 뛰어나기 때문이다[9]. DGS는 전송선로의 단위길이당 등가의 인덕턴스를 추가해 주는 성질이 있어서 이로 인하여 전송선로의 전기적 길이를 증가시켜 주고, 동일한 선폭일 때 특성 임피던스를 증가시켜 주는 장점이 있어서 그간 널리 사용되었다.

한편 DGS와는 상보적으로 전송선로의 단위길이당 커패시턴스를 증가시키면서 전기적 길이를 증가

시키는 구조가 바로 SIAD 구조이다[7]. 따라서 SIAD에 의한 전송선로는 동일한 특성 임피던스일 때 선폭을 감소시켜 주는 역할을 하므로 DGS와 상보적인 기능을 한다.

그런데 두 구조 모두 공통적으로 전기적인 길이를 크게 증가시킨다는 점을 주목할 필요가 있다. 따라서 두 구조가 같이 전송선로와 결합되면 공통적으로 전기적 길이를 증가시키면서 전송선로의 선폭의 변화를 억제하므로, 표준형 전송선로에 비하여 크게 감소된 길이를 갖게 할 수 있다.

윌킨슨 분배기는 초고주파 대역에서 가장 널리 사용되는 전력분배기로서 각종 무선서비스용 부품 및 시스템에 개별회로로서 또는 상위레벨의 시스템 구성에서 매우 널리 사용되는 회로이다[2]. 기본적으로는 입력전력이 두 출력단자로 동위상으로 분배되는데, 회로 구성에 있어서 중심주파수에서의 1/4 파장에 해당하는 전송선로의 길이에 의하여 크기가 결정되므로, 주파수가 낮을수록 커져서 소형화의 필요성이 제기된다.

본 논문에서는 비교적 낮은 초고주파 주파수에서의 윌킨슨 분배기를 소형화하고자 하는 시도의 일환으로, DGS나 ADS 어느 한 가지만을 삽입한 경우나 또는 아무것도 삽입하지 않은 것보다는 DGS나 ADS를 같이 마이크로스트립 전송선로에 결합하여 윌킨슨 분배기에 적용할 경우에 소형화 정도를 더 크게 할 수 있음을 보이고자 한다. 그러면서도 제작된 회로의 측정결과는 성능상의 큰 열화(degradation)가 없이 이상적인 분배기의 특성에 가까운 성능을 유지하고 있어서 소형화 설계 방법의 타당성을 보여준다. 윌킨슨 전력분배기는 최초의 발표 이래로 오랜 기간 동안 너무나 많이 알려져 왔고 널리 사용되어 온 회로이므로, 본 논문에서는 윌킨슨 분배기 자체에 대한 이론적 고찰이나 설계이론을 따로 검토하지는 않음을 미리 밝힌다.

II. DGS와 가유전체 기판에 대한 소략(疏略)

결함접지구조(defected ground structure, DGS)는 널리 알려진 전송선로용 섭동 구조로서 대표적으로는 그림 1과 같은 아령형 구조를 갖는다.

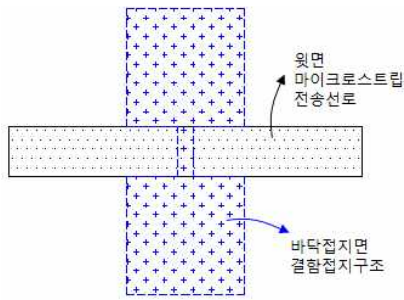


그림 1. 마이크로스트립 전송선로와 DGS 구조
Fig. 1. Microstrip line with defected ground structure

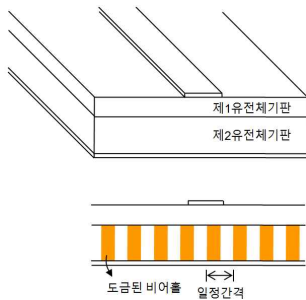


그림 2. 가유전체 기판구조와 마이크로스트립 전송선로
Fig. 2. Microstrip line with substrate integrated artificial dielectric structure

넓은 사각형의 결함면(defect)에 의하여 증가적인 인덕턴스가 형성된다. 따라서 동일한 선폭일 때 전송선로의 특성 임피던스를 증가시키고, 역으로 동일한 특성 임피던스라면 선폭을 넓혀주는 역할을 한다. 따라서 종래 100~110Ω 정도로 제한되어 있었던 전송선로의 높은쪽 구현 한계를 확장하는 기능을 한다[10]-[12].

가유전체 기판구조(ADS or SIAD)는 주어진 비유전율(ϵ_r)과 두께를 가진 전송선로용 기판이 있을 때 표준형 전송선로에서 얻을 수 있는 기판의 유효유전율을 키울 수 있는 구조로, 그림 2와 같은 구조를 갖는다. 이 구조에 의하면 위쪽의 제1기판층의 윗면에 마이크로스트립 선로가 구현되고, 아래쪽의 제2기판층에는 다수의 비어홀이 주기적인 간격으로 삽입된다. 비어홀 안쪽벽에는 도금이 되고 이것들은 바닥면에 도포된 금속면과 접합되어 함께 접지면을 이루므로 접지면적이 넓어지는 효과가 있다. 또한 비어홀 내부의 원통면에 금속면이 존재하므로 내부에 전기장이 형성되어 증가적인 커패시턴스를 발생시켜 이를 전송선로에 부가하여 주게 된다[10].

비어홀의 지름과 일정 간격에 따라서 발생하는 커패시턴스의 크기가 달라질 것이므로, 결과적으로는 상층부 마이크로스트립 선로가 갖는 유효유전율을 증가시키는 방향으로 특성을 변화시키게 된다. 전송선로의 특성 임피던스는 단위 길이당 증가의 인덕턴스와 커패시턴스의 비율의 제곱근으로 결정되므로 증가 커패시턴스의 증가는 곧 특성 임피던스의 감소로 이어진다. 따라서 원래의 특성 임피던스로 올리기 위해서는 선로의 선폭을 줄여야 하므로 이것은 종래 20~30Ω 정도로 제한되어 있었던 전송선로의 낮은쪽 구현 한계를 확장하는 기능을 한다[10][11].

그런데 결합접지구조나 가유전체 기판구조 모두 정해진 물리적 길이 대비 전기적 길이의 증가를 보이므로, 만약에 이 두 구조가 결합되면 전기적 길이의 증가폭은 더 커지게 된다는 것은 자명하다. 회로 설계에 있어서 각 주파수에 맞는 길이는 물리적 길이가 아니라 전기적 길이가 기준이 된다. 따라서 결합접지구조나 가유전체 기판구조가 모두 결합된 전송선로의 전기적 길이를 원하는 주파수에 맞추면 당연히 물리적 길이가 줄어들게 된다. 이로써 회로의 소형화를 이룩할 수 있는 것이다.

III. DGS로 소형화시킨 전력분배기 회로

이제 본 장에서는 결합접지구조만으로 소형화시킨 전력분배기 회로에 대하여 언급하고자 한다. 전력분배기에 대한 이론이나 표준형 회로의 레이아웃에 대한 것은 너무 유명하므로, 연구 과정에서 크기 비교목적으로 비록 설계는 하였으나, 여기서 따로 언급하지는 않기로 한다.

그림 3(a)는 사전에 설계된 표준형 분배기 회로에 대하여 1차적으로 DGS를 삽입하여 소형화한 레이아웃이다. 본 연구에서는 비교의 편의상 중심주파수를 1GHz로 취하였으며, 두께가 36mils이고 비유전율이 2.2인 유전체 기판을 사용하였다. 그림 3(a)의 레이아웃에서, 정사각형 결합부분의 크기는 3mm×3mm이고 연결 슬롯의 폭과 길이는 각각 0.5mm×5mm이다. 그리고 70.7Ω에 해당하는 분기 선로의 선폭은 2.135mm이다. 입출력 단자의 50Ω 연결 선로의 길이는 필요에 따라 임의로 조절할 수 있으므로 이

부분을 제외한, 순수한 분배기 회로에 해당하는 면적은 $36.48\text{mm} \times 23.14\text{mm} = 844.15\text{mm}^2$ 다. 물론 이 크기는 표준형 마이크로스트립 선로로 구성한 레이아웃에 비해서는 다소 줄어든 크기이다.

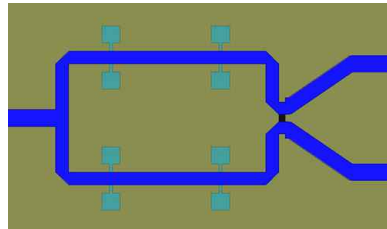
그림 3(b)는 설계한 회로에 대한 HFSS(high frequency structure simulator)의 시뮬레이션 결과를 보여준다. -3dB 근처의 이상적인 전력 분배특성과 -20dB 이하의 단자 정합특성, 그리고 -17.5dB의 격리도 특성을 보인다. 전력분배기로서의 비교적 양호한 특성을 보이고 있음을 알 수 있다. 이 회로는 본 논문에서의 최종적인 소형화 회로와 비교 목적으로 사용될 것이다.

IV. ADS로 소형화시킨 전력분배기 회로

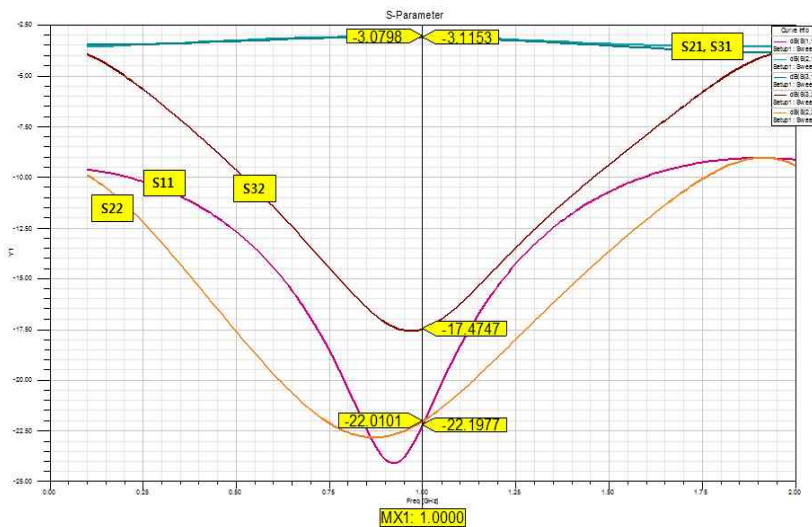
이제 가유전체 기판구조만으로 소형화시킨 전력 분배기 회로에 대하여 설명하기로 한다. 위와 마찬

가지로 사전에 설계된 표준형 분배기 회로에 대하여 가유전체 기판구조를 삽입하여 소형화 설계를 할 수 있다. 가유전체 기판구조를 구성하기 위하여 제1유전체 기판과 제2유전체 기판의 두께를 각각 5mils와 31mils로 하였다. 이렇게 해야 위와 같이 전체 두께가 36mils가 되어 의미있는 비교가 되기 때문이다. 물론 비유전율은 동일한 2.2이다.

그림 4(a)는 가유전체 기판구조로 소형화하여 설계한 전력분배기 회로의 레이아웃을 보여준다. 가유전체 기판구조에 사용한 비어홀의 지름은 0.8mm이고 비어홀이 배치된 일정한 간격은 1.3mm이다. 그리고 70.7Ω에 해당하는 분기 선로의 선폭은 0.72mm이다. 50Ω 연결 선로의 길이를 제외한, 순수한 분배기 회로에 해당하는 면적은 $31.6\text{mm} \times 18.72\text{mm} = 591.56\text{mm}^2$ 다. 위의 DGS만을 이용한 회로의 70.08%의 크기를 가져, 소형화가 크게 이룩되었음을 알 수 있다.



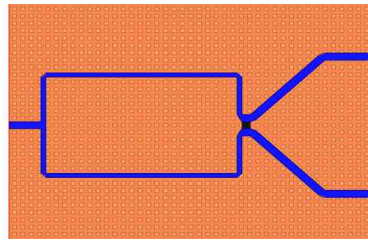
(a) 레이아웃 (Layout)



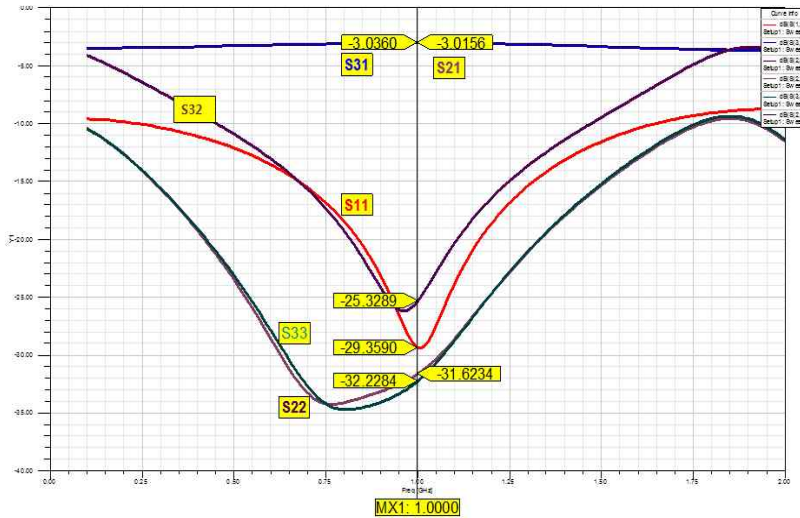
(b) 예측된 S-파라미터 (Predicted S-parameters)

그림 3. 결함점지구조로 소형화된 전력분배기

Fig. 3. Reduced power divider using defected ground structure



(a) 레이아웃 (Layout)



(b) 예측된 S-파라미터 (Predicted S-parameters)

그림 4. 가유전체 기판구조로 소형화한 전력분배기
Fig. 4. Reduced power divider using artificial dielectric substrate

그림 4(b)는 설계한 회로에 시뮬레이션 결과를 보여준다. 약 -3dB의 전력 분배특성과 -25dB 이하의 단자 정합특성, 그리고 -29.35dB의 격리도 특성을 보인다. 이 회로도 본 논문에서의 최종적인 소형화 회로와 비교 목적으로 사용된다.

V. 결합접지구조와 가유전체 기판구조를 결합하여 소형화한 전력분배기

이제 결합접지구조와 가유전체 기판구조를 모두 마이크로스트립 전송선로에 결합하여 회로의 크기를 더욱 소형화할 수 있다. 제2기판층의 바닥면에는 그림 3에 보인 것과 같은 결합접지구조 패턴이 형성되고, 제1유전체층 윗면에는 전력분배기 회로의 레이아웃이 형성된다. 그리고 제2유전체 층을 관통하는 다수의 비어홀이 구현된다.

그림 5(a)는 설계된 회로의 레이아웃과 다수의 비어홀, 그리고 사용된 결합접지구조를 투시한 도면을 보여주고 있다. 70.7Ω에 해당하는 분기 선로의 선폭은 0.95mm인데, 그림 4(a)에서 0.72mm였던 것과 비교하면 더 넓어진 결과를 보이고 있다. 50Ω 연결 선로의 길이를 제외한, 순수한 분배기 회로에 해당하는 면적은 24.5mm×19.18mm=469.91mm²이다. 위의 결합접지구조만을 이용하여 소형화한 회로의 55.67%, 가유전체 기판구조만을 이용하여 소형화한 회로의 79.43%의 크기를 가져 소형화의 정도가 더 우수함을 알 수 있다.

그림 5(b)는 설계한 회로에 성능을 HFSS로 예측한 시뮬레이션 결과를 보여준다. 약 -3dB의 전력 분배특성과 -25dB 이하의 단자 정합특성 및 격리도 특성을 보이고 있다. 소형화 설계 이후에도 전력분배기로서의 우수한 성능을 그대로 유지하고 있음을 알 수 있다.

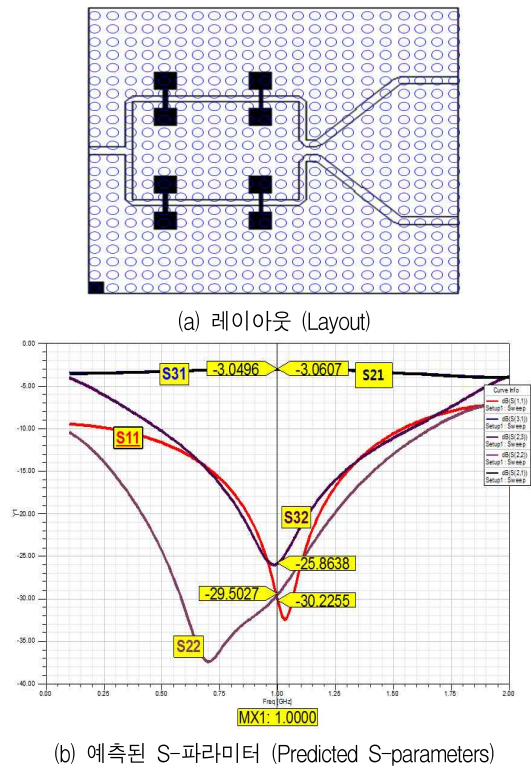
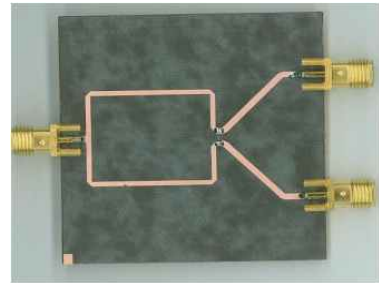


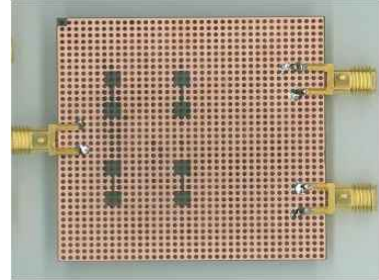
그림 5. 결합접지구조와 가유전체 기판구조로 소형화된 전력분배기
Fig. 5. Reduced power divider using artificial dielectric substrate

그림 6은 제작된 전력분배기의 사진을 보여주고 있다. 전술한 바와 같이 다수의 비어홀과 결합접지구조가 구현되는 아랫면 제2유전체는 두께가 31mils인 기판을, 전력분배기 회로가 구현되는 윗면 제1유전체는 두께가 5mils인 기판을 사용하였다. 두 기판 모두 비유전율은 2.2이다.

제작한 회로를 실제로 회로망 분석기(network analyzer)에 연결하여 그 성능을 나타내는 S-파라미터를 실제로 측정하여 그림 7에 보였다. 측정결과, 입, 출력 단자의 정합도(S11, S22)는 중심주파수에서 각각 -20.94dB와 -16.73dB였고, 출력단자간 격리도는 -23.11dB로 매우 양호한 특성을 보였다. 또한 두 출력에 분배되는 전력을 의미하는 S21과 S31은 각각 -3.19dB와 -3.32dB로 매우 우수한 전력분배비를 보여주었다. 매우 큰 비율로 회로가 소형화되었음에도 불구하고 측정된 성능은 비교적 매우 우수한 특성이라고 판단된다.



(a) 상면 레이아웃 (Layout on the upper layer)



(b) 바닥접지면 (DGS on the bottom layer combined with ADS structure)

그림 6. 제작된 전력분배기의 사진
Fig. 6. Photo of the fabricated power divider



그림 7. 제작된 전력분배기의 측정된 S-파라미터 성능
Fig. 7. Measured S-parameters of the fabricated size-reduced power divider

VI. 결론

본 연구에서는 결합접지구조와 가유전체 기판구조를 결합하여 동일한 물리적 길이의 전송선로라고 하더라도 전기적 길이가 크게 증가하는 특성을 이용하여, 크기가 크게 줄어든 전력분배기를 설계하고 실제 제작 및 측정을 통하여 성능을 검증하여 제안

한 설계 방법의 타당성을 검증하였다. 결합접지구조와 가유전체 기판구조는 표준형 전송선로에 추가적인 등가의 인덕턴스 및 커패시턴스를 부가해 주므로 전기적 길이가 크게 증가하는 특성을 가지기 때문에 이런 원리를 회로의 소형화에 이용하였다.

소형화된 전력분배기를 설계한 결과, 50Ω 특성 임피던스를 갖는 입출력 연결단자를 제외한 순수한 전력분배기 회로 부분의 면적이 크게 줄어들었는데, 결합접지구조만을 사용한 회로에 비하여는 55.67%의 크기를 가졌고, 가유전체 기판구조만을 이용하여 설계한 회로의 79.43%의 크기를 가졌다. 설계한 전력분배기를 실제로 측정한 결과, 입,출출력 단자 정합도는 각각 -20.94dB와 -16.73dB였고, 출력단자간 격리도는 -23.11dB로 우수하였다. 또한 두 출력단자로의 전력분배비는 각각 -3.19dB와 -3.32dB로 이상적인 특성에 매우 근접하였다.

설계 및 측정한 성능으로부터, 본 연구에서 언급된 소형화된 전력분배기 회로가 소형화 설계 이후에도 여전히 우수한 특성을 유지하고 있어서 제안한 방법이 타당함을 보여줄 수 있다. 따라서 제안한 소형화 설계 방법을 다른 종류의 무선시스템용 초고주파 회로에 폭넓게 응용될 수 있을 것으로 기대할 수 있으며 향후에도 추가적인 연구를 지속하여 결과를 발표할 예정이다.

References

- [1] E. J. Wilkinson, "An N-way Hybrid Power Divider", *IRE Trans. Microwave Theory Tech.*, Vol. 8, pp. 116-118, Jan. 1960.
- [2] D. M. Pozar, "*Microwave Engineering*", 3/e, John Wiley and Sons, Inc., New York, pp. 143-148, 2005.
- [3] V. Radisic, Y. Qian, and T. Itoh, "Broad Power Amplifier Using Dielectric Photonic Bandgap Structure", *IEEE Microwave Guide Wave Letters*, Vol. 8, No. 1, pp. 13-14, Jan. 1998.
- [4] F. R. Yang, K. P. Ma, Y. Qian, and T. Itoh, "A Uniplanar Compact Photonic-Bandgap (UC-PBG) Structure and its Applications for Microwave Circuits", *IEEE Trans. Microwave Theory Tech.*, Vol. 47, No. 8, pp. 1509-1514, Aug. 1999.
- [5] C. S. Kim, J. S. Park, D. Ahn, and J. B. Lim, "A Novel 1-D Periodic Defected Ground Structure for Planar Circuits", *IEEE Microwave Guide Wave Letters*, Vol. 10, No. 4, pp. 131-133, April 2000.
- [6] J. S. Lim, Y. T. Lee, C. S. Kim, D. Ahn, and S. Nam, "A Vertically Periodic Defected Ground Structure and Its Application in Reducing the Size of Microwave Circuits", *IEEE Microwave and Wireless Components Letters*, Vol. 12, No. 12, pp. 479-481, Dec. 2002.
- [7] M. Coulombe, H. V. Nguyen, and C. Caloz, "Substrate Integrated Artificial Dielectric (SIAD) Structure for Miniaturized Microstrip Circuits", *IEEE. Antenna and Wireless Propagation Letters*, Vol. 6, pp. 575-579, Dec. 2007.
- [8] J. Lim, K. Kwon, S. M. Han, and D. Ahn, "Application of Artificial Dielectric Substrate for Size Reduction of Unequal Power Dividers", *Journal of Korean Institute of Information Technology*, Vol. 10, No. 12, pp. 33-39, Dec. 2012.
- [9] J. Lim, C. Kim, D. Ahn, Y. Jeong, and S. Nam, "Design of Low-Pass Filters Using Defected Ground Structure", *IEEE Transactions on Microwave Theory and Techniques*, Vol. 53, No. 8, pp. 2539-2545, Aug. 2005.
- [10] K. C. Gupta, R. Garg, I. Bahl, and P. Bhartia, "*Microstrip Lines and Slotlines*", 2/e, Artech House, Boston, pp. 26-27, 1996.
- [11] B. C. Wadell, "*Transmission Line Design Handbook*", Artech House, Boston, pp. 93-115, 1991.
- [12] J. S. Lim, S. W. Lee, C. S. Kim, J. S. Park, D. Ahn, and S. Nam, "A 4:1 Unequal Wilkinson Power Divider", *IEEE Microwave and Wireless Components Letters*, Vol. 11, No. 3, pp. 124-126, March 2001.

저자소개

임 종 식 (Jongsik Lim)



1991년 2월 : 서강대 전자공학과 (공학사)
1993년 2월 : 서강대 대학원 전자공학과(공학석사)
2003년 2월 : 서울대 대학원 전기컴퓨터공학부(공학박사)
1993년 2월 ~ 2005년 2월 :

한국전자통신연구원 선임연구원
2005년 3월 ~ 현재 : 순천향대학교 전기공학과 재직중.
관심분야 : 초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등

권 경 훈 (Kyunghoon Kwon)



2012년 2월 : 순천향대학교 전기통신공학과(공학사)
2014년 2월 : 순천향대학교 대학원 전기통신시스템공학과 (공학석사)
관심분야 : 초고주파 무선 능동/수동 회로/부품 설계 분야 등

정 용 채 (Yongchae Jeong)



1989년 2월 : 서강대 전자공학과 (공학사)
1991년 2월 : 서강대 대학원 전자공학과(공학석사)
1996년 2월 : 서강대 대학원 전자공학과(공학박사)
1991년 2월 ~ 1998년 2월 :

삼성전자 정보통신본부 선임연구원
1998년 3월 ~ 현재 : 전북대학교 전자정보공학부 교수
관심분야 : RF, 마이크로파 회로 해석 및 설계, 이동통신 및 위성통신용 RF 시스템 등

안 달 (Dal Ahn)



1984년 2월 : 서강대 전자공학과 (공학사)
1986년 2월 : 서강대 대학원 전자공학과(공학석사)
1990년 8월 : 서강대 대학원 전자공학과(공학박사)
1990년 8월 ~ 1992년 8월 :

한국전자통신연구원 선임연구원
1992년 9월 ~ 현재 : 순천향대학교 전기공학과 재직중.
관심분야 : RF, 마이크로파 수동소자 해석 및 설계 등

한국정보기술학회논문지

The Journal of Korean Institute of Information Technology

Journal of KIIT, Vol. 12, No. 5, May 31, 2014. pISSN 1598-8619, eISSN 2093-7571

◆ 제어 및 시스템

시스템-온-칩을 위한 12비트 1MSps 연속 근사형 아날로그-디지털 변환기 설계	최성규, 성명우, 김성우, 류지열	01
이동 로봇 제어를 위한 안드로이드 스마트폰 어플리케이션 개발	김민지, 배설봉, 주문갑, 이원창	07
블록 기반의 2차원 리프팅 이산 웨이블릿 변환의 VLSI 구현	김송주	15
회로해석을 위한 전자부품의 모델링	조문택, 홍봉화	23

◆ 신호처리 및 이동통신

Newton Raphson Method를 이용한 도파관 안테나 슬롯 파라미터 추출	배민지	33
DGS와 가유전체 기판을 결합하여 소형화한 전력분배기	임종식, 권경훈, 정용채, 안달	43
휴부 단층합성 영상에서의 폐 분할 방법	채승훈, 반성범	51
TETRA 시스템에서의 Meta-data 추출	이준호, 신민수, 임제훈, 나선필, 송영준	59

◆ 유비쿼터스 컴퓨팅 및 네트워크

해시 스트링 기반 파일 유사도 측정 기법	오수진, 김선정, 김진, 고영웅	65
센서 네트워크의 데이터 수집기에 대한 프로토콜 설계 및 구현	이재권, 곽윤식	73
빅데이터 기술을 활용한 사이버 위협 예측 분석 모델	전덕조, 박동규	81
사용자 정책 기반 안드로이드 권한 모델 제안	김동민, 김희열	101
네트워크 가상화를 이용한 효율적인 논리적 이중화 네트워크 구현에 관한 연구	이용희, 김환석	107
시계열 분석을 이용한 Netflow 기반의 DDoS 공격 탐지	이상일, 김진, 최일준, 오창석	115

◆ 컴퓨터시스템 및 데이터베이스

동종처리기계의 총 작업소요시간 최소화 알고리즘	이상운	123
RDF 접근제어에서 RIF 추론을 고려한 효율적 권한 충돌 발견	김재훈	131
모바일 쇼핑의 고객만족에 영향을 미치는 가치인식과 긍정적 사용의도에 관한 연구	김창수, 주희엽	141
대상의 특징에 기반한 3D 프린터용 3D 모델 생성	한소희, 홍성익, 김남수, 김성석	149

◆ 멀티미디어 및 IT 융합

세분화된 평균값 필터 및 개선된 ELA를 이용한 디인터레이싱 연구	백경훈, 이상운	157
협업 필터링 기법을 이용한 수상 레저용 카약 설계	박병호, 박찬홍, 박종대, 성형경, 임이영	163
서비스기반의 소프트웨어 유지보수 성숙도 모델	김창재, 박제원	173
XML 기반 전자 의료 기록 데이터의 개인 정보 보호 기법 연구	고혜경	185

한국연구재단의 등재지

This journal was supported by the Korea Federation of Science and Technology Societies Grant funded by the Korea Government(MEST).



한국정보기술학회
Korean Institute of Information Technology
<http://www.ki-it.or.kr>

