



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2010년02월19일  
(11) 등록번호 10-0943049  
(24) 등록일자 2010년02월10일

(51) Int. Cl.  
H03F 1/32 (2006.01)  
(21) 출원번호 10-2007-0042283  
(22) 출원일자 2007년05월01일  
심사청구일자 2007년05월01일  
(65) 공개번호 10-2008-0091692  
(43) 공개일자 2008년10월14일  
(30) 우선권주장  
1020070034746 2007년04월09일 대한민국(KR)  
(56) 선행기술조사문헌  
US6734726 B2\*  
US6359509 B1\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
세원텔레텍 주식회사  
경기 안양시 동안구 관양2동 881번지  
(72) 발명자  
김철동  
경기도 과천시 중앙동 67 주공아파트 1007-402  
김홍기  
경기도 군포시 산본동 1092 장미아파트 1139-903호  
정용채  
전라북도 전주시 덕진구 덕진1가 664-14 전북대학교  
(74) 대리인  
김석현

전체 청구항 수 : 총 12 항

심사관 : 강성철

(54) 선형 RF 평형 전력 증폭기

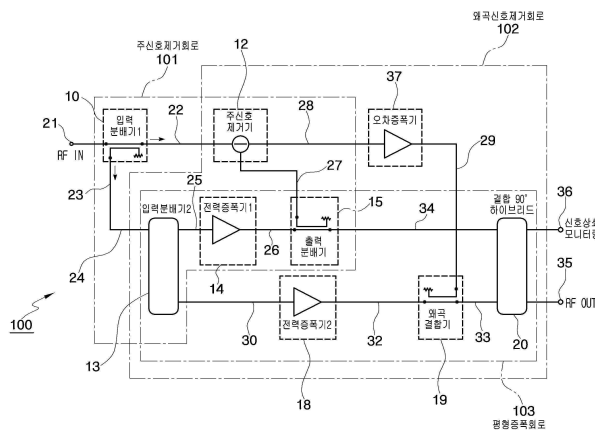
(57) 요약

본 발명은 선형 RF 평형 전력 증폭기에 관한 것으로,

RF 평형 전력 증폭기 회로에서 발생하는 왜곡성분을 상쇄시키기 위하여 평형증폭회로를 구성하는 하나의 전력 증폭기(14) 출력에서 추출한 신호를 활용하여 메인 전력 증폭기(18)에서 발생하는 왜곡신호를 동시에 상쇄시킬 수 있도록 하며, 또한 왜곡신호의 이득과 위상을 적절하게 조절해 줄 수 있는 선형 RF 평형 전력 증폭기를 제공한다.

따라서, 본 발명에 의하면 전체 RF 평형 전력 증폭기 회로에서 발생하는 왜곡신호가 최대한 상쇄된 원하는 선형의 증폭된 출력신호를 얻을 수 있다.

대표도 - 도1



**특허청구의 범위**

**청구항 1**

RF 입력신호(21)를 받아서 두 경로로 신호(22)(23)를 분배하여 후단의 주신호 제거기(12) 및 입력 분배기2(13)로 전달하는 입력 분배기1(10)와, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 전달된 입력신호(22)와 후단의 출력 분배기(15)에서 추출된 신호(27)를 합성하여 주신호가 상쇄된 왜곡신호를 출력하는 주신호 제거기(12)와, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 추출된 입력신호(23)를 전달받아 두 출력을 통하여 후단의 전력 증폭기1(14) 및 전력 증폭기2(18)로 신호(25)(30)를 전달하는 입력 분배기2(13)와, 상기 입력 분배기2(13)의 일측 출력에 연결되며 상기 입력 분배기2(13)에서 분배된 신호(25)를 증폭하는 전력 증폭기1(14)과, 상기 전력 증폭기1(14)에 의해 증폭된 신호(26)를 추출하여 상기 주신호 제거기(12)로 출력시키는 출력 분배기(15)를 포함하는 주신호제거회로(101)와;

상기 입력 분배기2(13)와 전력 증폭기1(14)과 출력분배기(15)를 포함하며, 상기 주신호 제거기(12)의 후단에 연결되며 상기 주신호 제거기(12)로부터 입력된 왜곡신호(28)를 증폭하는 오차 증폭기(37)와, 상기 입력 분배기2(13)의 타측 출력에 연결되며 상기 입력 분배기2(13)에서 분배된 신호(30)를 증폭하는 전력 증폭기2(18)와, 상기 전력 증폭기2(18) 및 오차 증폭기(37)에 연결되며 상기 전력 증폭기2(18)에 의해 증폭된 신호(32)와 상기 오차 증폭기(37)에 의해 증폭된 왜곡신호(29)를 입력으로 받아 결합된 두 신호를 출력하는 왜곡 결합기(19)와, 상기 출력 분배기(15) 및 왜곡 결합기(19)에 연결되며 상기 왜곡 결합기(19)를 통해 전달되는 두 신호(29)(32)가 결합된 출력신호(33)와 상기 출력 결합기(15)의 출력신호(34)를 합성하여 최종 출력(35)으로 왜곡신호의 상쇄가 최대로 이루어진 합성된 신호를 출력하는 결합 90° 하이브리드(20)를 포함하는 왜곡신호제거회로(102)와;

상기 입력 분배기2(13)와 전력 증폭기1(14)과 출력분배기(15)와 전력증폭기2(18)와, 왜곡 결합기(19)와, 결합 90° 하이브리드(20)를 포함하는 평형증폭회로(103)를 포함하는 RF 평형 전력 증폭기 회로(100)를;

포함하여서 이루어지는 것을 특징으로 하는 선형 RF 평형 전력 증폭기.

**청구항 2**

제1항에 있어서, 상기 입력 분배기1(10)와 입력 분배기2(13)의 사이에 입력신호(23)의 위상과 진폭을 조절하는 입력 위상/진폭 조절회로(11)를 더 구비하는 것을 특징으로 하는 선형 RF 평형 전력 증폭기.

**청구항 3**

제1항에 있어서, 상기 주신호 제거기(12)와 오차 증폭기(37) 사이에 왜곡신호의 위상과 진폭을 조절하는 왜곡 위상/진폭 조절회로(16)를 더 구비하는 것을 특징으로 하는 선형 RF 평형 전력 증폭기.

**청구항 4**

제1항에 있어서, 상기 전력 증폭기1(14)과 전력 증폭기2(18)의 각 입력단에 각 전력 증폭기1, 2(14)(18)로 입력되는 신호(25)(30)의 위상과 진폭을 조절하는 위상/진폭 조절기((38)(17)를 더 구비하는 것을 특징으로 하는 선형 RF 평형 전력 증폭기.

**청구항 5**

RF 입력신호(21)를 받아서 두 경로로 신호(22)(23)를 분배하여 후단의 주신호 제거기(12) 및 입력 분배기2(13)로 전달하는 입력 분배기1(10)와, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 전달된 입력신호(22)와 후단의 출력 분배기(15)에서 추출된 신호(27)를 합성하여 주신호가 상쇄된 왜곡신호를 출력하는 주신호 제거기(12)와, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 추출된 입력신호(23)의 위상과 진폭을 조절하여 출력하는 입력 위상/진폭 조절회로(11)와, 상기 입력 위상/진폭 조절회로(11)의 후단에 연결되며 두 출력을 통하여 후단의 전력 증폭기1(14) 및 전력 증폭기2(18)로 신호(25)(30)를 전달하는 입력 분배기2(13)와, 상기 입력 분배기2(13)의 일측 출력에 연결되며 입력 분배기2(13)의 일측 출력으로 분배되는 신호(25)의 위상과 진폭을 조절하는 위상/진폭 조절기(38), 상기 위상/진폭 조절기(38)의 후단에 연결되며 상기 위상/진폭 조절기(38)에 의해 위상과 진폭이 조절된 신호를 증폭하는 전력 증폭기1(14)과, 상기 전력 증폭기1(14)에 의해 증폭된 신호(26)를 추출하여 상기 주신호 제거기(12)로 추출된 신호(27)를 출력시키는 출력 분배기(15)를 포함하는 주신호제거회로(201)와;

상기 입력 분배기2(13)와 위상/진폭 조절기(38)와 전력 증폭기1(14)과 출력 분배기(15)를 포함하며, 상기 주신호 제거기(12)의 후단에 연결되며 상기 주신호 제거기(12)로부터 입력된 왜곡신호(28)의 위상과 진폭을 조절하는 왜곡 위상/진폭 조절회로(16)와, 상기 왜곡 위상/진폭 조절회로(16)의 후단에 연결되며 상기 왜곡 위상/진폭 조절회로(16)로부터 입력된 왜곡신호를 증폭하는 오차 증폭기(37)와, 상기 입력 분배기2(13)의 타측 출력에 연결되며 상기 입력 분배기2(13)에서 분배된 신호(30)의 위상과 진폭을 조절하는 위상/진폭 조절기(17)와, 상기 위상/진폭 조절기(17)의 후단에 연결되며 상기 위상/진폭 조절기(17)의 출력신호(31)를 증폭하는 전력 증폭기 2(18)와, 상기 전력 증폭기2(18) 및 오차 증폭기(37)에 연결되며 상기 전력 증폭기2(18)에 의해 증폭된 신호(32)와 상기 오차 증폭기(37)에 의해 증폭된 왜곡신호(29)를 입력으로 받아 결합된 두 신호를 출력하는 왜곡 결합기(19)와, 상기 출력 분배기(15) 및 왜곡 결합기(19)에 연결되며 상기 왜곡 결합기(19)를 통해 전달되는 두 신호(29)(32)가 결합된 출력신호(33)와 상기 출력 결합기(15)의 출력 신호(34)를 합성하여 출력(35)으로 왜곡신호의 상쇄가 최대로 이루어진 합성된 신호를 출력하는 결합 90° 하이브리드(20)를 포함하는 왜곡신호제거회로(202)와;

상기 입력 분배기2(13)와 위상/진폭 조절기((38)(17)와 전력 증폭기1(14)과 출력분배기(15)와 전력증폭기2(18)와, 왜곡 결합기(19)와, 결합 90° 하이브리드(20)를 포함하는 평형증폭회로(203)를 포함하는 RF 평형 전력 증폭기 회로(200)를;

포함하여서 이루어지는 것을 특징으로 하는 선형 RF 평형 전력 증폭기.

### 청구항 6

RF 입력신호(21)를 받아서 두 경로로 신호(22)(23)를 분배하여 후단의 주신호 제거기(12) 및 입력 분배기2(13)로 전달하는 입력 분배기1(10)와, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 전달된 입력신호(22)와 후단의 출력 분배기(15)에서 추출된 신호(27)를 합성하여 주신호가 상쇄된 왜곡신호를 출력하는 주신호 제거기(12)와, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 추출된 입력신호(23)의 위상과 진폭을 조절하여 출력하는 입력 위상/진폭 조절회로(11)와, 상기 입력 위상/진폭 조절회로(11)의 후단에 연결되며 두 출력을 통하여 후단의 전력 증폭기1(14) 및 전력 증폭기2(18)로 신호(25)(30)를 전달하는 입력 분배기2(13)와, 상기 입력 분배기2(13)의 일측 출력에 연결되며 입력 분배기2(13)의 일측 출력으로 분배되는 신호(25)를 증폭하는 전력 증폭기1(14)과, 상기 전력 증폭기1(14)에 의해 증폭된 신호(26)를 추출하여 상기 주신호 제거기(12)로 추출된 신호(27)를 출력시키는 출력 분배기(15)를 포함하는 주신호제거회로(301)와;

상기 입력 분배기2(13)와 위상/진폭 조절기(38)와 전력 증폭기1(14)과 출력분배기(15)를 포함하며, 상기 주신호 제거기(12)의 후단에 연결되며 상기 주신호 제거기(12)로부터 입력된 왜곡신호(28)의 위상과 진폭을 조절하는 왜곡 위상/진폭 조절회로(16)와, 상기 왜곡 위상/진폭 조절회로(16)의 후단에 연결되며 상기 왜곡 위상/진폭 조절회로(16)로부터 입력된 왜곡신호를 증폭하는 오차 증폭기(37)와, 상기 입력 분배기2(13)의 타측 출력에 연결되며 상기 입력 분배기2(13)에서 분배된 신호(30)의 위상과 진폭을 조절하는 위상/진폭 조절기(17)와, 상기 위상/진폭 조절기(17)의 후단에 연결되며 상기 위상/진폭 조절기(17)의 출력신호(31)를 증폭하는 전력 증폭기 2(18)와, 상기 전력 증폭기2(18) 및 오차 증폭기(37)에 연결되며 상기 전력 증폭기2(18)에 의해 증폭된 신호(32)와 상기 오차 증폭기(37)에 의해 증폭된 왜곡신호(29)를 입력으로 받아 결합된 두 신호를 출력하는 왜곡 결합기(19)와, 상기 출력 분배기(15) 및 왜곡 결합기(19)에 연결되며 상기 왜곡 결합기(19)를 통해 전달되는 두 신호(29)(32)가 결합된 출력신호(33)와 상기 출력 결합기(15)의 출력 신호(34)를 합성하여 출력(35)으로 왜곡신호의 상쇄가 최대로 이루어진 합성된 신호를 출력하는 결합 90° 하이브리드(20)를 포함하는 왜곡신호제거회로(302)와;

상기 입력 분배기2(13)와 위상/진폭 조절기(17)와 전력 증폭기1(14)과 출력 분배기(15)와 전력 증폭기2(18)와, 왜곡 결합기(19)와, 결합 90° 하이브리드(20)를 포함하는 평형증폭회로(303)를 포함하는 RF 평형 전력 증폭기 회로(300)를;

포함하여서 이루어지는 것을 특징으로 하는 선형 RF 평형 전력 증폭기.

### 청구항 7

제1항, 제5항, 제6항 중 어느 한 항에 있어서, 입력 결합기(10)의 출력과 주신호 제거기(12)의 입력 사이에 균지연 회로(41)를 설치함을 특징으로 하는 RF 평형 전력 증폭기.

**청구항 8**

제1항, 제5항, 제6항 중 어느 한 항에 있어서, 입력 결합기(10)의 출력과 주신호 제거기(12)의 입력 사이에 균지연 회로(41)를 설치하고, 상기 전력 증폭기(14)의 출력과 상기 결합 90° 하이브리드(20)의 일측 입력 사이에 저손실 균지연 회로(51)를 설치함과 동시에 상기 입력 분배기(13)의 출력과 상기 전력 증폭기(18)의 입력측에 균지연 회로(61)를 설치함을 특징으로 하는 RF 평형 전력 증폭기.

**청구항 9**

제1항, 제5항, 제6항 중 어느 한 항에 있어서, 상기 전력 증폭기(14)의 출력과 상기 결합 90° 하이브리드(20)의 일측 입력 사이에 저손실 균지연 회로(51)를 설치함과 동시에 상기 입력 분배기(13)의 출력과 상기 전력 증폭기(18)의 입력측에 균지연 회로(61)를 설치함을 특징으로 하는 RF 평형 전력 증폭기.

**청구항 10**

RF 입력신호(121)를 받아서 두 경로로 신호(122)(123)를 분배하여 후단의 주신호 제거기(112) 및 입력 분배기(113)로 전달하는 입력 분배기(110)과, 상기 입력 분배기(110)의 후단에 연결되며 상기 입력 분배기(110)로부터 전달된 입력신호(122)와 후단의 출력 분배기(115)에서 추출된 신호(127)를 합성하여 주신호가 상쇄된 왜곡 신호를 출력하는 주신호 제거기(112)와, 상기 입력분배기(110)의 후단에 연결되며 상기 입력 분배기(110)로부터 추출된 입력신호(123)를 전달받아 두 출력을 통하여 후단의 전력 증폭기(114) 및 전력 증폭기(118)로 신호(125)(130)를 전달하는 입력 분배기(113)와, 상기 입력 분배기(113)의 일측 출력에 연결되며 상기 입력 분배기(113)에서 분배된 신호(125)를 증폭하는 전력 증폭기(114)과, 상기 전력 증폭기(114)에 의해 증폭된 신호(126)를 추출하여 상기 주신호 제거기(112)로 출력시키는 출력 분배기(115)를 포함하는 주신호 제거회로(601)와 상기 입력 분배기(113)와 전력 증폭기(114)와 출력 분배기(115)를 포함하며, 상기 입력 분배기(113)의 타측 출력에 연결되며 상기 입력 분배기(113)에서 분배된 신호(130)를 증폭하는 전력 증폭기(118)와, 상기 출력 분배기(115) 및 전력 증폭기(118)에 연결되며 상기 전력 증폭기(118)를 통해 전달되는 증폭된 신호(132) 및 상기 출력 분배기(115)를 통해 전달되는 증폭된 신호(134)를 결합하여 후단의 왜곡결합기(119)로 출력하는 결합 90° 하이브리드(120)를 포함하는 평형증폭회로(603)와; 상기 주신호 제거기(112)와 입력 분배기(113)와 전력 증폭기(114)(118)와 출력 분배기(115)와 결합 90° 하이브리드(120)를 포함하며, 상기 주신호 제거기(112)의 후단에 연결되며 상기 주신호 제거기(112)로부터 입력된 왜곡신호(128)를 증폭하는 오차 증폭기(137)와, 상기 결합 90° 하이브리드(120) 및 오차 증폭기(137)에 연결되며 상기 결합 90° 하이브리드(120)로부터 전달되는 결합된 신호(135) 및 상기 오차증폭기(137)로부터 전달되는 증폭된 왜곡신호(129)를 입력으로 받아서 그의 출력(138)으로 왜곡신호의 상쇄가 최대로 이루어진 합성된 신호를 출력하는 왜곡 결합기(119)를 포함하는 왜곡 신호제거회로(602)를 포함하여서 이루어진 RF 평형 전력 증폭기 회로.

**청구항 11**

제10항에 있어서, 상기 입력 분배기(110)와 입력 분배기(113)의 사이에 입력신호(123)의 위상과 진폭을 조절하는 입력 위상/진폭 조절회로(111)를 구비하고, 상기 주신호 제거기(112)와 오차 증폭기(137) 사이에 왜곡신호의 위상과 진폭을 조절하는 왜곡 위상/진폭 조절회로(116)를 구비하며, 상기 전력 증폭기(118)의 입력 단에 전력 증폭기(118)로 입력되는 신호(130)의 위상과 진폭을 조절하는 위상/진폭 조절기(117)를 더 구비하는 것을 특징으로 하는 선형RF 평형 전력 증폭기.

**청구항 12**

제10항, 제11항 중 어느 한 항에 있어서, 입력 결합기(110)의 출력과 주신호 제거기(112)의 입력 사이에 균지연 회로(141)를 설치하고, 상기 전력 증폭기(114)의 출력과 상기 결합 90° 하이브리드(120)의 일측 입력 사이에 저손실 균지연 회로(151)를 설치함과 동시에 상기 전력 증폭기(118)의 입력 단에 전력 증폭기(118)로 입력되는 신호(130)의 위상과 진폭을 조절하는 위상/진폭 조절기(117)의 입력측에 균지연 회로(161)를 설치함을 특징으로 하는 RF 평형전력 증폭기.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- [0019] 본 발명은 RF 평형 전력 증폭기에 관한 것으로서, 보다 상세하게는 RF 평형 전력 증폭기 회로에서 발생하는 왜곡성분을 상쇄시키기 위하여 평형증폭회로를 구성하는 하나의 전력 증폭기에서 추출한 신호를 활용하는 선형 RF 평형 전력 증폭기에 대한 것이다.
- [0020] 일반적으로 RF 전력 증폭기는 통신 분야를 포함한 다양한 분야에서 이용된다. 이상적인 RF 전력 증폭기의 전달함수는 선형적이다. 이는 RF 전력 증폭기의 입력에 인가된 신호가 RF 전력 증폭기의 출력단에서 전력 증폭기의 이득만큼 왜곡 없이 증폭되어 나타난다는 의미이다. 그러나 기존의 RF 전력 증폭기는 전달함수에 어느 정도의 비선형성을 포함하고 있으며, 이는 특히 고출력 레벨에서는 아주 큰 영향을 나타낸다. 이러한 비선형성으로 인하여 RF 전력 증폭기는 출력단에는 원하는 신호 외에 혼변조 왜곡신호가 발생한다.
- [0021] 이러한 RF 전력 증폭기 출력단의 왜곡은 허용범위를 넘어서 발생할 수도 있다. 예를 들어 많은 CDMA(code division multiple access; 부호분할다중접속) 변조와 관련된 표준에서 요구하는 규격을 맞추기 위하여, 전력 증폭기의 출력단에서는 매우 낮은 레벨의 왜곡성분만이 허용된다. 만약 특정 형태의 선형화 및 왜곡 성분 감소 기법이 사용되지 않는다면, RF 전력 증폭기는 매우 낮은 효율을 나타낼 것이며, 고가의 부품을 사용해야만 할 것이다.
- [0022] 많은 왜곡 감소 기법은 주 RF 전력 증폭기에서 발생하는 왜곡성분을 제거하기 위해 왜곡 발생기를 사용한다. 이러한 기법은 일반적으로 저전력 왜곡 신호발생기의 비선형 전달함수가 주 RF 전력 증폭기의 비선형 전달함수와 거의 유사하거나 역의 특성을 갖는다는 사실을 가정하고 있다. 비선형 전달함수로 표현되는 왜곡 발생기의 출력신호는 RF 전력 증폭기의 출력에서 발생하는 왜곡신호와 상쇄되는 신호를 발생시키기 위하여 추출되도록 사용된다. 이러한 기법의 단점은 왜곡신호 발생기의 비선형 전달함수가 주 RF 전력 증폭기의 비선형 전달함수와 정확히 같을 때에 왜곡신호의 상쇄가 일어날 수 있다는 것이다. 이러한 비선형 전달함수를 맞추어 주는 것은 매우 어려운 일이다.
- [0023] 또, 다른 왜곡 감소 기법인 피드포워드(Feedforward) 기법을 통하여 왜곡신호 발생기의 비선형 전달함수가 주 RF 전력 증폭기 전달함수와 일치해야 한다는 어려운 조건을 극복할 수 있다. 그 대신 피드포워드 기법은 주 RF 전력 증폭기의 출력신호를 추출하는 방법을 사용한다. 주 RF 전력 증폭기의 출력신호에는 원하는 신호성분 뿐만 아니라 전력 증폭기에서 발생한 왜곡신호가 포함되어 있다. 추출된 주 RF 전력 증폭기의 출력신호는 추출된 전체 시스템의 입력신호와 상쇄적으로 결합되며, 그 결과로 주 RF 전력 증폭기에서 발생한 왜곡신호만 남게 된다. 주신호가 제거된 왜곡신호는 주 RF 전력 증폭기의 출력 단에 추가된 오차 증폭기(Error Power Amplifier)에 의하여 증폭되며, 오차 증폭기의 출력 단에서 주 RF 전력 증폭기의 출력신호와 결합될 때 왜곡신호의 상쇄가 잘 일어날 수 있도록 크기와 위상을 조절해 주어야 한다. 피드포워드 왜곡 감소 기법의 단점은 오차 증폭기의 전력 용량이 주신호가 제거된 왜곡신호의 크기에 의하여 결정된다는 점이다. 또한 RF 전력 증폭기의 출력 신호들이 오차 증폭기를 통해 증폭된 왜곡 신호와 상쇄적으로 결합하기 위해서는 군지연(group delay) 회로를 거쳐야 하며, 이때 RF 전력 증폭기의 신호 감쇄를 동반한다. 피드포워드 기법은 왜곡이 작은 전력 증폭기에 적용되었을 때에는 뛰어난 개선 효과를 나타내지만, 전력 증폭기가 최대 전력 레벨 근처에서 동작하여 과도한 왜곡성분이 발생하는 경우에 적용되면 매우 큰 용량의 오차 증폭기를 요구하게 되며, 이는 많은 응용 사례에 있어서 적용하기에 실용적이지 못하여 불만족스러울 것이다.
- [0024] 위에서 언급한 내용과 같이 RF 전력 증폭기의 전체 동작 영역에 대하여 선형성 개선 효과를 낼 수 있는 선형화 기법의 필요성은 명백한 사실이며, 특히 최대 전력 레벨에서 동작하면서 동시에 용량이 크지 않은 오차 증폭기를 요구하는 경우에 필수적인 기술이다.
- [0025] 또한 평형 증폭기 또는 평형 구조의 RF 회로는 우수한 입출력 반사 특성 및 격리 특성을 가져서, 전체 증폭기 또는 RF 시스템의 안정성을 제고하기 위해 일반적으로 많이 채택되는 구조이다.

**발명이 이루고자 하는 기술적 과제**

- [0026] 본 발명은 전술한 바와 같은 종래의 제반 문제점을 해결하기 위하여 안출된 것으로,
- [0027] 본 발명의 목적은 평형증폭회로를 구성하는 하나의 전력 증폭기1 출력에서 추출한 신호를 활용하여 메인 전력 증폭기2에서 발생하는 혼변조 왜곡성분을 최대한 감쇄시켜 RF 평형 전력 증폭기 회로의 출력으로 원하는 선형성



의 증폭된 신호를 얻도록 하는데 있다.

[0028] 본 발명의 다른 목적은 주신호가 제거된 왜곡신호를 원하는 레벨까지 증폭할 때, 주신호가 제거된 왜곡신호를 메인 전력 증폭기2의 출력단 또는 평형증폭회로의 출력단에 설치된 왜곡 결합기를 통해 인가하여 RF 평형 전력 증폭기 회로 전체에서 발생하는 왜곡 성분을 감소시키도록 함으로써, 전력 증폭기1의 출력 단에 추가적인 왜곡 신호 결합기를 필요로 하지 않도록 하는 데 있다.

**발명의 구성 및 작용**

[0029] 이와 같은 목적을 달성하기 위한 본 발명의 선형 RF 평형 전력 증폭기는,

[0030] RF 입력신호(21)를 받아서 두 경로로 신호(22)(23)를 분배하여 후단의 주신호 제거기(12) 및 입력 분배기2(13)로 전달하는 입력 분배기1(10)과, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 전달된 입력신호(22)와 후단의 출력 분배기(15)에서 추출된 신호(27)를 합성하여 주신호가 상쇄된 왜곡신호를 출력하는 주신호 제거기(12)와, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 추출된 입력신호(23)를 전달받아 두 출력을 통하여 후단의 전력 증폭기1(14) 및 전력 증폭기2(18)로 신호(25)(30)를 전달하는 입력 분배기2(13)와, 상기 입력 분배기2(13)의 일측 출력에 연결되며 상기 입력 분배기2(13)에서 분배된 신호(25)를 증폭하는 전력 증폭기1(14)과, 상기 전력 증폭기1(14)에 의해 증폭된 신호(26)를 추출하여 상기 주신호 제거기(12)로 출력시키는 출력 분배기(15)를 포함하는 주신호제거회로(101)와; 상기 주신호 제거기(12)와 입력 분배기2(13)와 전력 증폭기1(14)과 출력분배기(15)를 포함하며, 상기 주신호 제거기(12)의 후단에 연결되며 상기 주신호 제거기(12)로부터 입력된 왜곡신호(28)를 증폭하는 오차 증폭기(37)와, 상기 입력 분배기2(13)의 타측 출력에 연결되며 상기 입력 분배기2(13)에서 분배된 신호(30)를 증폭하는 전력 증폭기2(18)와, 상기 전력 증폭기2(18) 및 오차 증폭기(37)에 연결되며 상기 전력 증폭기2(18)에 의해 증폭된 신호(32)와 상기 오차 증폭기(37)에 의해 증폭된 왜곡신호(29)를 입력으로 받아 결합된 두 신호를 출력하는 왜곡 결합기(19)와, 상기 출력 분배기(15) 및 왜곡 결합기(19)에 연결되며 상기 왜곡 결합기(19)를 통해 전달되는 두 신호(29)(32)가 결합된 출력신호(33)와 상기 출력 결합기(15)의 출력 신호(34)를 합성하여 RF 평형 전력 증폭기 회로(100)의 출력(35)으로 왜곡신호의 상쇄가 최대로 이루어진 합성된 신호를 출력하는 결합 90° 하이브리드(20)를 포함하는 왜곡신호제거회로(102)와; 상기 입력 분배기2(13)와 전력 증폭기1(14)과 출력 분배기(15)와 전력 증폭기2(18)와, 왜곡 결합기(19)와, 결합 90° 하이브리드(20)를 포함하는 평형증폭회로(103)를 포함하여서 이루어진 RF 평형 전력 증폭기 회로(100)를 제공함을 특징으로 한다.

[0031] 또한 본 발명의 선형 RF 평형 전력 증폭기는,

[0032] RF 입력신호(21)를 받아서 두 경로로 신호(22)(23)를 분배하여 후단의 주신호 제거기(12) 및 입력 분배기2(13)로 전달하는 입력 분배기1(10)와, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 전달된 입력신호(22)와 후단의 출력 분배기(15)에서 추출된 신호(27)를 합성하여 주신호가 상쇄된 왜곡신호를 출력하는 주신호 제거기(12)와, 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 추출된 입력신호(23)의 위상과 진폭을 조절하여 출력하는 입력 위상/진폭 조절회로(11)와, 상기 입력 위상/진폭 조절회로(11)의 후단에 연결되며 두 출력을 통하여 후단의 전력 증폭기1(14) 및 전력 증폭기2(18)로 신호(25)(30)를 전달하는 입력 분배기2(13)와, 상기 입력 분배기2(13)의 일측 출력에 연결되며 입력 분배기2(13)의 일측 출력으로 분배되는 신호(25)의 위상과 진폭을 조절하는 위상/진폭 조절기(38), 상기 위상/진폭 조절기(38)의 후단에 연결되며 상기 위상/진폭 조절기(38)에 의해 위상과 진폭이 조절된 신호를 증폭하는 전력 증폭기1(14)과, 상기 전력 증폭기1(14)에 의해 증폭된 신호(26)를 추출하여 상기 주신호 제거기(12)로 출력시키는 출력 분배기(15)를 포함하는 주신호제거회로(201)와; 상기 주신호 제거기(12)와 입력 분배기2(13)와 위상/진폭 조절기(38)와 전력 증폭기1(14)과 출력분배기(15)를 포함하며, 상기 주신호 제거기(12)의 후단에 연결되며 상기 주신호 제거기(12)로부터 입력된 왜곡신호(28)의 위상과 진폭을 조절하는 왜곡 위상/진폭 조절회로(16)와, 상기 왜곡 위상/진폭 조절회로(16)의 후단에 연결되며 상기 왜곡 위상/진폭 조절회로(16)로부터 입력된 왜곡신호를 증폭하는 오차 증폭기(37)와, 상기 입력 분배기2(13)의 타측 출력에 연결되며 상기 입력 분배기2(13)에서 분배된 신호(30)의 위상과 진폭을 조절하는 위상/진폭 조절기(17)와, 상기 위상/진폭 조절기(17)의 후단에 연결되며 상기 위상/진폭 조절기(17)의 출력신호(31)를 증폭하는 전력 증폭기2(18)와, 상기 전력 증폭기2(18) 및 오차 증폭기(37)에 연결되며 상기 전력 증폭기2(18)에 의해 증폭된 신호(32)와 상기 오차 증폭기(37)에 의해 증폭된 왜곡신호(29)를 입력으로 받아 결합된 두 신호를 출력하는 왜곡 결합기(19)와, 상기 출력 분배기(15) 및 왜곡 결합기(19)에 연결되며 상기 왜곡 결합기(19)를 통해 전달되는 두 신호(29)(32)가 결합된 출력신호(33)와 상기 출력 결합기(15)의 출력신호(34)를 합성하여 RF 평형 전력 증폭기 회로(200)의 출력(35)으로 왜곡신호의 상쇄가 최대로 이루어진 합성

된 신호를 출력하는 결합 90° 하이브리드(20)를 포함하는 왜곡신호제거회로(202)와, 상기 입력 분배기2(13)와 위상/진폭 조절기((38)(17)와 전력 증폭기1(14)과 출력 분배기(15)와 전력 증폭기2(18)와, 왜곡 결합기(19)와, 결합 90° 하이브리드(20)를 포함하는 평형증폭회로(203)를 포함하여서 이루어지는 RF 평형 전력 증폭기 회로(200)를 제공함을 특징으로 한다.

- [0033] 또한 본 발명의 선형 RF 평형 전력 증폭기는,
- [0034] 입력 분배기2(13)와 전력 증폭기1(14) 사이에 설치된 위상/진폭 조절기(38)가 생략된 RF 평형 전력 증폭기 회로(300)를 구성할 수도 있다.
- [0035] 또한 본 발명의 선형 RF 평형 전력 증폭기는,
- [0036] 입력 분배기1(10)에서 분기된 입력신호(22) 및 출력 결합기(15)에서 추출된 신호(27)의 군지연 시간 정합을 위해 입력 분배기1(10)의 출력과 주신호 제거기(12)의 입력측 사이에 군지연 회로(41)를 설치한 주신호제거회로(401)를 구성함으로써 주신호 제거기(12)에서의 주신호 제거 가능대역을 보다 넓일 수 있는 RF 평형 전력 증폭기 회로(400)를 제공함을 특징으로 한다.
- [0037] 또한 본 발명의 선형 RF 평형 전력 증폭기는,
- [0038] 왜곡결합기(19)의 두 입력신호인 주신호가 제거된 왜곡신호(29)와 전력증폭기2(18)의 출력신호 사이의 군지연 시간 정합을 위하여 출력 분배기(15)와 결합 90° 하이브리드(20)사이에 저손실 군지연 회로(51)를 설치함과 동시에 입력 분배기2(13)의 출력(30)과 위상/진폭 조절기(17) 사이에 군지연 회로(61)를 설치한 왜곡신호제거회로(502) 및 평형증폭회로(503)를 구성함으로써 출력(35)으로 왜곡신호의 상쇄가 최대로 이루어진 원하는 선형성의 증폭신호를 얻을 수 있는 RF 평형 전력 증폭기 회로(500)를 제공함을 특징으로 한다.
- [0039] 또한 본 발명의 다른 용례로써,
- [0040] RF 입력신호(121)를 받아서 두 경로로 신호(122)(123)를 분배하여 후단의 주신호 제거기(112) 및 입력 분배기 2(113)로 전달하는 입력 분배기1(110)과, 상기 입력 분배기1(110)의 후단에 연결되며 상기 입력 분배기1(110)로부터 전달된 입력신호(122)와 후단의 출력 분배기(115)에서 추출된 신호(127)를 합성하여 주신호가 상쇄된 왜곡신호를 출력하는 주신호 제거기(112)와, 상기 입력 분배기1(110)의 후단에 연결되며 상기 입력 분배기1(110)로부터 추출된 입력신호(123)를 전달받아 두 출력을 통하여 후단의 전력 증폭기1(114) 및 전력 증폭기2(118)로 신호(125)(130)를 전달하는 입력 분배기2(113)와, 상기 입력 분배기2(113)의 일측 출력에 연결되며 상기 입력 분배기2(113)에서 분배된 신호(125)를 증폭하는 전력 증폭기1(114)과, 상기 전력 증폭기1(114)에 의해 증폭된 신호(126)를 추출하여 상기 주신호 제거기(112)로 출력시키는 출력 분배기(115)를 포함하는 주신호제거회로(601)와; 상기 입력 분배기2(113)와 전력 증폭기1(114)와 출력 분배기(115)를 포함하며, 상기 입력 분배기2(113)의 타측 출력에 연결되며 상기 입력 분배기2(113)에서 분배된 신호(130)를 증폭하는 전력 증폭기2(118)와, 상기 출력 분배기(115) 및 전력 증폭기2(118)에 연결되며 상기 전력 증폭기(118)를 통해 전달되는 증폭된 신호(132) 및 상기 출력 분배기(115)를 통해 전달되는 증폭된 신호(134)를 결합하여 후단의 왜곡 결합기(119)로 결합된 합성신호(135)를 출력하는 결합 90° 하이브리드(20)를 포함하는 평형증폭회로(603)와; 상기 주신호 제거기(112)와 입력 분배기2(113)와 전력 증폭기1, 2(114)(118)와 출력 분배기(115)와 결합 90° 하이브리드(120)를 포함하며, 상기 주신호 제거기(112)의 후단에 연결되며 상기 주신호 제거기(112)로부터 입력된 왜곡신호(128)를 증폭하는 오차 증폭기(137)와, 상기 결합 90° 하이브리드(120) 및 오차 증폭기(37)에 연결되며 상기 결합 90° 하이브리드(120)로부터 전달되는 결합된 합성신호(135) 및 상기 오차 증폭기(137)로부터 전달되는 증폭된 왜곡신호(129)를 입력으로 받아서 그의 출력(138)으로 왜곡신호의 상쇄가 최대로 이루어진 합성된 신호를 출력하는 왜곡 결합기(119)를 포함하는 왜곡신호제거회로(602)를 포함하여서 이루어진 RF 평형 전력 증폭기 회로(600)를 제공함을 특징으로 한다.
- [0041] 이하, 본 발명을 첨부된 예시 도면을 참조하여 보다 상세하게 설명한다.
- [0042] 도 1은 RF 평형 전력 증폭기 회로(100)의 최종 출력에서 발생하는 왜곡을 감소시키기 위하여 전력 증폭기1(14)에서 발생하는 왜곡신호를 추출하여 활용함으로써 출력 효율을 개선시킨 선형 RF 평형 전력 증폭기의 기본이 되는 회로를 예시한 블록도이다. 도 2 내지 도 8은 본 발명의 기본 회로를 응용한 여러 형태의 다른 실시예를 예시한 회로 블록도이고, 도 9는 본 발명에 따른 선형 RF 평형 증폭기 회로의 비교실험결과 그래프이다.
- [0043] 도시한 바와 같이 본 발명의 선형 RF 평형 전력 증폭기는,
- [0044] RF 입력신호(21)에서 주신호를 제거하는 주신호제거회로(101)와, RF 입력신호(21)를 증폭하는 평형증폭회로

(103)와, 출력분배기(15)에서 추출한 왜곡신호를 활용하여 평형증폭회로(103)의 출력에서 발생하는 왜곡성분을 감소시켜 주는 왜곡신호제거회로(102)의 기본 구성을 갖는 RF 평형 전력 증폭기 회로(100) 및 이의 응용 회로인 RF 평형전력 증폭기 회로(200)(300)(400)(500)로도 구성할 수 있다.

[0045] 상기 RF 평형 전력 증폭기 회로(100)를 구성하는 주신호제거회로(101)는,

[0046] RF 입력신호(21)를 받아서 두 경로로 입력신호(22)(23)를 분배하여 후단의 주신호 제거기(12) 및 입력 분배기 2(13)로 신호를 분배하여 전달하는 입력 분배기1(10)를 구비하며, 상기 입력 분배기1(10)의 후단에는 주신호 제거기(12)와 입력 분배기2(13)가 연결 구비되는데, 상기 주신호 제거기(12)는 상기 입력 분배기1(10)로부터 전달된 입력신호(22)와 후단의 출력 분배기(15)에서 추출된 신호(27)를 합성하여 주신호가 상쇄된 왜곡신호를 만들어 낸다. 그리고 상기 입력분배기2(13)는 상기 입력 분배기1(10)로부터 추출된 입력신호(23)를 전달받아 그의 두 출력을 통하여 후단의 전력 증폭기1(14) 및 전력 증폭기2(18)로 증폭된 신호(25)(30)를 출력한다. 상기 입력 분배기2(13)의 두 출력에는 전력 증폭기1(14)과 전력 증폭기(18)이 연결되는데, 상기 입력 분배기2(13)의 일측 출력에 연결된 전력 증폭기1(14)은 상기 입력 분배기2(13)에서 분배된 신호(25)를 증폭하여 후단에 연결된 출력 분배기(15)로 증폭된 신호(26)를 전달하며, 상기 입력 분배기2(13)의 타측 출력에 연결되는 전력 증폭기2(18)는 상기 입력 분배기2(13)에서 분배 출력된 신호(30)를 증폭하여 후단에 연결된 왜곡 결합기(19)로 증폭된 신호(32)를 전달한다.

[0047] 상기 RF 평형 전력 증폭기 회로(100)를 구성하는 평형증폭회로(103)는,

[0048] 상기 주신호제거회로(101)을 구성하는 입력 분배기2(13)와 전력 증폭기1(14)과 출력 결합기(15)를 포함한다. 그리고 상기 입력 분배기2(13)의 타측 출력에 연결되는 전력 증폭기2(18)를 구비한다. 상기 전력 증폭기2(18)는 상기 입력 분배기2(13)에서 분배된 신호(30)를 증폭하여 후단에 연결된 왜곡 결합기(19)로 증폭된 신호(32)를 전달한다. 그리고 상기 전력 증폭기2(18) 및 오차 증폭기(37)에 연결되는 왜곡 결합기(19)를 구비한다. 상기 왜곡 결합기(19)는 상기 전력 증폭기2(18)를 통해 전달되는 증폭된 신호(32)와 상기 오차 증폭기(37)를 통해 전달되는 증폭된 왜곡신호(29)를 입력으로 받아서 그의 출력으로 결합된 신호(33)를 출력한다. 그리고 상기 출력 분배기(15) 및 왜곡 결합기(19)에 연결되는 결합 90° 하이브리드(20)를 구비하는데, 상기 결합 90° 하이브리드(20)는 상기 왜곡 결합기(19)를 통해 전달되는 두 신호(29)(32)가 결합된 신호(33)와 상기 출력 결합기(15)를 통해 전달되는 증폭된 신호(34)를 합성한다.

[0049] 상기 RF 평형 전력 증폭기 회로(100)를 구성하는 왜곡신호제거회로(102)는,

[0050] 상기 주신호제거회로(101)를 구성하는 입력 분배기2(13)와 전력 증폭기1(14)과 출력 분배기(15)와 주신호 제거기(12)를 포함한다. 그리고 상기 평형증폭회로(103)를 구성하는 입력 분배기2(13)와 전력 증폭기1(14)과 출력 분배기(15)와 전력 증폭기2(18)와 왜곡 결합기(19)와 결합 90° 하이브리드(20)를 포함한다. 그리고 상기 주신호 제거기(12)와 왜곡 결합기(19)의 사이에 설치되는 오차 증폭기(37)를 포함하여 이루어진다. 상기 오차 증폭기(37)에서는 상기 주신호 제거기(12)로부터 전달되는 주신호가 제거된 왜곡신호(28)를 증폭하여 증폭된 신호(29)를 그의 출력에 연결된 왜곡 결합기(19)로 전달한다. 상기 왜곡 결합기(19)에서는 입력된 두 신호(29)(32)를 결합해서 결합된 신호(33)를 그의 출력에 연결된 결합 90° 하이브리드(20)로 전달한다. 상기 결합 90° 하이브리드(20)에서는 상기 왜곡 결합기(19)를 통하여 전달된 신호(33)와 상기 출력 분배기(15)를 통하여 전달되는 신호(34)를 결합 합성하여 출력한다. 따라서 RF 평형 전력 증폭기 회로(100)의 최종 출력(35)에는 왜곡신호의 상쇄가 최대로 이루어진 원하는 선형성의 RF 증폭신호가 출력된다.

[0051] 여기서 본 발명의 선형 RF 평형 전력 증폭기는 이득 및 효율을 높이기 위한 여러 형태의 변형된 회로를 구성할 수 있는데, 도 2 및 도 3의 예시와 같이 위상/진폭 조절회로를 적용하여 이득과 효율이 개선된 선형 RF 평형 전력 증폭기를 구현할 수 있다.

[0052] 도시한 바와 같이 입력 분배기1(10)과 입력 분배기2(13)의 사이에 입력 위상/진폭 조절회로(11)를 추가하는 경우는 상기 입력 분배기1(10)에서 추출된 입력신호(23)의 위상과 진폭을 조절할 수 있으므로 그로 인해 주신호 제거기(12)에서의 주신호 제거 효율을 높일 수 있고, 또한 RF 평형 전력 증폭기 회로의 최종 출력 효율을 높일 수 있다.

[0053] 바람직하게는 도 2의 예시와 같이 입력 분배기1(10)과 입력 분배기2(13)의 사이에 입력 위상/진폭 조절회로(11)를 설치함과 동시에 주신호 제거기(12)와 오차 증폭기(37) 사이에 위상/진폭 조절회로(16)를 설치하고, 전력 증폭기1(14)과 전력 증폭기2(18)의 각 입력단에 위상/진폭 조절기((38)(17)를 설치하여 RF 평형 전력 증폭기 회로(200)를 구성하거나, 또는 도 3의 예시와 같이 입력 분배기1(10)과 입력 분배기2(13)의 사이에 입력 위상/진



폭 조절회로(11)를 설치함과 동시에 주신호 제거기(12)와 오차 증폭기(37) 사이에 위상/진폭 조절회로(16)를 설치하고, 전력 증폭기2(18)의 입력단에만 위상/진폭 조절기(17)를 설치함으로써 RF 평형 전력 증폭기 회로(300)를 구성함으로써, 최종 출력단(35)에서 왜곡 신호가 최대한 상쇄된 원하는 신호를 얻도록 회로를 구성할 수 있다.

- [0054] 이득과 효율이 개선된 본 발명의 선형 RF 평형 전력 증폭기를 도 2를 참조하여 상세히 설명한다.
- [0055] 도 1 도시의 RF 평형 전력 증폭기 회로(100) 구성 중, 입력 분배기2(13)의 앞단에 입력 위상/진폭 조절회로(11)를 설치하고, 오차 증폭기(37)의 앞단에 왜곡 위상/진폭 조절회로(16)를 설치하며, 두 전력 증폭기1, 2(14)(18)의 각 앞단에 위상/진폭 조절기(38)(17)를 각각 설치하여서 이득과 효율이 개선되도록 RF 평형 전력 증폭기 회로(200)를 구성한다. 동 RF 평형 전력 증폭기 회로(200)는 주신호제거회로(201)와 왜곡신호제거회로(202)와 평형증폭회로(203)로 구성된다.
- [0056] 동 RF 평형 전력 증폭기 회로(200)를 구성하는 상기 주신호 제거회로(201)는,
- [0057] 입력 분배기1(10)과 주신호 제거기(12)와 RF 입력신호(21)를 받아서 두 경로로 신호(22)(23)를 분배하여 후단의 주신호 제거기(12) 및 입력 분배기2(13)로 신호를 전달하는 입력 분배기1(10)를 구비하며, 그리고 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 전달된 입력신호(22)와 후단의 출력 분배기(15)에서 추출된 신호(27)를 합성하여 주신호가 상쇄된 왜곡신호를 출력하는 주신호 제거기(12)를 구비한다. 그리고 상기 입력 분배기1(10)의 후단에 연결되며 상기 입력 분배기1(10)로부터 추출된 입력신호(23)의 위상과 진폭을 조절하여 출력하는 입력 위상/진폭 조절회로(11)를 구비하며, 상기 입력 위상/진폭 조절회로(11)의 후단에 연결되며 두 출력을 통하여 후단의 전력 증폭기1(14) 및 전력 증폭기2(18)로 신호(25)(30)를 전달하는 입력 분배기2(13)를 구비한다. 그리고 상기 입력 분배기2(13)의 일측 출력에 연결되며 입력 분배기2(13)의 일측 출력으로 출력되는 신호(25)의 위상과 진폭을 조절하는 위상/진폭 조절기(38)를 구비하며, 상기 위상/진폭 조절기(38)의 후단에 연결되며 상기 위상/진폭 조절기(38)에 의해 위상과 진폭이 조절된 신호를 증폭하는 전력 증폭기1(14)를 구비한다. 그리고 상기 전력 증폭기1(14)에 의해 증폭된 신호(26)를 추출하여 상기 주신호 제거기(12)로 출력시키는 출력 분배기(15)를 포함한다.
- [0058] 동 RF 평형 전력 증폭기 회로(200)를 구성하는 상기 왜곡신호제거회로(202)는,
- [0059] 상기 주신호 제거기(12)와 입력 분배기2(13)와 위상/진폭 조절기(38)와 전력 증폭기1(14)과 출력분배기(15)를 포함하며, 상기 주신호 제거기(12)의 후단에 연결되며 상기 주신호 제거기(12)로부터 입력된 왜곡신호(28)의 위상과 진폭을 조절하는 왜곡 위상/진폭 조절회로(16)를 구비한다. 그리고 상기 왜곡 위상/진폭 조절회로(16)의 후단에 연결되며 상기 왜곡 위상/진폭 조절회로(16)로부터 입력된 왜곡신호를 증폭하는 오차 증폭기(37)를 구비한다. 그리고 상기 입력 분배기2(13)의 타측 출력에 연결되며 상기 입력 분배기2(13)에서 분배된 신호(30)의 위상과 진폭을 조절하는 위상/진폭 조절기(17)를 구비하며, 상기 위상/진폭 조절기(17)의 후단에 연결되며 상기 위상/진폭 조절기(17)에 의해 위상과 진폭이 조절된 신호(31)를 증폭하는 전력 증폭기2(18)를 구비한다. 그리고 상기 전력 증폭기2(18) 및 오차 증폭기(37)에 연결되며 상기 전력 증폭기2(18)에 의해 증폭된 신호(32)와 상기 오차 증폭기(37)에 의해 증폭된 왜곡신호(29)를 입력으로 받아 두 신호(29)(32)를 결합하여 그의 출력으로 결합된 신호(33)를 출력하는 왜곡 결합기(19)를 구비하며, 상기 출력 분배기(15) 및 왜곡 결합기(19)에 연결되며 상기 왜곡 결합기(19)를 통해 전달되는 신호(33)와 상기 출력 결합기(15)를 통해 전달되는 신호(34)를 합성하여 그의 출력(35)으로 왜곡신호의 상쇄가 최대로 이루어진 합성된 신호를 출력하는 결합 90° 하이브리드(20)를 구비한다.
- [0060] 동 RF 평형 전력 증폭기 회로(200)를 구성하는 상기 평형증폭회로(203)는,
- [0061] 상기 입력 분배기2(13)와 위상/진폭 조절기((38)(17)와 전력 증폭기1(14)과 출력 분배기(15)와 전력증폭기2(18)와, 왜곡 결합기(19)와, 결합 90° 하이브리드(20)를 포함한다.
- [0062] 한편, 본 발명의 선형 RF 평형 전력증폭기 회로에는 도 4 내지 도 5의 예시와 같이 신호의 균지연 시간 정합을 위해 균지연 회로 등을 추가 설치할 수 있다.
- [0063] 즉, 도 4의 선형 RF 평형 전력 증폭기 회로(400) 예시와 같이 입력 분배기1(10)의 출력과 주신호 제거기(12)의 입력측 사이에 균지연 회로(41)를 설치할 수 있다. 그러면 입력 분배기1(10)에서 분기되는 입력신호(22) 및 출력 분배기(15)에서 추출되는 신호(27)의 균지연 시간 정합을 통하여 주신호 제거 가능대역을 보다 넓힐 수 있다.

- [0064] 또한 도 5의 선형 RF 평형 전력 증폭기 회로(500) 예시와 같이 출력 분배기(15)의 출력과 결합 90° 하이브리드(20)의 입력 사이에 저손실 균지연 회로(51)를 설치함과 동시에 입력 분배기(13)와 전력증폭기(18) 사이에 균지연 회로(61)를 설치하면, 왜곡 결합기(19)의 두 입력신호인 주신호가 제거된 왜곡신호(29)와 전력 증폭기(18)의 출력신호 사이의 지연시간을 정합을 통하여 왜곡성분 제거 가능대역을 보다 넓힐 수 있다.
- [0065] 이와 같은 구성을 이루는 본 발명의 선형 RF 평형 전력 증폭기에 RF 입력신호(21)가 인가되어 최종 출력(35)으로 왜곡성분이 제거된 선형의 증폭된 신호가 출력되는 과정을 도 3 도시의 RF 평형 전력 증폭기 회로(300)를 일 예로 설명한다.
- [0066] RF 평형 전력 증폭기 회로(300)에 RF 입력신호(21)가 인가되면, 주신호제거회로(301)를 구성하는 입력 분배기(10)에 의해서 RF 입력신호(21)는 두 경로로 분기된다. 즉 입력 분배기(10)에서 추출된 일부 입력신호(23)는 입력 위상/진폭 조절회로(11)로 전달되어 신호의 위상과 진폭이 조절된다. 또한 분기된 나머지 입력신호(22)는 주신호 제거기(12)로 전달된다.
- [0067] 상기 입력 위상/진폭 조절회로(11)에서는 인가된 입력신호(23)의 위상과 진폭을 조절하여 조절된 신호(24)를 그의 출력으로 내 보낸다. 이 신호(24)는 상기 입력 위상/진폭 조절회로(11)와 연결된 입력 분배기(13)로 입력되는데 이 입력 분배기(13)에서는 두 개의 출력을 통하여 두 신호(25)(30)를 분배 출력한다. 즉 두 개로 신호(25)(30)를 분배하여 각각 후단의 평형 증폭소자인 전력 증폭기1, 2(14)(18)에 전달한다.
- [0068] 예를 들어 도 2~5를 보면, 본 발명의 RF 평형 전력증폭기 회로(200~500)에는 전력 증폭기(14)과 전력 증폭기(18)의 두 평형 증폭소자가 설치되는데, 좀 더 구체적으로는 입력 분배기(13)는 입력 위상/진폭 조절회로(11)에서 인가되는 위상과 진폭이 조절된 신호(24)를 대칭적으로 분배하고 있음을 알 수 있다. 즉 같은 진폭으로 분배된 신호(25)(30)를 전력 증폭기(14)과 전력 증폭기(18)에 전달해 준다. 그런데 여기서 대칭적인 분배 대신에 입력 분배기(13)에서는 입력 위상/진폭 조절회로(11)의 조절된 신호(24)를 대칭이 아닌 비대칭으로 분배하고 서로 다른 진폭의 신호를 두 전력 증폭기1, 2(14)(18)로 전달할 수도 있을 것이다.
- [0069] 전력 증폭기(14)에서 증폭된 신호(26)는 출력 분배기(15)를 통해 일부의 신호가 추출되어 주신호 제거기(12)로 전달된다. 이렇게 출력 분배기(15)에 의해 추출된 신호(27)에는 상기 전력 증폭기(14)에서 증폭되는 과정에서 발생한 많은 왜곡성분을 포함하고 있다. 출력 분배기(15)에서 추출된 신호(27)는 주신호 제거기(12)로 인가되어 입력 분배기(10)에서 전달된 입력신호(22)와 합성된다. 이때 상기 입력 위상/진폭 조절회로(11)의 조절을 통해 출력 분배기(15)에서 추출되는 신호의 위상과 진폭을 조절할 수 있다. 따라서 주신호 제거기(12)의 출력에는 두 신호(22)(27)의 차이 또는 왜곡성분만 남게 된다. 즉 입력 위상/진폭 조절회로(11)의 조절에 의해 출력 분배기(15)에서 추출되는 신호(27)의 이득과 위상이 입력 분배기(10)에서 전달된 입력신호(22)와 상쇄적으로 결합하여 주신호 제거기(12)의 출력에는 두 신호(22)(27)의 차이 또는 왜곡성분만 남게 되는 것이다. 이러한 위상/진폭 조절회로를 조절하는 기법을 통해 본 발명에서 제안하는 목적이 여하히 달성될 수 있는 것이다.
- [0070] 상기 주신호 제거기(12)를 통해 주신호가 제거된 왜곡신호(28)는 이어 설치된 왜곡 위상/진폭 조절회로(16)로 바로 인가된다. 이렇게 RF 평형 전력 증폭기 회로 내부의 이득 분산 정도와, 오차증폭기(37) 및 왜곡 위상/진폭 조절회로(16)의 조절 후 값에 따라 충분히 원하는 크기의 왜곡성분을 만들어 낼 수 있다.
- [0071] 상기 왜곡 위상/진폭 조절회로(16)의 출력에는 위상과 진폭이 조절된 왜곡신호가 출력되는데, 이 왜곡신호는 그 뒤단의 오차 증폭기(37)를 거치면서 신호증폭되어 전력 증폭기(18)의 출력단에 설치된 왜곡 결합기(19)에 인가된다.
- [0072] 상기 왜곡 결합기(19)에서는 입력 분배기(13)로부터 위상/진폭 조절기(17) 및 전력 증폭기(18)를 거치면서 위상과 진폭이 조정되고 크기가 증폭된 신호(32)가 입력되고, 동시에 상기 오차 증폭기(37)에서 증폭된 왜곡신호(29)가 입력된다. 여기서는 입력된 두 신호(29)(32)의 결합이 이루어져 그의 출력으로 결합된 신호(33)가 출력된다. 이 신호(33)는 그의 후단에 연결된 결합 90° 하이브리드(20)의 일측 입력으로 인가된다. 그러면 이 결합 90° 하이브리드(20)에서는 상기 출력 분배기(15)에서 전달되는 출력신호(34)와 상기 왜곡 결합기(19)에서 전달되는 신호를 결합 합성시켜 출력하게 되는데, RF 평형 전력 증폭기 회로(300)의 최종 출력(35)에는 왜곡성분이 최대한 상쇄된 선형의 증폭된 신호만이 출력된다. 이때 왜곡 위상/진폭 조절회로(16)의 이득과 위상은 RF 평형 전력 증폭기 회로(300)의 출력(35)에서 왜곡신호의 상쇄가 최대한 일어날 수 있도록 조절되어야 한다.
- [0073] 한편, 입력 위상/진폭 조절회로(11)와 왜곡 위상/진폭 조절회로(16)의 이득과 위상을 조절하는 방법은 이 분야의 관용기술로서 여러 가지 경험상의 고려 사항들을 생각하여 적절한 기법을 사용할 수 있을 것이므로 이의 상세한 설명은 생략한다. 그리고 다른 관점에서 보면 회로망 분석기를 통한 RF 평형 전력증폭기 회로의 루프 신호

제거과정에서 결합 90° 하이브리드(20)의 중단 단자(36)에서 신호 상세 정도를 관찰할 수 있다. 이러한 회로망 분석기를 통한 RF 평형 전력증폭기 회로의 루프 신호 제거 측정과정에서 왜곡 위상/진폭 조절회로(17)는 결합 90° 하이브리드(20)의 중단 단자(36)의 신호가 최소가 되도록 조절될 수 있으므로, 이러한 과정에서 상기 중단 단자(36)은 격리단자의 역할을 하므로 전체 회로의 동작에 영향을 주지 않고 평형증폭기회로(303)의 이득, 위상, 군지연 정합 정도를 확인할 수 있다.

- [0074] 그리고 도 4에서는 군지연시간이 정합된 주신호제거회로(401)를 포함하는 RF 평형 전력 증폭기 회로(400)의 실시예를 도시하고 있다. 동 도면에 나타난 구성요소들은 도 1에 예시한 구성요소들과 같다는 것을 나타내기 위하여 같은 부호를 사용하고 있다.
- [0075] 도시한 바와 같이, 입력 분배기1(10)에서 출력되는 입력신호(22)와 전력 증폭기1(14)의 출력에서 추출된 신호(27)의 군지연 시간 정합을 위해 주신호 제거기(12)의 입력측에 군지연 회로(41)를 추가 설치하여 사용할 수 있다. 이와 같은 군지연 회로(41)의 사용은 주신호제거회로(401)에서의 주신호 상쇄 효과를 광대역에서 얻을 수 있게 해준다.
- [0076] 그리고 도 5에는 군지연시간이 정합된 왜곡신호제거회로(502) 및 평형증폭회로(503)를 포함하는 RF 평형 전력 증폭기 회로(500)의 실시예를 도시하고 있다.
- [0077] 도시한 바와 같이, 저손실 군지연 회로(51)은 전력 증폭기1(14)의 출력측에 추가되고 있음을 볼 수 있다. 이로 인해 왜곡신호제거회로(502)에서 광대역 왜곡 신호 상쇄 효과를 얻을 수 있게 된다. 그리고 전력 증폭기2(18)의 입력단과 입력 분배기2(13)에 사용된 군지연 회로(61)은 평형증폭회로(503)의 두 전력 증폭기1, 2(14)(18) 사이의 군지연 시간 정합을 유지시켜 준다. 상기 저손실 군지연 회로(51)는 전력 증폭기1(14)의 출력단에 사용되고 있으므로 작은 삽입 손실을 가질 수 있으나 그 손실이 아주 적으므로 이는 전력 증폭기1, 2(14)(18)의 설계를 통해 충분히 보상이 가능할 것이다.
- [0078] 또한 도 6의 예시와 같이 왜곡 결합기(119)를 결합 90° 하이브리드(120)의 RF 출력에 설치하여 RF 평형 전력 증폭기 회로(600)를 구성할 수도 있다.
- [0079] 도 1 내지 도 5의 예시와 같이 왜곡 결합기(19)를 전력증폭기2(18)와 결합 90° 하이브리드(20) 사이에 설치하는 경우 오차증폭기(37)을 통해 증폭된 신호가 결합 90° 하이브리드(20)를 거치면서 약 3dB 정도의 전력 손실을 갖게 된다.
- [0080] 하지만 도 6의 구조에서는 이러한 전력 손실이 없으므로 도 1 내지 도 5의 경우와 같은 선형화 효과를 가지면서 오차 증폭기(37)의 전력 용량을 두 배 가까이 줄일 수 있는 잇점이 있다. 따라서 도 6의 RF 평형 전력 증폭기 회로(600)는 완성된 본 발명의 또 다른 용례가 될 수 있다.
- [0081] 도시한 바와 같이 본 발명의 또 다른 용례 보여 주는 RF 평형 전력 증폭기 회로(600)는,
- [0082] RF 입력신호(121)를 받아서 두 경로로 신호(122)(123)를 분배하여 후단의 주신호 제거기(112) 및 입력 분배기 2(113)로 전달하는 입력 분배기1(110)과, 상기 입력 분배기1(110)의 후단에 연결되며 상기 입력 분배기1(110)로부터 전달된 입력신호(122)와 후단의 출력 분배기(115)에서 추출된 신호(127)를 합성하여 주신호가 상쇄된 왜곡 신호를 출력하는 주신호 제거기(112)와, 상기 입력 분배기1(110)의 후단에 연결되며 상기 입력 분배기1(110)로부터 추출된 입력신호(123)를 전달받아 두 출력을 통하여 후단의 전력 증폭기1(114) 및 전력 증폭기2(118)로 신호(125)(130)를 전달하는 입력 분배기2(113)와, 상기 입력 분배기2(113)의 일측 출력에 연결되며 상기 입력 분배기2(113)에서 분배된 신호(125)를 증폭하는 전력 증폭기1(114)과, 상기 전력 증폭기1(114)에 의해 증폭된 신호(126)를 추출하여 상기 주신호 제거기(112)로 출력시키는 출력 분배기(115)를 포함하는 주신호제거회로(601)를 구비한다. 그리고 상기 입력 분배기2(113)와 전력 증폭기1(114)와 출력 분배기(115)를 포함하며, 상기 입력 분배기2(113)의 타측 출력에 연결되며 상기 입력 분배기2(113)에서 분배된 신호(130)를 증폭하는 전력 증폭기 2(118)와, 상기 출력 분배기(115) 및 전력 증폭기2(118)에 연결되며 상기 전력 증폭기(118)를 통해 전달되는 증폭된 신호(132) 및 상기 출력 분배기(115)를 통해 전달되는 증폭된 신호(134)를 결합하여 후단의 왜곡 결합기(119)로 출력하는 결합 90° 하이브리드(20)를 포함하는 평형증폭회로(603)를 구비한다. 그리고 상기 주신호 제거기(112)와 입력 분배기2(113)와 전력 증폭기1, 2(114)(118)와 출력 분배기(115)와 결합 90° 하이브리드(120)를 포함하며, 상기 주신호 제거기(112)의 후단에 연결되며 상기 주신호 제거기(112)로부터 입력된 왜곡신호(128)를 증폭하는 오차 증폭기(137)와, 상기 결합 90° 하이브리드(120) 및 오차 증폭기(37)에 연결되며 상기 결합 90° 하이브리드(120)로부터 전달되는 결합된 신호(135) 및 상기 오차 증폭기(137)로부터 전달되는 증폭된 왜곡신호(129)를 입력으로 받아서 그의 출력(138)으로 왜곡신호의 상쇄가 최대로 이루어진 합성된 신호를 출력

하는 왜곡 결합기(119)를 포함하는 왜곡신호제거회로(602)를 구비한다.

- [0083] 상기 RF 평형 전력 증폭기 회로(600)의 동작을 설명하면,
- [0084] RF 입력신호(121)가 인가되면 입력 분배기1(110)에서는 신호를 두 경로로 분기하여 출력한다. 상기 입력 분배기 1(110)에서 추출된 일부 입력신호(123)는 입력 분배기2(113)로 전달되고, 상기 입력 분배기1(110)에서 분기된 나머지 입력신호(122)는 주신호 제거기(112)로 전달된다. 상기 주신호 제거기(112)에서는 상기 입력 분배기 1(110)로부터 전달된 입력신호(122)와 출력 분배기(115)에서 추출된 신호(127)를 합성한다. 여기서 주신호가 상쇄되고 주신호 제거기(112)의 출력에는 왜곡신호(128)만 출력된다. 이 왜곡신호(128)는 상기 주신호 제거기 (112)에 연결된 오차 증폭기(137)에 입력되어 일정 레벨로 신호증폭되어 그의 후단에 연결된 왜곡 결합기(119) 로 전달된다. 그리고 상기 입력 분배기2(113)에서는 상기 입력 분배기1(110)에서 추출된 신호(123)를 입력으로 받아 이를 그의 두 출력으로 분배 출력한다. 상기 입력 분배기2(113)의 일측 출력으로 출력되는 신호(125)는 전 력 증폭기1(114)에 전달되어 신호증폭되고 이 증폭된 신호(126)는 출력 분배기(115)로 입력되어 일부 추출된 신 호(127)는 주신호 제거기(112)로 출력되고, 나머지 출력신호(134)는 결합 90° 하이브리드(120)로 인가된다. 그 리고 상기 입력 분배기2(113)의 타측 출력으로 분배 출력된 신호(130)는 전력 증폭기2(118)로 전달되어 일정 레 벨로 신호증폭된다. 전력 증폭기2(118)에서 출력된 증폭된 신호(132)는 결합 90° 하이브리드(120)로 전달된다. 이렇게 결합 90° 하이브리드(120)로 입력된 두 신호(132)(134)는 결합되어 그의 출력에는 결합된 신호(135)가 출력되어 그의 후단에 연결된 왜곡 결합기(119)에 전달된다. 이렇게 왜곡 결합기(119)에 입력된 두 신 호 129)(135)는 서로 합성되어 그의 출력(138)에는 왜곡성분이 최대한 상쇄된 선형의 RF 증폭신호가 출력된다.
- [0085] 도 6 중 미설명 부호 136은 평형증폭기의 두 경로 사이의 밸런스가 잘 유지되는지를 확인하기 위한 모니터링 단 자이다.
- [0086] 한편, 도 7은 본 발명의 다른 용례로서, RF 평형 전력 증폭기 회로(600)의 경우도 위상/진폭 조절회로를 설치하 여 이득과 효율을 개선할 수 있으며, 또한 신호의 균지연 시간 정합을 위해 균지연 회로 등을 추가 설치할 수 있음을 나타내었다.
- [0087] 즉, 도 7에서 도시한 바와 같이 입력 분배기1(110)과 입력 분배기2(113) 사이에 입력 위상/진폭 조절회로(111) 를 설치할 수 있고, 주신호 제거기(112)와 오차 증폭기(137)의 사이에 왜곡 위상/진폭 조절기(116)를 설치할 수 있으며, 두 전력 증폭기1, 2(114)(118)의 앞단에도 위상/진폭 조절기(117)를 설치하여 RF 평형 전력 증폭기 회 로(600)의 이득과 효율을 높일 수 있다.
- [0088] 또한 도 8에서와 같이 입력 분배기1(110)의 출력과 주신호 제거기(112)의 입력 측 사이에 균지연 회로(141)를 설치해서 입력 분배기1(110)에서 분기되는 입력신호(122) 및 출력 분배기(115)에서 추출되는 신호(127)의 균지 연 시간 정합을 이룰 수 있다.
- [0089] 그리고 출력 분배기(115)의 출력과 결합 90° 하이브리드(120)의 입력 사이에 저손실 균지연 회로(151)를 설치 하여 왜곡 결합기(119)의 두 입력신호인 주신호가 제거된 왜곡신호(129)와 평형증폭회로(603)의 출력신호(135) 사이의 지연시간을 정합할 수 있다.
- [0090] 또한 입력 분배기2(113)의 앞단에 균지연 회로(161)를 설치하여 평형증폭회로(603)의 두 경로인 전력 증폭기 1(114)과 전력증폭기2(118) 사이의 균지연 시간을 정합할 수 있다.
- [0091] 이상의 설명은 본 발명의 범주 내에서 제작된 회로 동작의 특정 측면을 설명하고 있다. 그러나 이전의 설명이 얼마나 자세히 이루어질 수 있을지 몰라도, 본 발명은 본질적인 의도와 필수적인 특성에서 벗어나지 않는 다른 특정 형태의 회로에 포함될 수 있다. 앞에서 설명된 내용들은 본 발명의 제약사항이 아니라 단지 동작 과정에 대한 설명일 뿐이며, 그러므로 발명의 유효 범위는 앞서 제시한 설명에 의해 표현되는 것이 아니라 다음에 이어 지는 특허청구범위에서 나타나고 있다 청구항과 동등한 의미와 범위 내에서 이루어지는 모든 변형은 본 발명의 범위 내에 포함될 것이다.
- [0092]
- 발명의 효과**
- [0093] 이상에서 설명한 바와 같이 본 발명은,
- [0094] 선형 RF 평형 전력 증폭기 회로에서 발생하는 왜곡성분을 감소시키기 위하여 하나의 전력 증폭기1(14)에서 발생 한 왜곡신호를 활용함으로써 전체 RF 평형 전력 증폭기 회로에서 발생하는 왜곡신호가 최대한 상쇄된 원하는 선

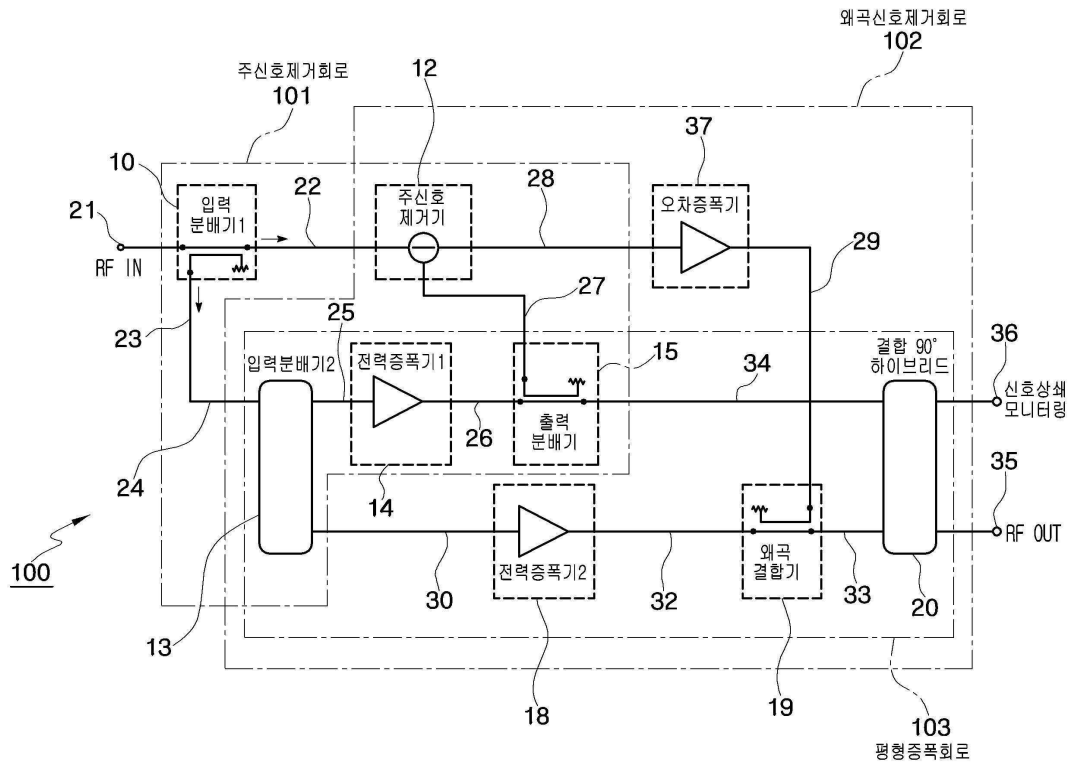




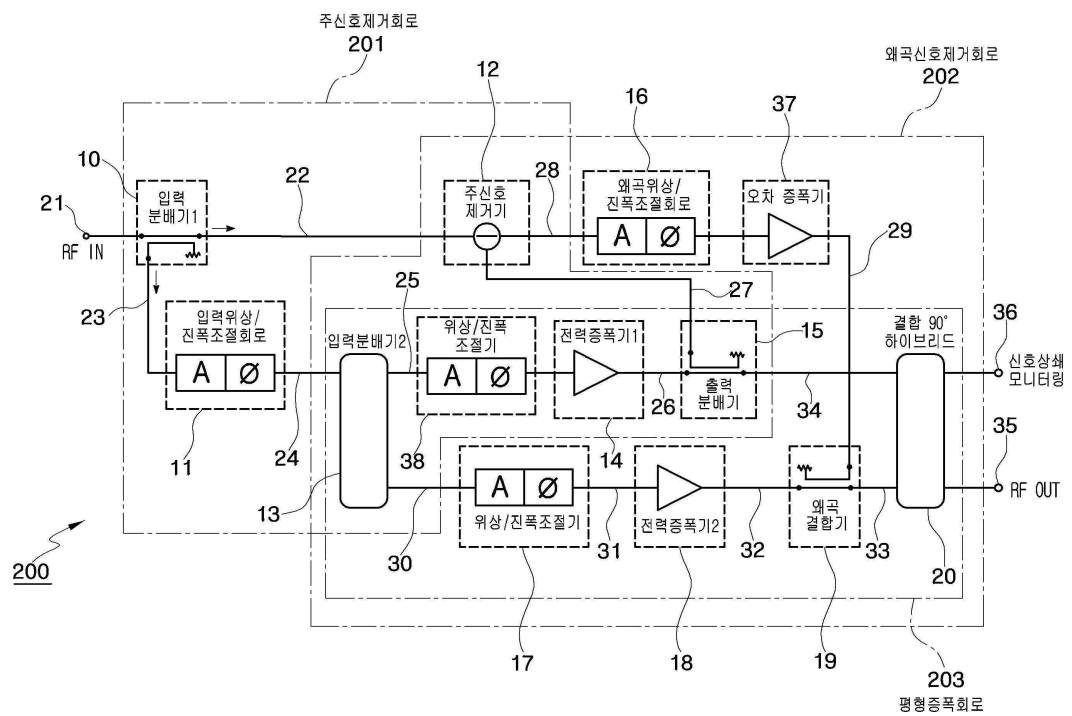


도면

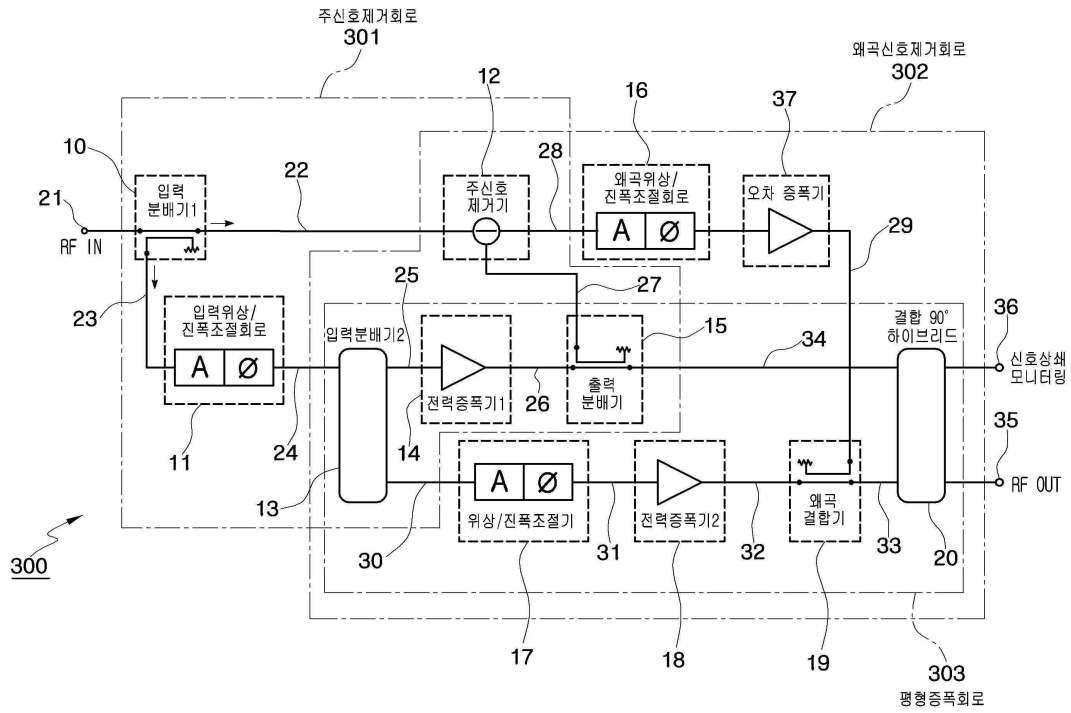
도면1



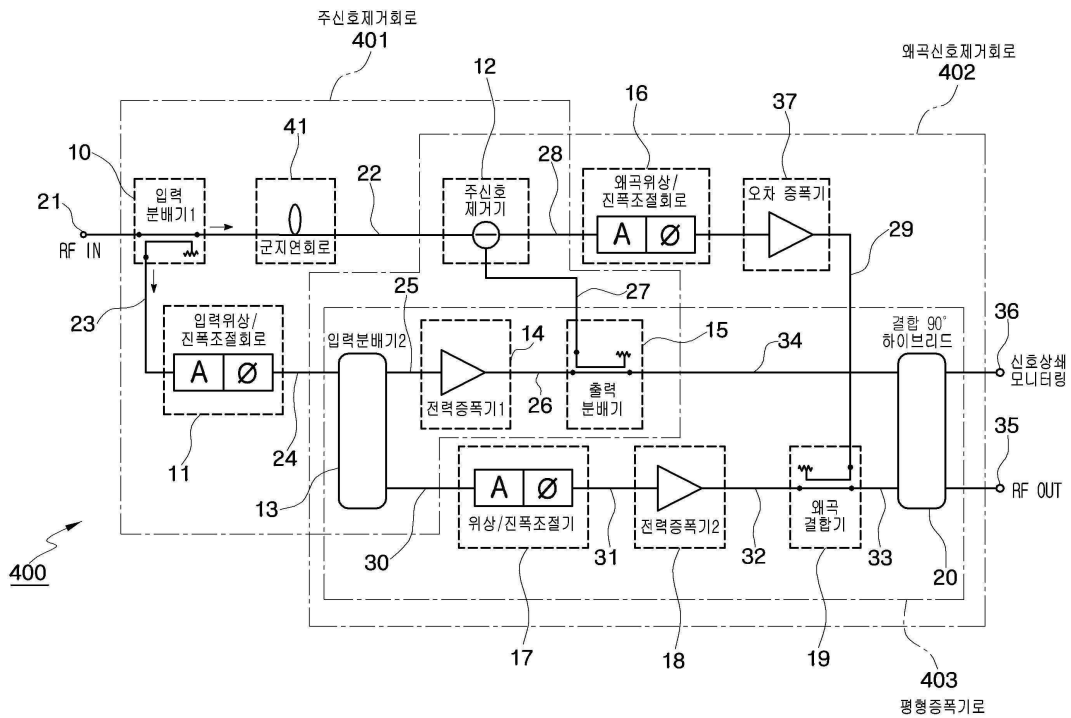
도면2



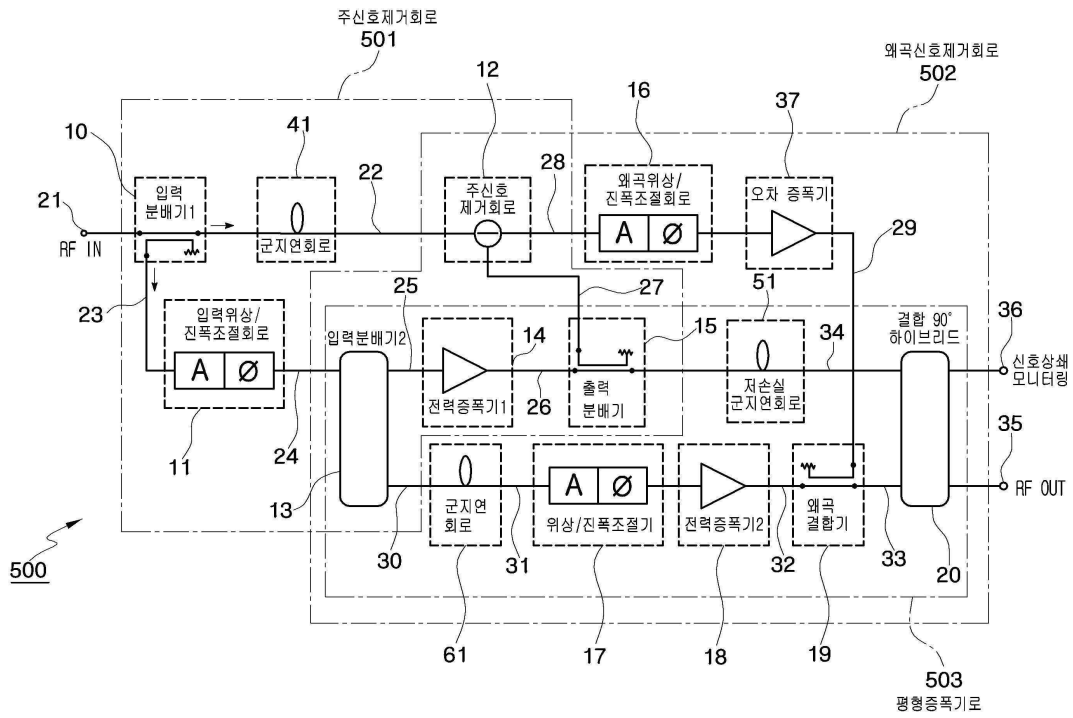
도면3



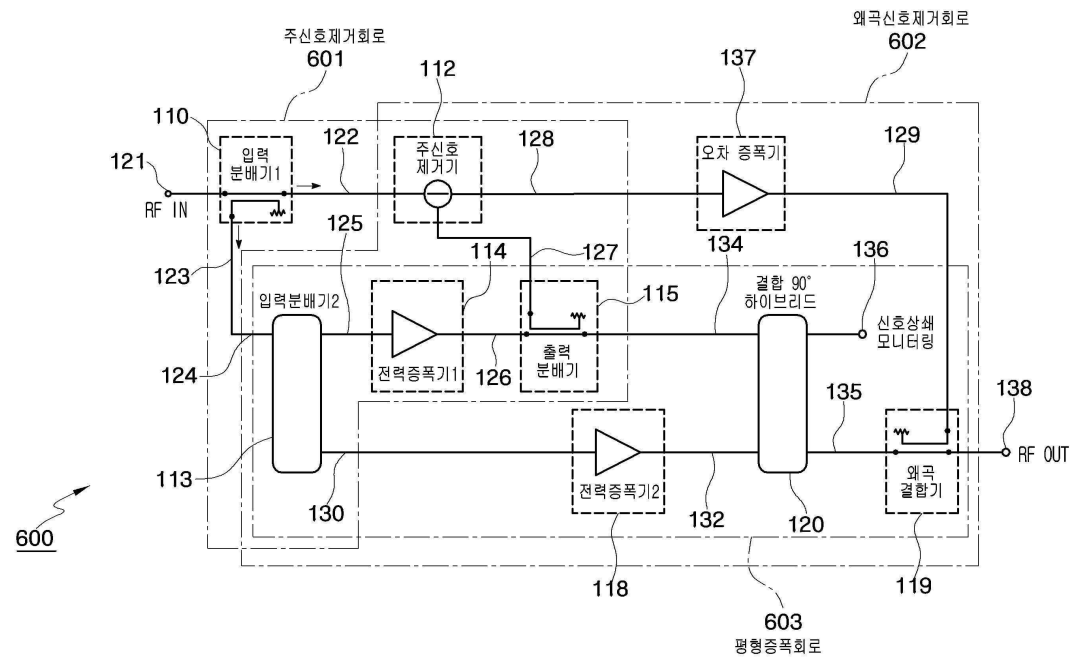
도면4



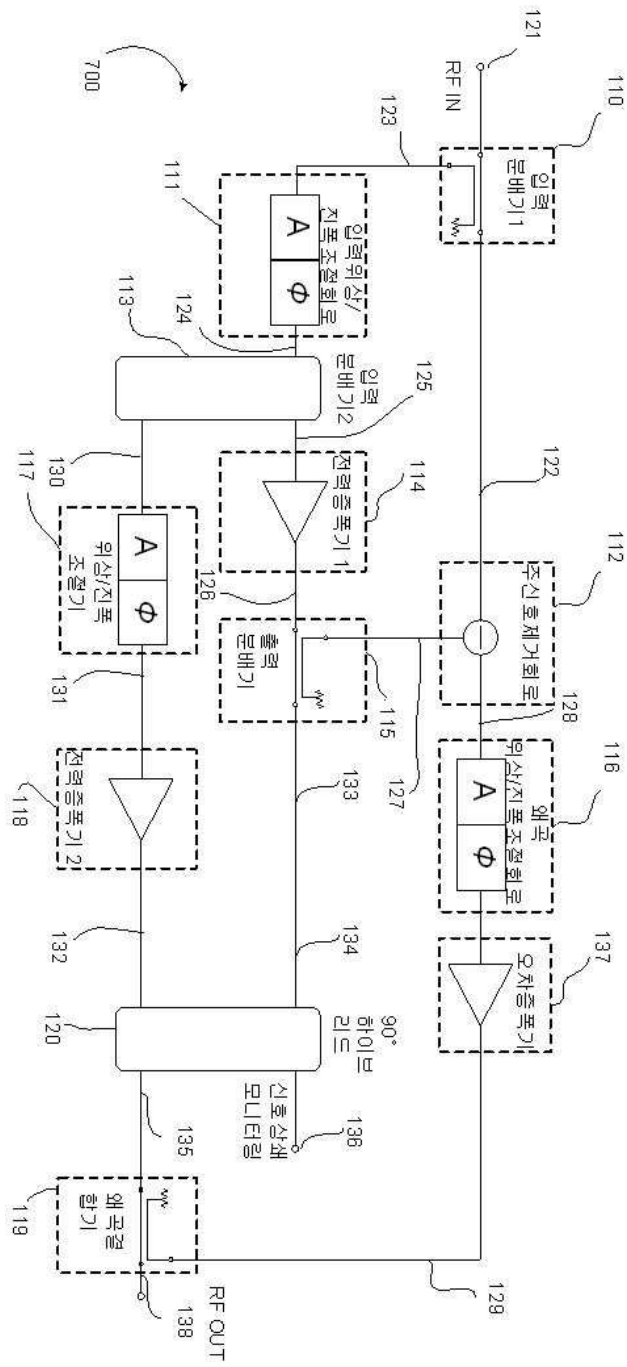
도면5



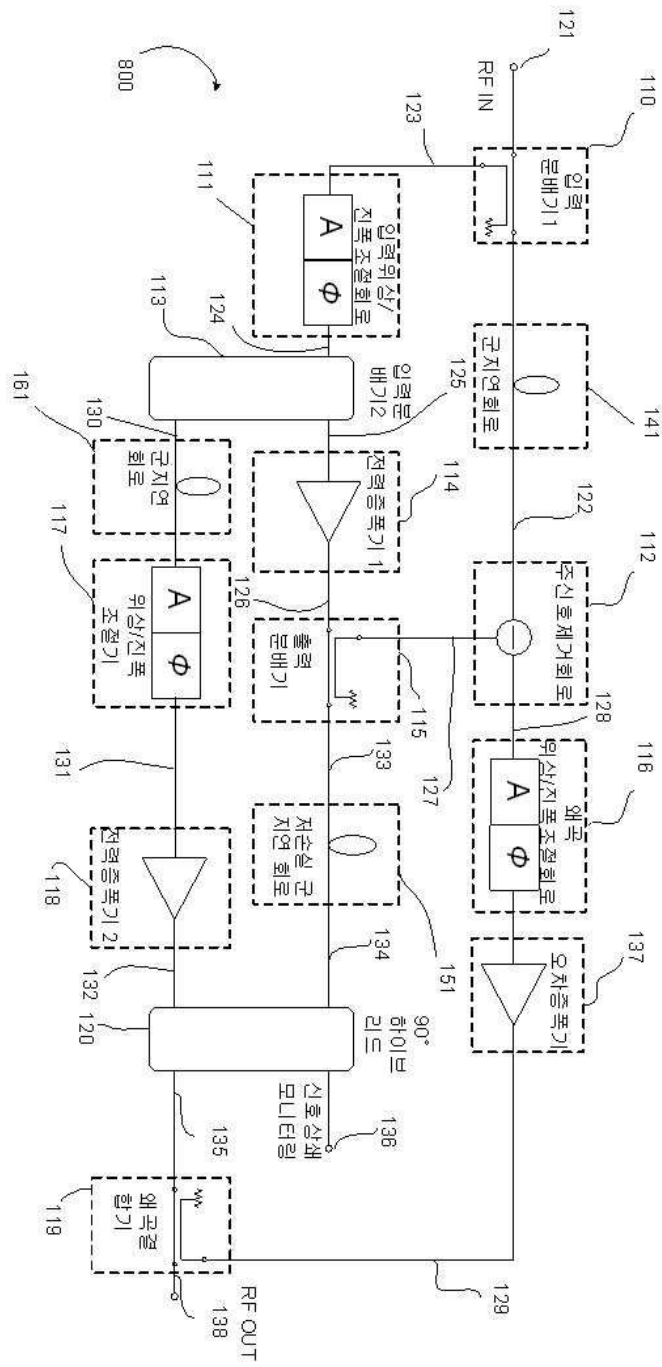
도면6



도면7



도면8





도면9

