



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년12월15일
(11) 등록번호 10-1093644
(24) 등록일자 2011년12월07일

(51) Int. Cl.

H03F 1/32 (2006.01) H03H 11/26 (2006.01)

(21) 출원번호 10-2010-0068622
(22) 출원일자 2010년07월15일
심사청구일자 2010년07월15일

(56) 선행기술조사문헌

KR1020010100649 A*
US20040213302 A1*
JP2005045547 A
JP2007049689 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

전북대학교산학협력단

전주시 덕진구 덕진동1가 664-14

세원텔레텍 주식회사

경기 안양시 동안구 관양2동 881번지

(72) 발명자

정용채

전라북도 전주시 덕진구 덕진1가 664-14 전북대학교

김철동

경기도 과천시 중앙동 67 주공아파트 1007-402

이기형

경기도 용인시 수지구 성북동 푸른마을대우푸르지오아파트 106동 904호

(74) 대리인

임준호

전체 청구항 수 : 총 11 항

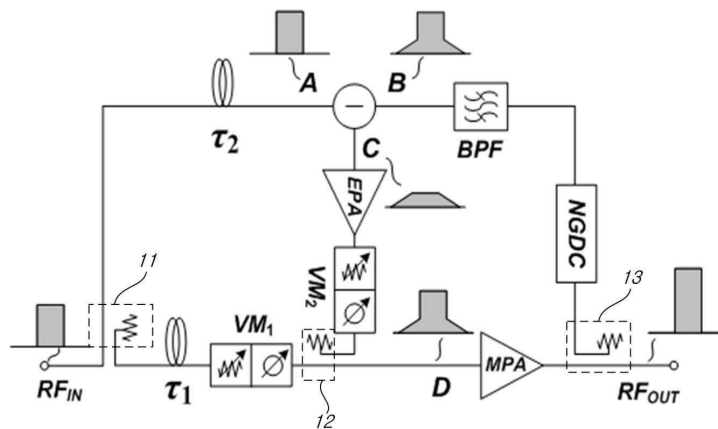
심사관 : 정병홍

(54) 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기

(57) 요약

본 발명은 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기에 관한 것으로, 입력결합기(11)를 거쳐 인가된 신호를 증폭기의 이득만큼 증폭시켜 출력하는 주 전력증폭기(MPA); 상기 주 전력증폭기(MPA)의 출력단에 연결된 출력신호 추출결합기(13)에서 추출된 신호의 발진을 방지하기 위한 대역통과 여파기(BPF); 상기 입력결합기(11)를 거쳐 인가된 입력신호(RFIN)의 기준신호(A)와 대역통과 여파기(BPF)를 거쳐 증폭된 출력신호(B)를 비교하여 오차신호(C)를 출력하는 주신호 제거회로(-); 상기 주신호 제거회로(-)에서 출력된 오차신호(C)를 감쇄시키기 위한 오차증폭기(EPA); 및 상기 오차증폭기(EPA)에서 감쇄된 신호의 진폭과 위상을 조절하는 제2벡터변조기(VM2);로 이루어진 피드백 루프가 구성되고, 상기 피드백 루프의 출력신호 추출결합기(13)와 대역통과 여파기(BPF) 사이에 연결되어 피드백 루프의 균지연을 조절하여 상쇄 대역폭이 증가되도록 조절하는 음의 균지연 회로(NGDC)를 포함한다. 본 발명은 분산소자 형태의 음의 균지연 회로(NGDC)의 설계로 선형성 개선 대역폭을 상당히 증가시킬 수 있는 새로운 구조의 아날로그 피드백 선형 전력증폭기의 제공으로 종래의 증폭기보다 가장 넓은 선형성 개선 대역폭을 갖는 장점이 있다. 또한, 기지국용 송신기에 사용되는 다양한 선형화 기법 중에서 보다 향상된 선형성 개선 효과를 나타내었다.

대표도 - 도6



특허청구의 범위

청구항 1

입력결합기(11)를 거쳐 인가된 신호를 증폭기의 이득만큼 증폭시켜 출력하는 주 전력증폭기(MPA);
 상기 주 전력증폭기(MPA)의 출력단에 연결된 출력신호 추출결합기(13)에서 추출된 신호의 발진을 방지하기 위한 대역통과 여파기(BPF);
 상기 입력결합기(11)를 거쳐 인가된 입력신호(RFIN)의 기준신호(A)와 대역통과 여파기(BPF)를 거쳐 증폭된 출력신호(B)를 비교하여 오차신호(C)를 출력하는 주신호 제거회로(-);
 상기 주신호 제거회로(-)에서 출력된 오차신호(C)를 감쇄시키기 위한 오차증폭기(EPA); 및
 상기 오차증폭기(EPA)에서 감쇄된 신호의 진폭과 위상을 조절하는 제2벡터변조기(VM2);로 이루어진 피드백 루프가 구성되고,
 상기 피드백 루프의 출력신호 추출결합기(13)와 대역통과 여파기(BPF) 사이에 연결되어 피드백 루프의 균지연을 조절하여 상쇄 대역폭이 증가되도록 조절하는 음의 균지연 회로(NGDC)를 포함하는 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 2

제1항에 있어서, 상기 음의 균지연 회로(NGDC)의 시간 선행 특성에 의하여 무선주파수(RF) 및 초고주파 대역에서 균지연을 갖는 회로와 결합되어 전달시간이 0인 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 3

제1항에 있어서, 상기 음의 균지연 회로(NGDC)는 집중소자로 공진회로에 저항이 병렬로 연결된 반사형 병렬 구조이거나 또는 집중소자로 공진회로에 저항이 직렬로 연결된 반사형 직렬 구조인 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 4

제3항에 있어서, 상기 반사형 병렬 구조에서 반사계수(Γ_{RP})의 크기와 위상 성분은 입력 임피던스를 통하여 구할 수 있고, 중심주파수에서의 공진을 가정하여 균지연 시간 및 반사계수는 다음의 식,

$$GD_{RP}|_{\omega=\omega_0} = -\left. \frac{d\phi_{in,RP}}{d\omega} \right|_{\omega=\omega_0} = \frac{4R_{RP}^2 Y_0 C_{RP}}{(R_{RP} Y_0)^2 - 1}$$

균지연 시간; 및

$$\Gamma_{RP}|_{\omega=\omega_0} = \frac{1 - R_{RP} Y_0}{1 + R_{RP} Y_0}$$

반사계수;

(단, 균지연 시간은 커패시턴스(CRP)와 저항(RRP)의 함수로 표현되고, 저항(RRP)이 50Ω보다 작으면 음의 균지연(NGD) 시간의 크기는 저항(RRP)과 커패시턴스(CRP)에 비례하고, 저항(RRP)이 50Ω보다 크면 음의 균지연(NGD) 시간은 얻을 수 없다. 여기서, Y_0 는 어드미턴스, $\frac{d\phi}{d\omega}$ 는 위상 특성 ϕ 와 각 주파수 ω 일 때 미분값이다.)

으로부터 얻을 수 있는 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 5

제1항에 있어서, 상기 음의 균지연 회로(NGDC)는 $\lambda/4$ 의 홀수 배의 길이를 갖는 전송 선로 공진기로서 종단 단락 공진기(Quarter-wavelength Short; QS) 또는 $\lambda/2$ 의 정수 배의 길이를 갖는 전송 선로 공진기로서 종단 개방

공진기(Half-wavelength Open; HO) 또는 $\lambda/2$ 의 정수 배의 길이를 갖는 전송 선로 공진기로서 종단 단락 공진기(Half-wavelength Short; HS) 또는 $\lambda/4$ 의 홀수 배의 길이를 갖는 전송 선로 공진기로서 종단 개방 공진기(Quarter-wavelength Open; QO)를 포함하고, 각 전송 선로 공진기는 분산소자로 구현되며, 상기 전송 선로 공진기의 특성 어드미턴스와 임피던스는 다음의 식,

$$Y_{C,OS} = \frac{4\omega_0 C_{RP}}{\pi}$$

종단 단락 공진기 어드미턴스;

$$Y_{C,HO} = \frac{2\omega_0 C_{RP}}{\pi}$$

종단 개방 공진기 어드미턴스;

$$Z_{C,HS} = \frac{2\omega_0 L_{RS}}{\pi}$$

종단 단락 공진기 임피던스;

$$Z_{C,QO} = \frac{4\omega_0 L_{RS}}{\pi}$$

종단 개방 공진기 임피던스;

(여기서, ω_0 은 각 주파수, CRP는 커패시터, LRS는 인덕터, π 는 원주율이다.)

으로부터 얻을 수 있는 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 6

제1항에 있어서, 상기 음의 균지연 회로(NGDC)는 중심주파수가 일정 간격만큼 이격된 두 개의 단위 분산소자를 연속하여 연결한 2단 반사형 분산소자를 포함하는 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 7

제6항에 있어서, 상기 단위 분산소자의 입력단 또는 출력단에 비선형 왜곡을 방지하기 위한 이득 보상 증폭기(G)가 선택적으로 연결되고, 단위 분산소자에는 보상 커패시터(CCOMP)와 저항(RRP)과 병렬로 연결하여 저항(RRP)이 리액턴스 성분이 포함되지 않도록 미소한 기생 인덕턴스 성분을 보상할 수 있도록 한 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 8

제7항에 있어서, 상기 이득 보상 증폭기(G)는 그 출력 용량을 높이거나 또는 협대역 증폭기를 사용하여 통과대역 이외의 대역에서 높아진 노이즈 레벨로 소신호 증폭기가 포화될 가능성을 방지한 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 9

제6항에 있어서, 상기 단위 분산소자는 WCDMA 하향 주파수 대역의 중심주파수에서 30MHz의 대역폭(2.125 ~ 2.155GHz)을 갖는 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 10

제1항에 있어서, 상기 대역통과 여파기(BPF)는 2단의 $\lambda/4$ 결합 선로 대역통과 여파기인 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

청구항 11

입력결합기(11)를 거쳐 인가된 신호가 제1벡터변조기(VM1)를 거쳐 진폭과 위상이 조절된 후에 입력단으로 입력되면 증폭기의 이득만큼 증폭시켜 출력하는 주 전력증폭기(MPA);

상기 주 전력증폭기(MPA)의 출력단에 연결된 출력신호 추출 결합기(13)에서 추출된 신호의 발진을 방지하기 위한 대역통과 여파기(BPF);

상기 입력결합기(11)를 거쳐 인가된 입력신호(RFIN)의 기준신호(A)와 대역통과 여파기(BPF)를 거쳐 증폭된 출력신호(B)를 비교하여 오차신호(C)를 출력하는 주신호 제거회로(-);

상기 주신호 제거회로(-)에서 출력된 오차신호(C)를 감쇄시키기 위한 오차증폭기(EPA); 및

상기 오차증폭기(EPA)에서 감쇄된 신호의 진폭과 위상을 조절한 후에 왜곡신호 삽입 결합기(12)로 출력하는 제2 벡터변조기(VM2);로 이루어진 피드백 루프가 구성되고,

상기 피드백 루프의 출력신호 추출결합기(13)와 대역통과 여파기(BPF) 사이에 연결되어 피드백 루프의 균지연을 조절하여 상쇄 대역폭이 증가되도록 조절하는 음의 균지연 회로(NGDC)를 포함하는 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기.

명세서

기술분야

[0001] 본 발명은 음의 균지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기에 관한 것으로, 더욱 상세하게는 음(-, 마이너스)의 균지연 회로를 이용함으로써 아날로그 RF 피드백 증폭기의 선형성 개선 대역폭을 증가시킬 수 있도록 하는 선형 전력 증폭기에 관한 것이다.

배경기술

[0002] 종래에 미국특허 1,686,792(출원인; H. S. Black)에 처음 소개되고, Seidel("전자파 피드포워드 실험", Bell Syst. Tech. J., vol. 50, pp. 2879-2916, 1971.)이 실험적으로 동작을 확인한 피드포워드(Feed Forward) 증폭기 시스템은, 특히 현대 무선 이동통신 환경에 있어서 기지국용 선형 송신기로서 핵심적인 역할을 하고 있다. 피드포워드 방식 외에도 아날로그 전치왜곡 선형화기, 디지털 전치왜곡 선형화기, 직접 피드백 또는 polar(폴라) 및 Cartesian(카티션) 루프와 같은 간접 피드백 등의 다양한 선형화 방식이 존재한다. 그럼에도 불구하고, 피드포워드 증폭기는 여러 방식 중 가장 넓은 선형화 대역폭과 뛰어난 선형성 개선 효과, 그리고 진행성 루프로 인한 높은 안정성 등의 장점으로 인하여 매우 널리 이용되어 오고 있다.

[0003] 가장 널리 이용되어 온 방식이며 여전히 상용 제품에도 적용이 되고 있는 피드포워드 증폭기에 관한 연구들은 그 동안 많이 이루어져 왔다. 상쇄(Cancellation) 루프를 통한 주 신호 및 혼변조 왜곡신호 상쇄 시 진폭, 역위상, 그리고 균지연 부정합에 의해 발생하는 상쇄도 저하 및 효율 저하간의 관계에 대한 연구들이 발표되었고, 피드포워드 증폭기의 효율을 최적화 할 수 있는 방법에 관한 연구 결과도 많이 다뤄졌다. 또한, 종래 발룬(Balun) 구조에 적용할 수 있는 180° 위상 변환 회로와 동위상 결합기/분배기(Wilkinson Combiner/Divider)를 사용함으로써 광대역에서 역위상과 동일한 군속도를 제공하는 동일 군속도 지연 신호 상쇄기가 제안되었다. 또한, 피드포워드 증폭기 구조를 이중 대역(Dual Band) 기지국용으로 확장하였고, 또한, 일반적인 평형증폭기 구조를 피드포워드 시스템 구성에 적용함으로써 선형성 확보 이외에 효율을 증대시킬 수 있는 교차 상쇄(Cross Cancellation) 기법이 제안되었다.

[0004] 여타 선형화 방식보다 뛰어난 선형화 효과와 넓은 동작 대역폭을 갖는 피드포워드 증폭기 시스템은 효율 저하가 치명적인 단점이며, 상대적으로 낮은 효율을 갖는 주요한 원인은 혼변조 왜곡신호 상쇄 루프에 오차 증폭기(Error Power Amplifier: EPA)와 EPA에 의해 발생하는 균지연 시연을 정합해주기 위해 주 전력증폭기(Main Power Amplifier: MPA) 출력 단에 사용되는 균지연 소자 및 결합기들인데, 특히 균지연 소자의 삽입 손실이 문제가 된다. 혼변조 왜곡신호 상쇄 루프 상에 있는 EPA와 이득/위상 조절기 등을 신호가 통과하는 신호 전달 시간이 필요하므로, 광대역 루프 상쇄를 위해 MPA 출력 단에 존재하는 균지연 소자의 삽입 손실은 피드포워드 시스템 설계의 피할 수 없는 제약사항이다. 또한, 피드포워드 증폭기는 전력 레벨의 오차나 환경 변화 등의 요소에 민감하다.

[0005] 피드포워드 방식 이외에 Seidel은 피드백 증폭기를 제안하였으며, 피드백 증폭기는 주 전력증폭기(MPA)에서 발생한 오차 또는 왜곡 신호를 감쇄시키기 위한 피드백 루프와 이를 구성하는 신호 추출/결합기와 오차증폭기(EPA)로 이루어져 있다. 또한, 볼테라 시리즈(Volterra Series)에 근거하여 같은 구조를 수학적으로 분석하였으

며, 피드백 전치왜곡이라 이름 붙여진 수정된 피드백 회로가 제안되었다. 또한, 맥급수를 이용하여 Seidel이 소개한 피드백 증폭기를 분석하였다.

[0006] 피드백 증폭기는 피드포워드 증폭기와 비교하여 몇 가지 이점을 가지고 있다. 첫째, 주 전력증폭기의 입력 단에 오차신호가 입력되기 때문에 낮은 출력 전력의 오차 증폭기가 필요하다. 둘째, 주 전력증폭기의 출력 단에 손실이 있는 지연 요소가 없기 때문에 무선주파수(RF) 출력 손실은 훨씬 작다. 셋째, 피드백 증폭기는 피드백 루프의 특성상 피드포워드의 경우보다 훨씬 환경 변화에 둔감하다. 상기 언급된 이점들에 관계없이 특히 최근 WCDMA와 WiMAX 같이 광대역 변조 신호를 취급하는 디지털 변조 방식의 무선 통신 환경에서 기껏해야 수 MHz 정도의 극히 좁은 동작 주파수 대역폭은 아날로그 피드백 기법의 이용을 어렵게 하는 치명적인 제약 요소였다. 피드백 기법이 극히 좁은 대역폭을 갖는 원인은 입력된 신호가 주 전력증폭기(MPA), 오차증폭기(EPA) 및 그 이외 피드백 루프를 구성하는 신호 조절 장치를 통과하여 입력 단으로 되돌아오는데 걸리는 군지연 시간이 존재하기 때문이며, 결국 군지연 부정합에 기인한다.

[0007] 최근에 마이너스 군지연이라는 흥미로운 개념에 대한 실험적인 입증과 전기전자 회로를 통한 접근 방법이 제안되었다. 마이너스 군지연(Negative Group Delay: NGD)은 일반적인 조건에서는 발생하지 않는 독특하고 혼란스러운 개념이기도 하다. 이와 유사한 현상에 관하여 비정상적인 확산 특성이 일어나는 특정 주파수 대역에서 군속도가 진공상태에서 빛의 속도(c) 보다 크거나 심지어 음의 값을 갖는 현상이 관찰되었으며, 이를 초광속 효과라고 정의하였다. 이러한 초광속 현상을 전기전자 회로에 적용하고자 하는 다양한 시도가 보고된 바 있다. 또한, 음의 군지연 시간을 갖는 음의 군지연 회로(Negative Group Delay Circuit: NGDC)를 피드포워드 증폭기 시스템에 적용한 연구 결과가 보고되었다. 그러나 2MHz의 주파수 폭을 갖는 2-tone 신호로 이루어진 이 실험은 상용 기지국용으로는 신호 대역폭이 너무 좁고, 집중소자로 구현된 음의 군지연 회로(NGDC)의 입/출력 반사 특성이 좋지 못하였으며, 집중소자를 사용한 음의 군지연 회로(NGDC)는 계산 값과 일치하는 집중소자의 값을 얻지 못하는 경우가 대부분이라는 단점이 존재한다. 또한 정성적인 설계만이 소개되고, 음의 군지연(NGD)을 얻을 수 있는 일반 회로 합성식이 주어지지 않았다. 이러한 이유로 이전의 연구는 신호 대역폭이 대략 5MHz인 WCDMA신호와 같은 광대역 변조 신호를 증폭하는 상업용 선형 전력증폭기에는 적합하지 않았다. 혼변조 왜곡 신호까지 고려하면, 실제 통신에서 요구하는 대역폭을 만족시키기는 불가능하다. 또한, 음의 군지연 회로(NGDC)와 능동소자를 결합한 능동 구조의 음의 군지연 회로(NGDC)의 다양한 활용 사례가 제안되었다. 또한, 집중소자 구조의 음의 군지연 회로(NGDC) 설계 일반식을 제시하였고, 또한, 분산소자를 이용한 음의 군지연 회로(NGDC) 구현 방법을 제안하여 정확한 설계가 가능하도록 하였다. 또한, 마이너스 군지연 회로의 시간 선행 특성(Time Advancement)을 루프 상쇄도 측정으로 확인되었고, 이를 상용 WCDMA 기지국용 피드포워드 증폭기에 적용하여 선형성 요구 조건을 만족시킴과 동시에 효율을 상당히 개선시킬 수 있음이 확인되었다.

발명의 내용

해결하려는 과제

[0008] 본 발명은 음의 군지연 회로(NGDC)의 시간 선행 특성을 이용함으로써 종전보다 훨씬 넓은 주파수 대역폭을 갖는 피드백 증폭기의 구조를 제안하기 위한 것이 목적이다.

[0009] 또한, 본 발명은 상기 제안하는 구조를 통해서 피드백 루프에서 군지연 정합을 제공함으로써 선형성 개선 및 동작 대역폭을 증가시키기 위한 것이 다른 목적이다.

과제의 해결 수단

[0010] 본 발명은 상기 목적을 달성하기 위하여, 입력결합기를 거쳐 인가된 신호를 증폭기의 이득만큼 증폭시켜 출력하는 주 전력증폭기; 상기 주 전력증폭기의 출력단에 연결된 출력신호 추출결합기에서 추출된 신호의 발진을 방지하기 위한 대역통과 여파기; 상기 입력결합기를 거쳐 인가된 입력신호의 기준신호와 대역통과 여파기를 거쳐 증폭된 출력신호를 비교하여 오차신호를 출력하는 주신호 제거회로; 상기 주신호 제거회로에서 출력된 오차신호를 감쇄시키기 위한 오차증폭기; 및 상기 오차증폭기에서 감쇄된 신호의 진폭과 위상을 조절하는 제2백터변조기;로 이루어진 피드백 루프가 구성되고, 상기 피드백 루프의 출력신호 추출결합기와 대역통과 여파기 사이에 연결되어 피드백 루프의 군지연을 조절하여 상쇄 대역폭이 증가되도록 조절하는 음의 군지연 회로를 포함하는 음의 군

지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기를 제공한 것이 특징이다.

발명의 효과

[0011] 본 발명은 상기 해결 수단에 의하여, 분산소자 형태의 음의 균지연 회로(NGDC)의 설계로 선형성 개선 대역폭을 상당히 증가시킬 수 있는 새로운 구조의 아날로그 피드백 선형 전력증폭기의 제공으로 종래의 증폭기보다 가장 넓은 선형성 개선 대역폭을 갖는 장점이 있다. 또한, 기지국용 송신기에 사용되는 다양한 선형화 기법 중에서 보다 향상된 선형성 개선 효과를 나타내었다.

도면의 간단한 설명

[0012] 도 1은 피드포워드와 피드백 구조를 비교한 것으로, 도 1a는 일반적인 피드포워드 증폭기이고, 도 1b는 피드백 증폭기를 나타낸 것이다.

도 2는 진폭, 역위상 및 균지연 부정합을 고려한 신호 상쇄 루프 모델을 나타낸 것이다.

도 3은 진폭 및 역위상 부정합을 표현한 루프 상쇄도이다.

도 4는 진폭 부정합(ΔV)이 0.01dB일 때 균지연 정합과 역위상 부정합에 따른 루프 상쇄도를 나타낸 것으로, 도 4a는 균지연 부정합이 없을 경우($\Delta t=0ns$)이고, 도 4b는 균지연 부정합이 존재하는 경우($\Delta t=0.3ns$)이다.

도 5는 서로 다른 균지연 부정합 조건에서 루프 상쇄도 특성에 관한 계산 및 회로 시뮬레이션 결과를 나타낸 것이다.

도 6은 본 발명에 따른 피드백 증폭기의 실시예를 나타낸 블록도이다.

도 7은 본 발명에 따른 피드백 증폭기의 다른 실시예를 나타낸 블록도이다.

도 8은 본 발명에 따른 집중소자로 구현된 음의 균지연 회로(NGDC)를 이용한 피드백 증폭기를 나타낸 것으로, 도 8a는 반사형 병렬구조이고, 도 8b는 반사형 직렬구조이다.

도 9는 본 발명에 따른 집중소자로 구현된 음의 균지연 회로에서 저항 값과 커패시터 값의 변화에 따른 반사 손실을 계산한 결과를 나타낸 것이다.

도 10은 분산소자로 구현된 음의 균지연 회로를 나타낸 것으로, 도 10a는 종단 개방 $\lambda/4$ 이고, 도 10b는 종단 단락 $\lambda/2$ 이며, 도 10c는 종단 단락 $\lambda/4$ 이고, 도 10d는 종단 개방 $\lambda/2$ 이다.

도 11은 저항 값과 커패시터 값에 따른 음의 균지연 회로 설계 가능한 실제 범위를 나타낸 그래프이다.

도 12는 2단 반사형 분산소자로 구현된 음의 균지연 회로를 나타낸 것이다.

도 13은 2단 반사형 음의 균지연 회로의 균지연 및 삽입 손실의 시뮬레이션 및 측정 결과를 나타낸 그래프이다.

도 14는 피드백 증폭기에서 주 신호 상쇄 루프의 상쇄도를 측정한 결과를 나타낸 그래프이다.

도 15는 32dBm/tone의 출력 전력에서 측정된 선형화 전후의 2-tone 신호에 대한 피드백 증폭기의 측정된 스펙트럼 특성을 나타낸 그래프이다.

도 16은 2-캐리어(Carrier) WCDMA 신호를 이용하여 측정한 선형성 개선 전과 후에 측정된 스펙트럼 특성을 나타낸 그래프로, 도 16a는 평균 출력 전력이 28dBm이고, 도 16b는 평균 출력 전력이 34dBm이다.

도 17은 2-캐리어 WCDMA 신호를 이용하여 10dB의 출력 동적 영역에 대한 5MHz, 10MHz 이격된 주파수에서 선형화 전과 후의 인접 채널 누설 비(ACLR) 특성의 측정 결과를 나타낸 그래프이다.

도 18은 1-캐리어 WCDMA 신호를 이용하여 평균 출력 전력에 대해 측정한 인접 채널 누설 비(ACLR) 및 전력 부가 효율(PAE)의 상관관계를 나타낸 그래프이다.

도 19는 음의 균지연 회로를 이용한 아날로그 피드백 구조를 제작한 실험 환경의 사진이다.

발명을 실시하기 위한 구체적인 내용

[0013] 이하, 본 발명에 따른 음의 군지연 회로를 갖는 아날로그 피드백 선형 전력 증폭기에 관하여 첨부된 도면을 참조하여 상세하게 설명한다.

[0014] 도 1은 Seidel에 의해 소개된 피드포워드와 피드백 구조이다. 벡터 변조기와 같은 신호 조절 장치들은 나타나지 않았다. 일반적인 피드포워드 증폭기에서 효율 감소의 주요 원인은 도 1a에서, MPA(Main Power Amplifier, 주 전력증폭기)의 출력 단에 연결된 수동 소자들의 삽입 손실과 신호 왜곡 감쇠 루프에서 이용된 EPA(Error Power Amplifier, 오차증폭기)의 전력 소모이다. 포워드 루프의 특성상 피드포워드 구조는 무조건 안정 동작 특성을 갖는다.

[0015] 도 1b는 피드백 증폭기 구조를 나타낸 것이다. 이 구조는 주 전력증폭기 출력에 군지연 소자가 없기 때문에 RF 출력 전력 손실은 피드포워드 구조에 비해 적다. 또한, 피드백 구조에서는 오차 신호가 주 전력증폭기의 입력 단으로 인가되기 때문에 오차 증폭기에서 요구되는 출력 전력은 훨씬 작다. 반면에 피드포워드 구조에서는 주 전력증폭기의 출력 단에 오차 신호가 인가되기 때문에 더 높은 출력 전력을 갖는 EPA를 필요로 하며, 그로 인하여 시스템 효율이 감소된다. 피드백 구조에서는 대개 원하지 않는 발진을 방지하기 위한 용도로 대역 통과 여파기를 사용한다. 대역 내의 발진은 네거티브 피드백 루프에 의해 제거될 수 있지만, 통과 대역 밖에서 포지티브 피드백이 발생할 수도 있기 때문에 발진의 가능성이 존재하기 때문이다.

[0016] Seidel의 주장에 의하면, 피드백으로 알려진 선형화 기법은 인과 관계의 모순을 담고 있다. 다시 말하자면 이미 하나의 사건이 발생한 후 피드백을 통하여 그 원인을 변형시키고자 하는 것이다. 비록 그는 그 사건이 매우 느리게 일어나고 피드백 동작이 충분히 빠르게 일어나는 상황을 가정하였지만, MPA, EPA, 그리고 루프 정합에 필요한 신호 조절 장치들을 통과하는 전달 시간이 존재하는 한 군지연 시간이 존재하기 때문에 이러한 가정은 옳지 못하다고 할 수 있다. 군지연 부정합으로 인하여 피드백 증폭기의 상쇄 대역폭이 매우 좁은 대역으로 제한되어 왔으며, 그로 인하여 현대의 광대역 무선통신에서 이 기술의 이용을 어렵게 해 왔다.

[0017] 다음으로, 피드백 구조에서 군지연 시간의 부정합과 대역폭 제한을 설명한다. 도 2는 진폭, 역위상, 그리고 군지연 부정합을 고려한 신호 상쇄 루프 모델을 나타낸 것이다. 입력 신호(V_{IN})의 일부분이 추출되어 군지연 소자를 거쳐 기준 신호(V_A)로써 신호 상쇄기에 전달된다. 대부분의 신호들은 전력증폭기(PA)에 의해 증폭되고, 증폭된 신호 성분 외에 혼변조 왜곡신호(Intermodulation Distortion: IMD) 성분까지 포함한 신호들을 출력한다. 이 신호들의 일부분이 전력증폭기(PA)의 출력 단에서 추출되어 비교 신호(V_B)로써 신호 상쇄기에 결합되며, V_A 와 상쇄적으로 결합되어 수신 신호 성분이 제거된 오차신호 또는 IMD 성분(V_{ERR})만을 출력시킨다.

[0018] 상기 진폭 및 역위상 부정합은 V_A 신호로 진폭이 V_1 , 위상이 θ 인 정현파 신호가 진폭 부정합 인자 ΔV 와 역위상 부정합 인자 $\Delta \theta$ 를 포함하는 V_B 신호와 결합되면, 루프 상쇄도(Signal Cancellation Ratio: S)는 V_{ERR} 과 V_A 의 평균 전력의 비로써 다음의 수학식으로 표현이 가능하다.

[0019] (수학식 1)

$$S(dB) = 10 \log \left[1 + \left(\frac{V_1 + \Delta V}{V_1} \right)^2 - 2 \left(\frac{V_1 + \Delta V}{V_1} \right) \cdot \cos(\Delta \theta) \right]$$

[0020]

[0021] 도 3은 진폭 부정합 ± 0.6 dB, 그리고 역위상 부정합 $\pm 3^\circ$ 인 범위에 대하여 표현한 루프 상쇄도의 계산 값이다. 도 3에서는 $-25 \sim -40$ dBc의 상쇄 효과를 얻을 수 있는 진폭 부정합 인자 ΔV 와 역위상 부정합 인자 $\Delta \theta$ 의 범위를 나타낸다. 이 분석에 있어서 군지연 부정합은 없는 것으로 가정하였다.

[0022] 그리고 군지연 부정합은 도 2에서 두 경로간 군지연 부정합 (Δt)은 광대역 신호 상쇄에 있어서 매우 중요한 역할을 한다. 분석을 위하여 단위 진폭 ($V_1=1$)의 신호와 완벽하게 정합된 진폭과 역위상 조건을 가정하였다 ($\Delta V=0, \Delta \theta=0$). ω_0 을 각주파수라 할 때 오차 신호(V_{ERR})는 다음과 같이 표현할 수 있다.

[0023] (수학식 2)

$$\begin{aligned} V_{ERR} &= V_A + V_B \\ &= \cos(\omega_0 t + \theta) + \cos(\omega_0(t + \Delta t) + \theta + 180^\circ) \\ &= \cos(\omega_0 t + \theta)(1 - \cos(\omega_0 \Delta t)) + \sin(\omega_0 t + \theta) \sin(\omega_0 \Delta t) \end{aligned}$$

[0024]

[0025] 한 주기 동안 평균 전력은 수학식 2를 이용하여 $|V_{ERR}|^2$ 을 다음과 같이 구할 수 있다.

[0026] (수학식 3)

$$\begin{aligned} |V_{ERR}|^2 &= \left| \frac{(1 - \cos \omega_0 \Delta t)^2 + (1 - \cos \omega_0 \Delta t)^2 \cos 2(\omega_0 t + \theta)}{2} \right. \\ &\quad \left. + \frac{\sin^2(\omega_0 \Delta t) + \sin^2(\omega_0 \Delta t) \sin^2(\omega_0 t + \theta)}{2} \right. \\ &\quad \left. + \sin 2(\omega_0 t + \theta)(1 - \cos \omega_0 \Delta t)(\sin \omega_0 \Delta t) \right| \end{aligned}$$

[0027]

[0028] 임의의 주기 T_0 에 대하여 수학식 3에 적분을 취함으로써 V_{ERR} 의 평균 전력은 수학식 4와 같이 구해진다.

[0029] (수학식 4)

$$P_{ERR,avg} = 1 - \cos \omega_0 \Delta t$$

[0030]

[0031] 루프 상쇄도는 수학식 4와 기준 신호의 평균 전력의 비로 정의되었으므로, 균지연 부정합에 대한 루프 상쇄도는 dB단위로 수학식 5와 같이 표현할 수 있다.

[0032] (수학식 5)

$$S_{\Delta t} = 10 \log(1 - (\cos(\omega_0 \Delta t)) \cdot (1 - f/f_0)) + 3$$

[0033]

[0034] 여기서 $1 - f/f_0$ 은 중심주파수 f_0 로 정규화한 주파수 표현을 위하여 삽입된 항으로, 도 4의 $\text{Frequency}_{\text{norm}}$ 이다. 최종적으로, 수학식 1 내지 5를 이용하여 진폭, 역위상, 그리고 균지연 부정합을 모두 고려한 루프 상쇄도 표현식을 직관적으로 이해하기 쉬운 균지연 시간 정합에 대한 함수로써 수학식 6과 같이 유도할 수 있다.

[0035] (수학식 6)

$$S_{\text{total}} = 10 \log \left[1 + \left(\frac{V_1 + \Delta V}{V_1} \right)^2 - 2 \left(\frac{V_1 + \Delta V}{V_1} \right) \cdot \cos(\omega_0 \Delta t) \left(1 - \frac{f}{f_0} \right) \right]$$

[0036]

[0037] 도 4는 진폭 부정합이 0.01dB일 때 균지연 부정합과 역위상 부정합에 따른 루프 상쇄도를 나타내고 있다. 도 4a와 같이 균지연 부정합이 없을 경우, 루프 상쇄도는 역위상 부정합(실선방향)에 의해서만 제한되며, 주파수 성분에 대한 성능저하(점선 방향)는 나타나지 않는다. 그러나 도 4b와 같이 0.3ns의 균지연 부정합이 존재하는 경우에 루프 상쇄도는 위상 부정합(실선 방향)에 의해서 뿐만 아니라 중심 주파수에서 멀어질수록(점선방향), 즉 주파수에 의해서도 상쇄도가 급격히 저하됨을 알 수 있다.

[0038] 도 5는 진폭 부정합이 0.01dB이고 역위상이 완벽하게 정합되어 있다는 가정 하에서 정규화된 주파수에서 군지연 부정합에 따른 루프 상쇄도 계산 값 및 회로 시뮬레이션 결과를 나타낸 것이다. ADS 2009에서 진행한 회로 시뮬레이션은 계산 결과와 거의 일치함을 알 수 있으며, 결과는 표 1에 요약되어 있다. 군지연 부정합이 0.3ns 인 경우, 20dB 상쇄 유효 대역폭은 5.2%로 예상된다. 그러나 군지연 부정합이 1.0ns일 때의 유효 대역폭은 1.6%로 상당히 감소된다. 이 값은 0.3ns 부정합 조건 대역폭의 약 30%에 해당된다.

[0039] (표 1)

GD Mismatch (ns)	20 dB Cancellation BW (%)
0.3	5.2
1.0	1.6

[0040]

[0041] 도 6은 본 발명에서 제안하는 NGDC(Negative Group Delay Circuit: 음의 군지연 회로)의 실시예를 이용한 피드백 증폭기를 나타낸 것이다. 이 회로는 주 전력증폭기(MPA), 오차증폭기(EPA), 벡터 변조기(VM1, VM2), 입력 결합기(11), 왜곡신호 삽입 결합기(12), 출력신호 추출 결합기(13), 대역통과 여파기(BPF), 그리고 음의 군지연 회로(NGDC)로 구성된다. 우선 입력신호(RF_{IN})의 일부가 주 전력증폭기(MPA)에 인가되고 증폭기의 이득만큼 증폭된다. 나머지 입력신호는 증폭된 출력신호(B)와 비교되는 기준신호(A)로서 사용된다. 잡음 또는 증폭기의 비선형 왜곡성분을 포함하고 있는 출력신호와 기준신호 사이의 차이가 오차신호(C)가 된다. 오차신호는 오차증폭기(EPA)에서 증폭이 되고 출력신호에 포함된 비선형 성분만을 감소시킬 수 있도록 주 전력증폭기(MPA)의 입력 단(D)에 인가된다. 도 6에 표현된 입력 신호와 비선형 왜곡 성분의 시각적 표현은 개방 루프 조건으로부터 유도하였다. 주 전력증폭기(MPA), 출력신호 추출 결합기(13), 대역 통과 여파기(BPF), 주 신호 제거회로(-), 그리고 벡터 변조기(VM1, VM2)의 조합으로 구성된 피드백 신호의 군지연 때문에 시스템 대역폭이 상당히 제한된다. 피드백 루프를 구성하는 출력 신호 추출 결합기와 대역 통과 여파기 사이에 음의 군지연 회로(NGDC)를 추가함으로써 피드백 경로의 군지연을 조절하여 상쇄 대역폭이 증가되도록 조절이 가능하다.

[0042] 도 7은 본 발명에서 제안하는 NGDC(Negative Group Delay Circuit: 음의 군지연 회로)의 다른 실시예를 이용한 피드백 증폭기를 나타낸 것이다. 이 회로는 주 전력증폭기(MPA), 오차증폭기(EPA), 벡터 변조기(VM1, VM2), 입력 결합기(11), 왜곡신호 삽입 결합기(12), 출력신호 추출 결합기(13), 대역통과 여파기(BPF), 그리고 음의 군지연 회로(NGDC)로 구성된다. 우선 입력신호(RF_{IN})의 일부가 주 전력증폭기(MPA)에 인가되고 증폭기의 이득만큼 증폭된다. 나머지 입력신호는 증폭된 출력신호(B)와 비교되는 기준신호(A)로 사용된다. 잡음 또는 증폭기의 비선형 왜곡 성분을 포함하고 있는 출력신호(B)와 기준신호(A) 사이의 차이가 오차신호(C)가 된다. 오차신호는 오차증폭기(EPA)에서 증폭되어 출력신호에 포함된 비선형 성분만을 감소시킬 수 있도록 주 전력증폭기(MPA)의 입력 단(D)에 인가된다. 주 전력증폭기(MPA), 출력신호 추출 결합기(13), 대역 통과 여파기(BPF), 주 신호 제거회로(-), 그리고 벡터 변조기(VM1, VM2)의 조합으로 구성된 피드백 경로의 군지연 때문에 시스템 대역폭이 상당히 제한된다. 피드백 루프를 구성하는 출력신호 추출 결합기(13)와 대역통과 여파기(BPF) 사이에 음의 군지연 회로(NGDC)를 추가함으로써 피드백 경로의 군지연을 조절하여 상쇄 대역폭이 증가되도록 조절이 가능하다.

[0043] 음의 군지연(NGD)이 소개된 후, 무선주파수(RF) 및 초고주파 대역에서 음의 군지연 회로(NGDC)와 군지연을 갖는 일반적인 회로를 결합하여 전달시간이 0인 시스템을 구현하는 것이 가능해졌다. 음의 군지연(NGD)에 관한 물리적 특성, 인과관계에 대한 쟁점, 그리고 전자 회로를 통한 설계 방법 등은 이미 실험적인 관찰 결과를 통하여 입증 및 분석되었다. 군지연(NGD)이 갖는 시간 선행 특성을 적용함으로써 신호 상쇄 루프에서 주요한 대역폭 제한 요소로 작용하는 군지연 정합을 제어하여 대역폭을 확장시킬 수 있게 되었다.

[0044] 전달형 직렬-병렬(Series-Parallel; SP) 및 분로-직렬(Shunt-Series; SS) NGDC에 관한 분석은 이미 수행되었다. 반사형 회로 구조는 무선주파수(RF) 회로의 입/출력 반사계수를 개선하고자 할 때 매우 유용하며, 그 예로 3dB 하이브리드를 이용한 반사형 위상/이득 조절기를 들 수 있다. 도 8은 집중소자로 구현된 음의 군지연 회로(NGDC)의 반사형 병렬(Reflective Parallel; RP) 및 반사형 직렬(Reflective Series; RS) 구조를 나타낸 것이다. 본 발명에서 제안된 구조는 공진 회로의 모양을 갖지만 소모성 소자인 저항이 추가되어 있는데, 이

제안 회로를 3dB 하이브리드의 결합 및 전달 단에 부착함으로써 입출력 반사 특성이 양호한 음의 균지연 회로(NGDC)를 구현할 수 있다. RP 회로의 반사계수(Γ_{RP})의 크기와 위상 성분은 입력 임피던스를 통하여 구할 수 있는데, 중심 주파수에서의 공진을 가정하여 균지연 시간 및 반사계수를 수학적 7과 수학적 8로 나타낼 수 있다. 이때, 균지연 시간은 커패시턴스(C_{RP})와 저항(R_{RP})의 함수로 표현할 수 있다.

[0045] (수학적 7)

$$GD_{RP} \Big|_{\omega=\omega_0} = - \frac{d\varphi_{in,RP}}{d\omega} \Big|_{\omega=\omega_0} = \frac{4R_{RP}^2 Y_0 C_{RP}}{(R_{RP} Y_0)^2 - 1}$$

[0047] (수학적 8)

$$\Gamma_{RP} \Big|_{\omega=\omega_0} = \frac{1 - R_{RP} Y_0}{1 + R_{RP} Y_0}$$

집중소자로 구현된 음의 균지연 회로(NGDC)의 이해와 편리한 설계를 위하여, 수학적 7과 8을 MATLAB 프로그램으로 C_{RP} 와 R_{RP} 에 관하여 표현하였으며, 그 결과를 도 9에 나타냈다. R_{RP} 가 50Ω보다 작을 경우 음의 균지연(NGD) 시간의 크기는 R_{RP} 와 C_{RP} 에 비례하는 추세를 가지고 있으며, R_{RP} 가 50Ω보다 큰 경우 음의 균지연(NGD) 시간을 얻을 수 없다. R_{RP} 와 삽입 손실의 관계를 보여주는 도 9의 오른쪽 아래로부터, 더 큰 음의 균지연(NGD) 시간을 얻기 위해서는 더 큰 신호의 감쇄를 발생함을 확인할 수 있다. 1단자 회로의 반사 손실은 2단자 회로의 삽입 손실에 해당되기 때문에 설계자는 음의 균지연(NGD) 시간과 삽입 손실 사이에서 적절한 선택을 해야 한다.

집중소자 회로를 구현하는데 필요한 상용 소자의 소자 값들은 제한적이기 때문에 구현하고자 하는 음의 균지연(NGD) 시간을 완전하게 구현할 수 없으며, 그로 인한 설계 시간과 실제 측정 시간에는 오차가 발생한다. 초고주파 회로 설계에 있어서 특정 길이의 개방 또는 단락 중단된 전송 선로는 공진기로 이용된다. 따라서 도 10과 같이, 집중소자 RP 및 RS회로로부터 분산 소자 형태의 RP 및 RS회로로 변환이 가능하다. 도 10a와 도 10c는 $\lambda/4$ 의 홀수 배의 길이를 가지고 있고, 도 10b와 도 10d는 $\lambda/2$ 의 정수 배의 길이를 가지고 있으며, 주로 작은 회로 구현을 위하여 n=1인 경우에 대하여 고려한다. 도 8a의 RP회로는 도 10a의 개방 중단 공진기(Quarter-wavelength Open; QO) 또는 도 10b의 개방 중단 공진기(Half-wavelength Short; HS)로 변환이 가능하다. 도 10b의 RS회로는 도 10c의 단락 중단 공진기(Quarter-wavelength Short; QS) 또는 도 10d의 단락 중단 공진기(Half-wavelength Open; HO)로 변환이 가능하다. 네 가지 형태의 전송선로 공진기의 특성 임피던스와 어드미턴스는 다음과 같이 표현할 수 있다.

[0051] (수학적 9)

$$Y_{C,QS} = \frac{4\omega_0 C_{RP}}{\pi}$$

[0053] (수학적 10)

$$Y_{C,HO} = \frac{2\omega_0 C_{RP}}{\pi}$$

[0055] (수학적 11)

$$Z_{C,HS} = \frac{2\omega_0 L_{RS}}{\pi}$$

[0057] (수학식 12)

$$Z_{C,90} = \frac{4\omega_0 L_{RS}}{\pi}$$

[0058]

[0059] 변환의 유효성을 검증하기 위하여 집중소자로 설계한 음의 균지연 회로(NGDC)와 이를 변환한 분산소자 음의 균지연 회로(NGDC)를 시뮬레이션 하였다. 수학식 7과 도 8을 이용하여 -9ns의 음의 균지연(NGD)을 얻기 위한 소자 값으로써 $R_{RP}=47.5\Omega$, $C_{RP}=5pF$, 그리고 $L_{RP}=1.107nH$ 를 구하였으며, 이 소자 값과 수학식 8을 통하여 계산된 삽입 손실은 중심 주파수에서 -31.82dB이다. 수학식 9를 이용하여 집중소자 회로를 분산소자로 변환하였으며, 중단 단락 $\lambda/4$ 회로의 특성 임피던스는 60.16Ω 으로 계산되었다. 이때 도 11에서, 무한한 조합의 공진 쌍이 존재하기 때문에 변환된 회로의 특성 임피던스가 구현 가능한 범위 내에 있도록 적절한 값을 선택해주어야 한다. 10ns를 초과하는 음의 균지연(NGD) 값은 삽입손실도 크고 대역폭도 좁아지므로 음의 균지연(NGD) 값의 크기 또한 고려해야 한다. 프로토타입으로 90° 하이브리드는 3dB 브랜치라인 결합기로 구현하였다. 회로 크기를 줄이기 위하여 표면 장착식 소형 상용 하이브리드 커플러 소자를 이용할 수 있다.

[0060] 실험을 통한 타당성 검증을 위하여 -9ns의 균지연, 0dB의 삽입손실, 그리고 WCDMA 하향 주파수 대역의 중심주파수에서 30MHz의 대역폭(2.125 ~ 2.155GHz)을 갖는 2단 반사형 분산 소자 NGDC를 설계하였다. 이 음의 균지연(NGD) 값은 대역 통과 여파기를 포함한 피드백 구조에서 오차 증폭기 경로에 있는 회로로 인한 신호 전달 시간의 보상을 위하여 선택했다. 설계된 회로는 도 12와 같이 90° 하이브리드와 각각 중심주파수가 2.125GHz와 2.155GHz인 두 개의 단위 분산소자 NGDC(#1 과 #2)로 구성되어 있다. 중심주파수가 임의의 간격만큼 이격되어 있는 두 회로를 연속으로 연결하여 동작 대역에서 평탄한 이득 및 음의 균지연(NGD) 특성을 얻을 수 있었다. 분산소자 NGDC의 손실 성분은 도 12에 표현된 것과 같이 이득이 G인 상용 소신호 증폭기를 이용하여 보상하였다. 보상 커패시터(C_{COMP})는 R_{RP} 가 리액턴스 성분을 포함하지 않도록 하기 위해 칩 저항의 미소한 기생 인덕턴스 성분을 보상하도록 R_{RP} 에 병렬로 연결하였다.

[0061] 도 13은 설계된 2단 분산소자 음의 균지연 회로(NGDC)의 시뮬레이션 및 측정 결과를 보여준다. 본 발명에서 제안하는 구조의 장점은 이득 보상 증폭기의 위치가 달라지더라도 전체 회로의 전달 특성이 동일하게 유지된다는 것이다. 다시 말하자면, 첫 번째 이득 증폭기(G)는 두 번째 음의 균지연(NGD) 유닛의 출력 단으로 이동할 수 있다. 그렇게 함으로써 큰 입력 신호가 인가될 경우 소신호 증폭기 모듈에서 발생할 수 있는 비선형 왜곡을 방지할 수 있다. 시뮬레이션 결과와 측정 결과가 거의 일치하며, 측정된 균지연과 삽입 손실은 동작 주파수에서 각각 $-9 \pm 0.25ns$ 와 $-0.21 \pm 0.06dB$ 이다. 시뮬레이션과 측정 결과상의 균지연과 삽입 손실의 미세한 오차는 소신호 증폭기의 이득과 나머지 연결 소자들의 손실 성분에 기인한다. 더 큰 값의 균지연 시간이 필요할 경우, 대역폭과 균지연 시간 사이의 트레이드오프(trade-off)가 필요하다. 각 소신호 증폭기 모듈은 미니-서킷츠(Mini-Circuits)사의 ERA-5SM 2단으로 구성되어 있으며, 각 이득 모듈의 전력 소모는 0.5W이다.

[0062] 본 발명의 피드백 증폭기의 MPA는 최대전력이 25W인 GaN HEMT소자 NPTB00025로 제작하였다. 선형 전력 증폭기 MHL21336로 구동되는 주 전력증폭기(MPA)는 게이트 전압이 -1.9V인 유사 E급 전력 증폭기로 동작된다. 주 전력 증폭기(MPA)는 드레인 전압이 28V일 때 최대 출력이 43.1dBm이며 50dB의 이득을 갖는다. 이때 전력 부가 효율(Power Added Efficiency; PAE)은 70.1%이었다. 사용된 음의 균지연 회로(NGDC)는 대역 저지와 유사한 주파수 응답을 가지고 있기 때문에 통과 대역 이외의 신호 또한 증폭이 이루어지기 때문에 발생 가능한 발진을 방지하기 위해 2단 $\lambda/4$ 결합 선로 대역 통과 여파기를 제작하여 피드백 루프에 삽입하였다. 협대역 대역통과 여파기를 삽입함으로써 피드백 루프의 균지연 시간이 2.5ns 증가하였다. 이 값은 상기 음의 균지연 회로(NGDC) 설계에 이미 고려되었다.

[0063] 도 14는 주 신호 제거 루프의 측정 결과를 나타낸 그래프이다. 대역폭이 10MHz인 2-carrier WCDMA 주 신호를 약 30dB 상쇄시킬 수 있다. 20dB 상쇄를 기준으로 정할 경우에는 약 50MHz의 대역 내에서 상쇄 효과를 갖는다. 피드백 루프의 특성상 IMD 상쇄 루프의 루프 상쇄도는 측정이 불가능하다. 그러나 주신호 제거 루프의 측정 결과로 미루어 볼 때 약 50MHz 대역에서 20dB 이상의 신호 상쇄 효과를 얻을 수 있을 것으로 기대된다.

[0064] 도 15는 출력 전력이 32dBm/tone인 2-tone 신호에 대한 피드백 증폭기의 측정된 스펙트럼 특성이다. 9차까지의 혼변조 왜곡 성분을 관찰하기 위하여 50MHz 대역에서 톤 간격은 5MHz로 하였다. B급 동작을 위한 게이트 바이어스로 인하여 제작된 피드백 증폭기는 피드백 루프가 개방된 상황에서 상당한 비선형성을 나타내고 있다. 피드백 루프를 구성한 후에 관심 영역인 50MHz 전 대역에서 IMD 신호들이 최소 20dB이상 개선됨을 확인하였다. 이러한

상쇄 대역폭은 종래의 피드백 증폭기의 상쇄대역폭에 비해 약 10배가량 넓은 것으로 확인되었다.

[0065] 도 16은 2-carrier WCDMA 신호를 인가한 경우에 평균 출력 전력이 각각 28dBm과 34dBm일 때 선형성 개선 전/후의 출력 스펙트럼들을 보이고 있다. 사용된 WCDMA 신호의 침투치 대 평균 전력 비(Peak to Average Power Ratio; PAPR)는 0.01% 확률에서 10.8dB이다. 평균 출력 전력이 28dBm일 경우, 5MHz 이격된 주파수에서 인접 채널 누설 비(Adjacent Channel Leakage Ratio; ACLR)는 개선 전 -26.8dBc에서 개선 후 -51.9dBc로 약 25.1dB가 개선되었으며 이는 도 16a에 나타나 있다. 평균 출력 전력이 34dBm일 때 인접 채널 누설 비(ACLR)는 -24.6dBc에서 -48.4dBc로 약 23.8dB가 개선되었으며 이는 도 16b에 나타나 있다.

[0066] 도 17은 2-carrier WCDMA 신호를 이용하여 10dB의 출력 동적 영역에 대하여 선형화 전과 후의 인접 채널 누설 비(ACLR)의 측정 결과를 비교한 것이다. 선형성 개선의 측면에서 평균 출력 전력 28dBm에 최적화하였으며, 제작된 증폭기는 24 ~ 34dBm의 출력 전력에 대하여 5MHz 이격된 주파수에서 기지국 선형성 요구조건인 -45dBc를 만족시킴을 확인하였다. 평균 출력 전력이 28dBm일 때 최대 25.1dB가 개선되었으며, 이는 피드백 구조의 증폭기에 있어서 증가된 대역폭과 함께 매우 뛰어난 선형성 개선 결과이다. 평균 출력 전력이 35dBm 이상 증가하면 선형성이 저하되는데, 그 이유는 상술한 바와 같이, 음의 균지연 회로(NGDC)가 대역 저지 여파기와 같은 주파수 특성을 가지고 있기 때문에 이를 상용 소신호 증폭기를 이용하여 손실을 보상하면 통과 대역 이외의 대역에서 더 높은 이득을 갖는다. 결국 피드백 루프를 구성할 때에 전력 레벨 계산의 기준을 통과 대역으로 고려할 경우에 통과 대역 이외 대역에서 높아진 노이즈 레벨로 인하여 소신호 증폭기가 포화될 가능성이 높다. 이러한 문제를 해결하고자 할 경우에 음의 균지연 회로(NGDC)에 사용되는 이득 보상 증폭기의 출력 용량을 높이거나 또는 광대역 소신호 증폭기가 아닌 협대역 증폭기를 사용하는 방법 등이 있다.

[0067] 1-carrier WCDMA 신호를 이용하여 평균 출력 전력에 대해 측정한 인접 채널 누설 비(ACLR) 및 전력 부가 효율(PAE) 성능은 도 18에 나타냈다. 평균 출력 전력이 35dBm일 때, 인접 채널 누설 비(ACLR)과 전력 부가 효율(PAE)은 각각 -46.1dBc와 13.3%로 측정되었는데, 이 값은 음의 균지연 회로(NGDC)의 손실 보상을 위해 사용된 소신호 증폭기의 전력 소모를 모두 포함한 값이다. 주어진 바이어스 조건에서 주 전력증폭기(MPA)는 모든 출력 레벨에서 기지국용 증폭기의 선형성 요구 조건을 전혀 만족시키지 못하였으나, 선형성 개선 후 최대 13.3%의 전력 부가 효율(PAE)을 갖는 전력 레벨에서 동작할 수 있게 되었다. 다시 말해, 전력증폭기의 스위칭 동작을 이용하는 고효율 증폭기의 설계에서와 같이 B급 또는 C급 바이어스 조건을 사용해야 하는 경우에 본 발명에서 제안하는 구조의 피드백 증폭기가 선형성 개선에 매우 유용하게 사용될 수 있음을 보인다.

[0068] 종래에 발표된 피드백 증폭기에 관한 연구 결과와 본 발명에서 제안하는 구조의 피드백 증폭기 사이의 결과들의 비교를 표 2에 정리하였다.

[0069] (표 2)

	Frequency (GHz)	P _{1dB} (dBm)	Test Signal	Cancellation BW (MHz)	Linearity (dBc)	Improvement (dB)
[19]	0.35	23	2-tone	6	-40	8
[20]	1.85	27	2-tone	0.5	-42	20
[21]	0.881	33	2-tone	6	-46	12
This work	2.14	43	WCDMA	50	-52	25

[0070]

[0071] 상기에서 피드백 증폭기의 균지연 정합 문제로 인하여 아날로그 피드백 증폭기에 대한 연구는 거의 찾아보기가 용이하지 않다. 본 발명에서 결과로 얻은 50MHz 이상의 상쇄 대역폭은 종래보다 최소 10배 이상의 대역폭이다. 이는 본 발명을 통해 조사한 바에 의하면 아날로그 피드백 구조의 증폭기 중에서 가장 넓은 대역폭이었다.

[0072] 도 19는 제작된 피드백 증폭기 구조의 실험 환경을 나타낸 사진이다. 사진은 제안하는 구조의 구현 가능성을 살펴보기 위하여 개별 모듈로 기초 실험을 진행한 모습을 나타낸 것이며, 만약 제품의 형태로 제작할 경우에 구성하는 회로들이 모두 능동회로이기 때문에 음의 균지연 회로(NGDC), 백터 변조기, 상쇄기, 대역통과 여파기, 오차증폭기를 포함한 모든 능동회로 부품들을 하나의 모듈 안에 집적화하면 크기를 줄일 수 있을 것으로 예상된다.

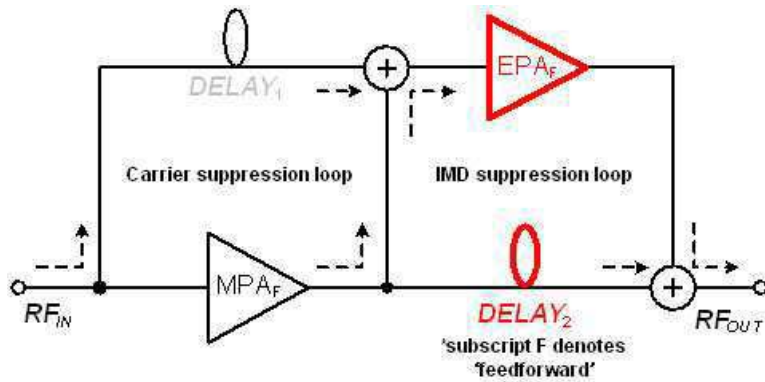
[0073] 이상의 설명에서 본 발명은 특정의 실시 예와 관련하여 도시 및 설명하였지만, 특허청구범위에 의해 나타난 발명의 사상 및 영역으로부터 벗어나지 않는 한도 내에서 다양한 개조 및 변화가 가능하다는 것을 이 기술분야에서 통상의 지식을 가진 자라면 누구나 쉽게 알 수 있을 것이다.

부호의 설명

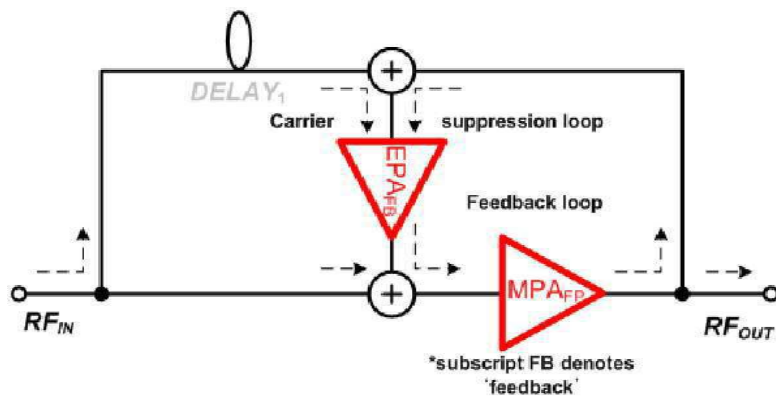
- [0074] 11: 입력결합기 12: 왜곡신호 삽입결합기
 13: 출력신호 추출결합기 MPA: 주 전력증폭기
 EPA: 오차증폭기 VM1, VM2: 벡터 변조기
 BPF: 대역통과 여파기 NGDC: 음의 균지연 회로

도면

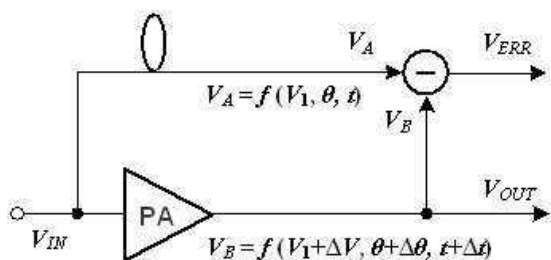
도면1a



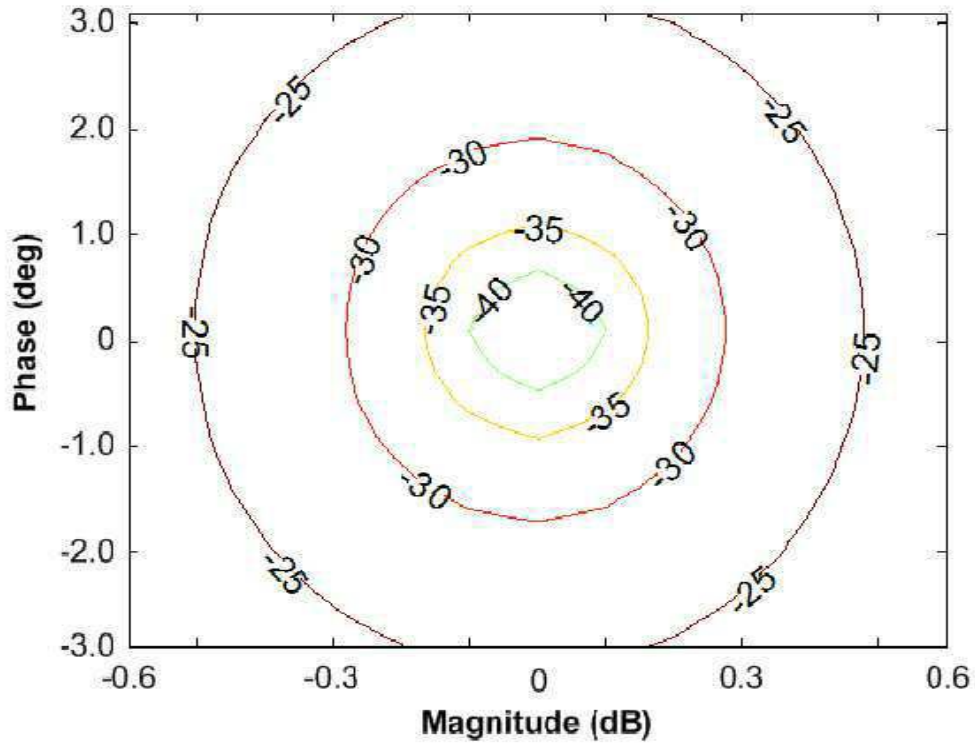
도면1b



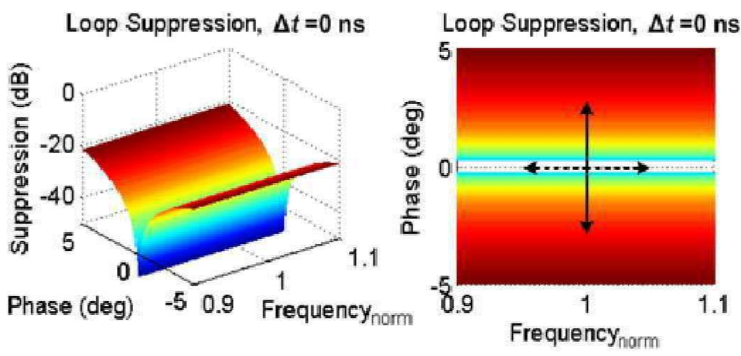
도면2



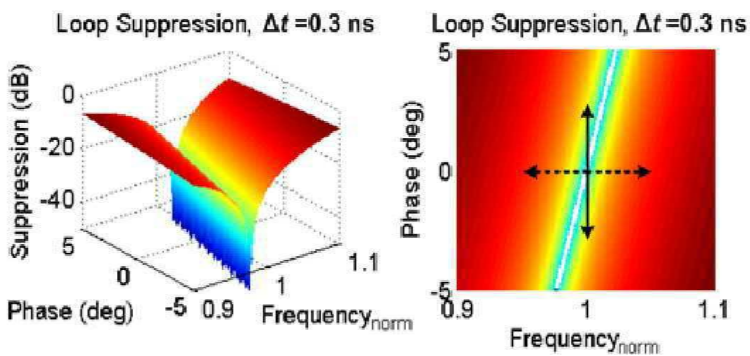
도면3



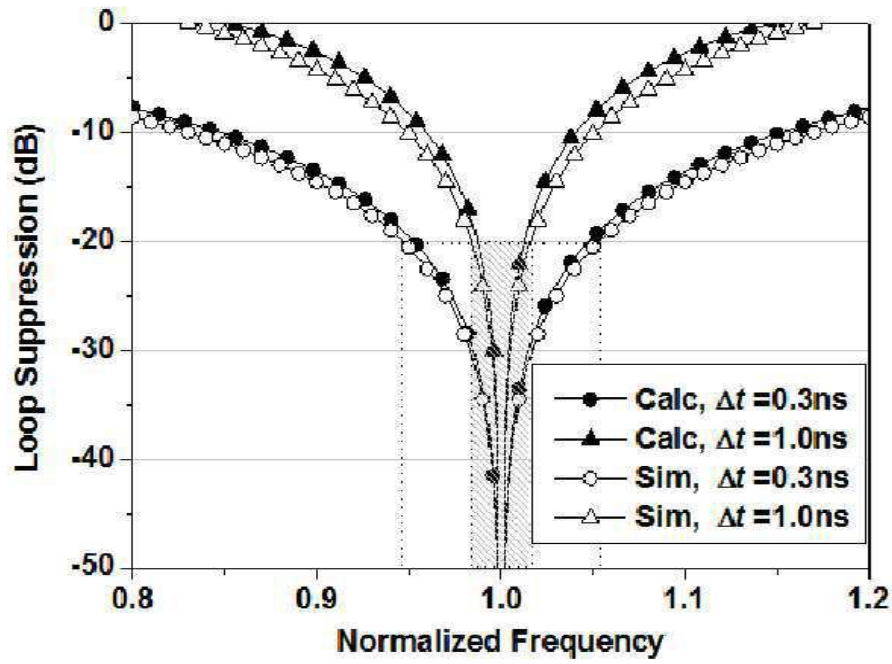
도면4a



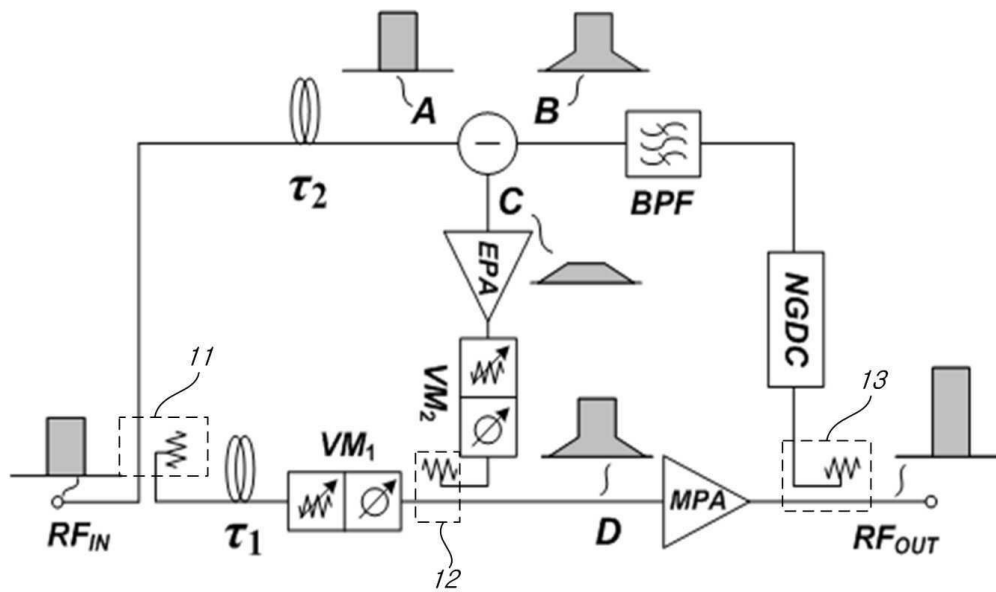
도면4b



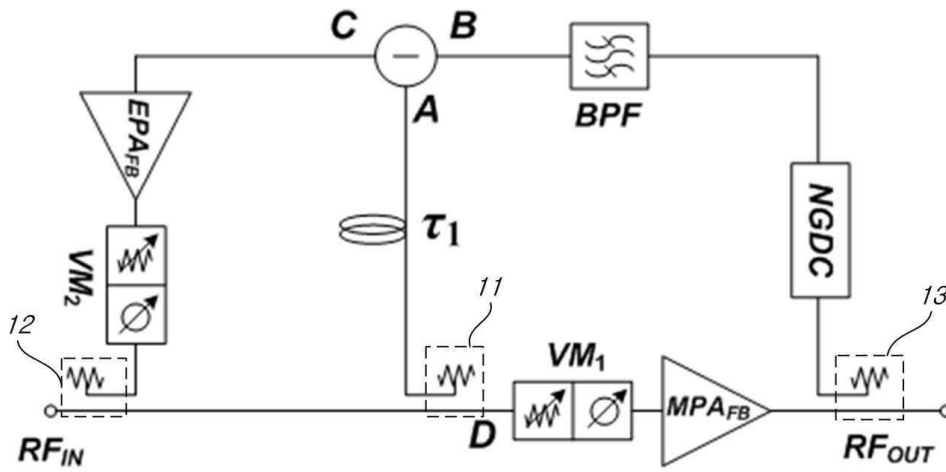
도면5



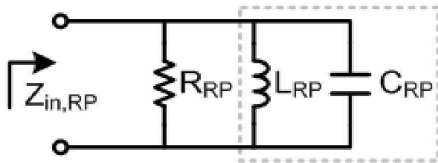
도면6



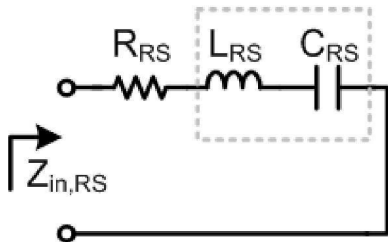
도면7



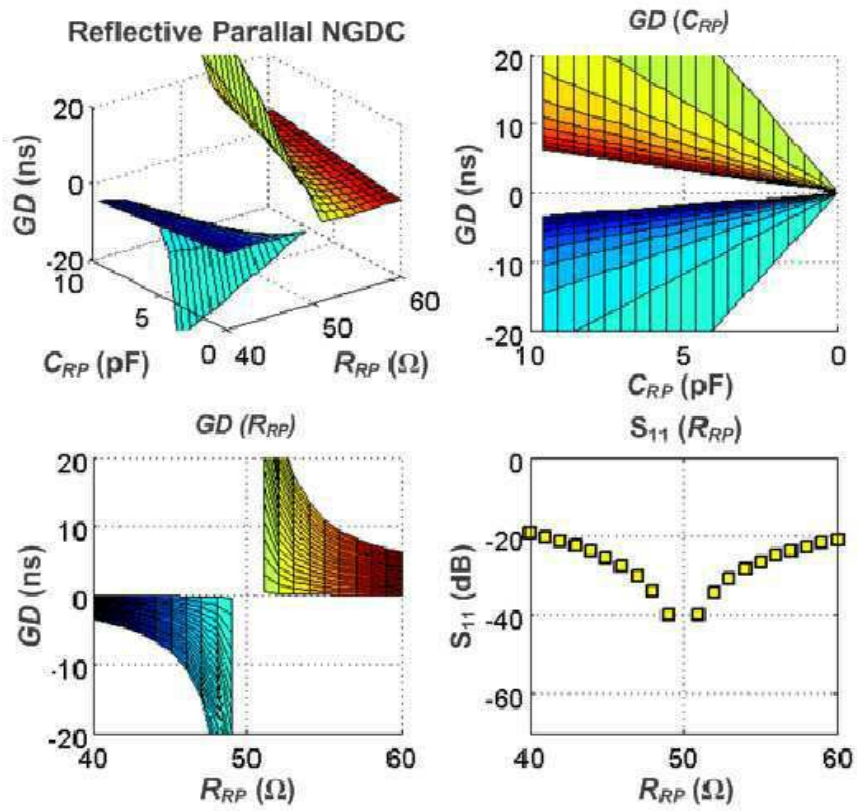
도면8a



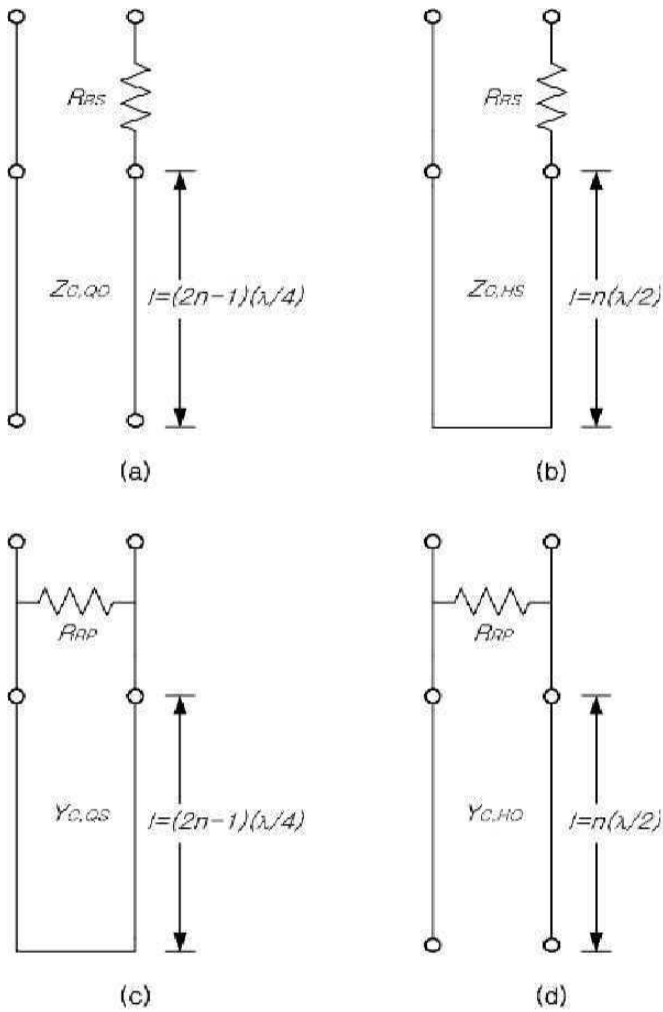
도면8b



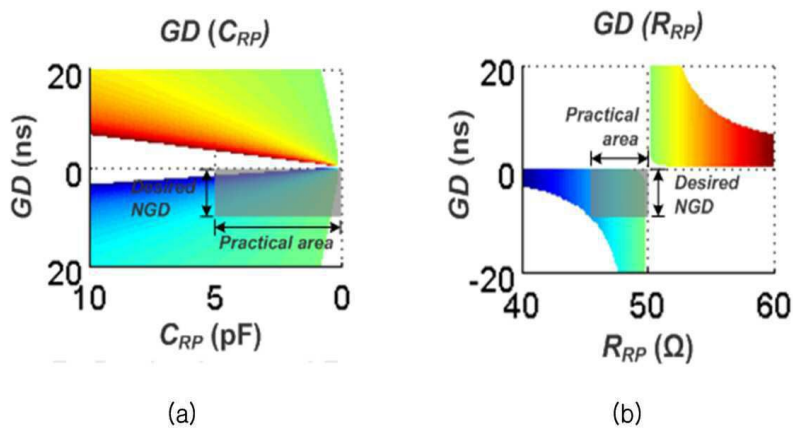
도면9



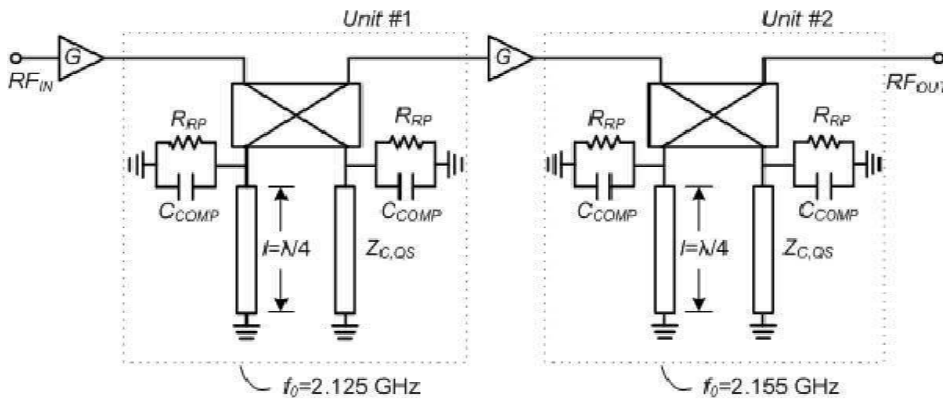
도면10



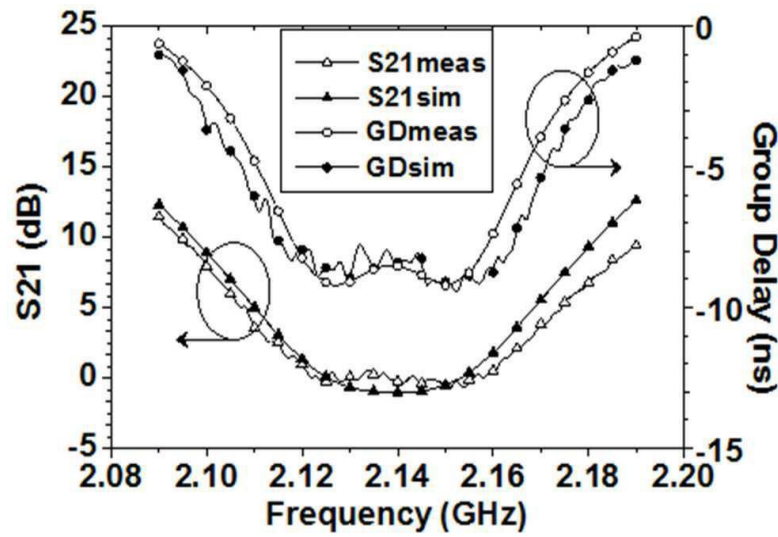
도면11a



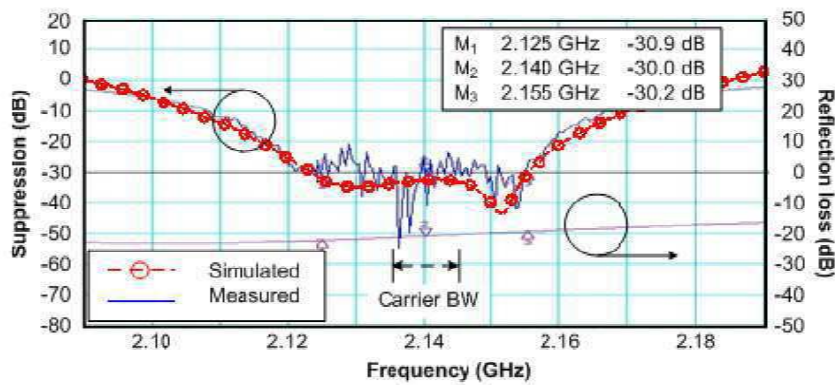
도면12



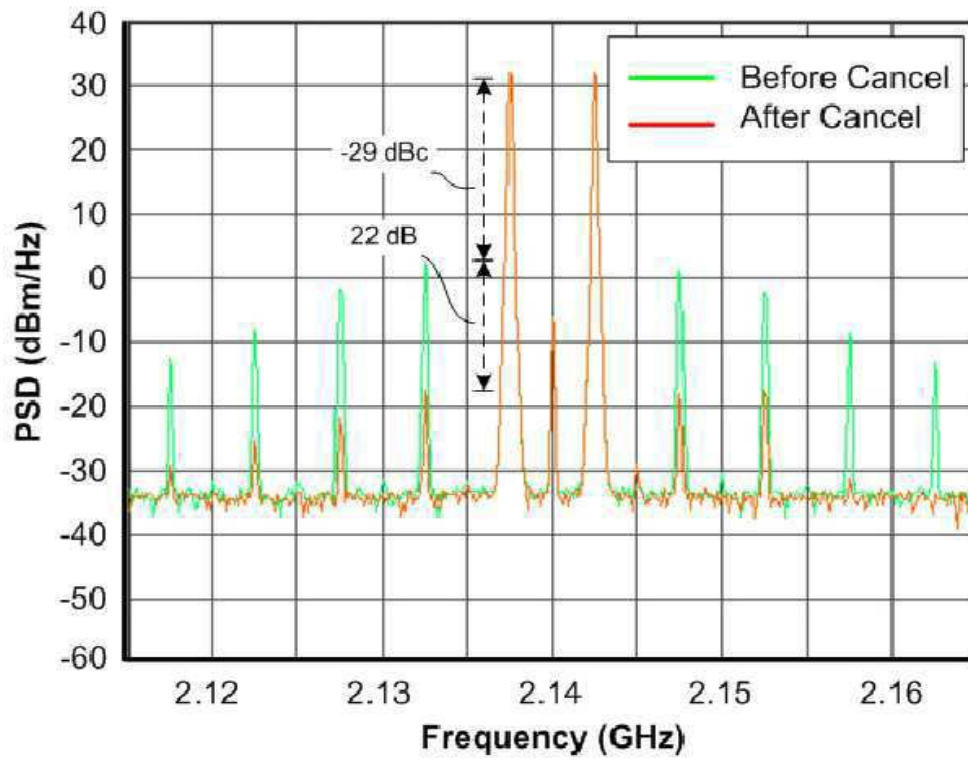
도면13



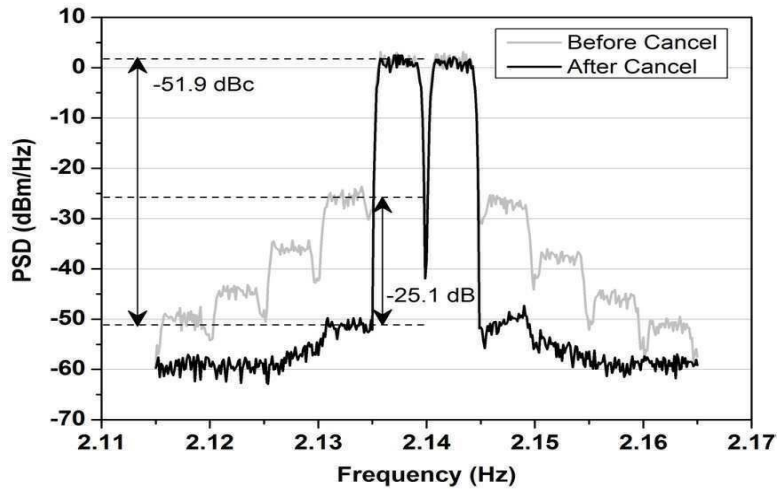
도면14



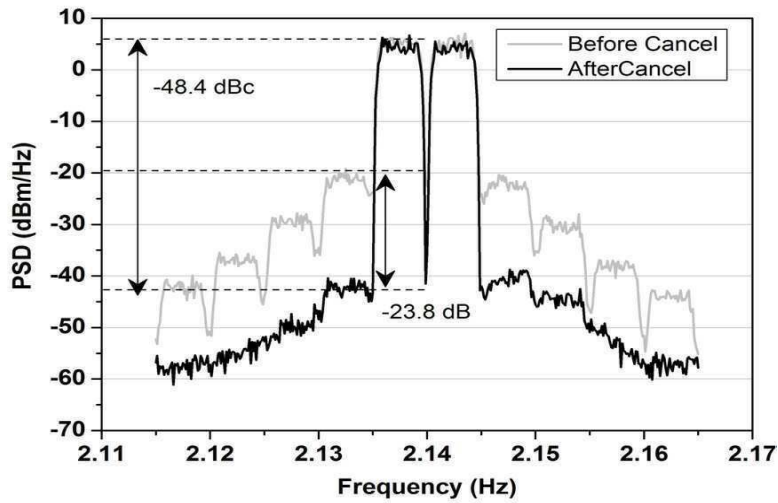
도면15



도면16

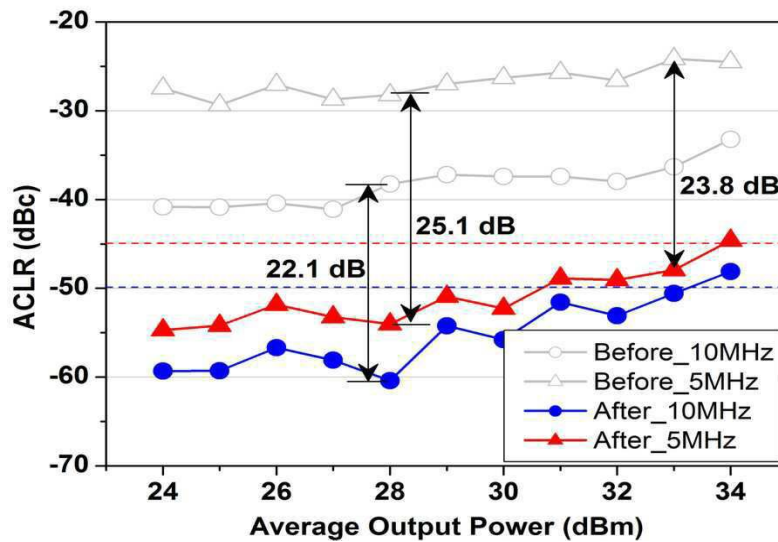


(a)

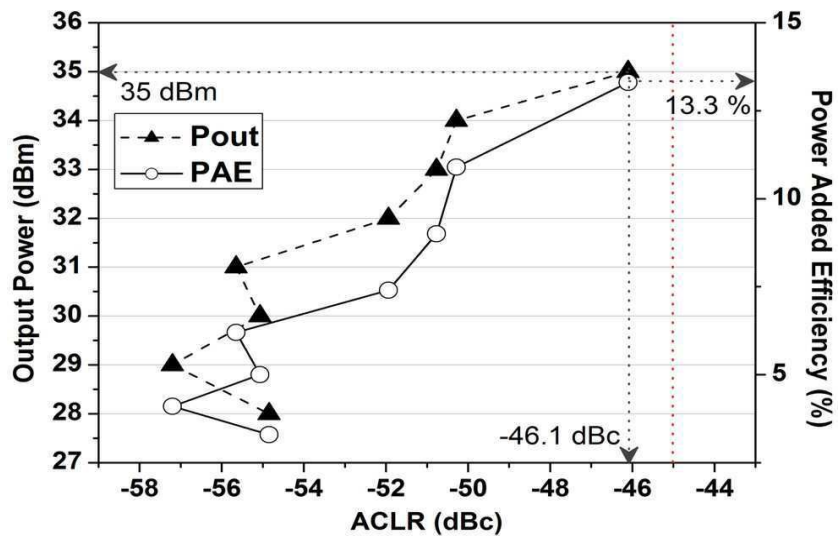


(b)

도면17



도면18



도면19

