



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년11월16일
 (11) 등록번호 10-1202430
 (24) 등록일자 2012년11월12일

- (51) 국제특허분류(Int. Cl.)
H03F 3/60 (2006.01) *H03F 3/20* (2006.01)
- (21) 출원번호 10-2011-0044368
- (22) 출원일자 2011년05월12일
 심사청구일자 2011년05월12일
- (56) 선행기술조사문헌
 R.N. Concurrent Dual-Band Class-F Load Coupling Network for Applications at 1.7 and 2.14 GHz, IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS-II: EXPRESS BRIEFS, VOL. 55, NO. 3, MARCH 2008, pp. 259-263*
 *는 심사관에 의하여 인용된 문헌

- (73) 특허권자
전북대학교산학협력단
 전라북도 전주시 덕진구 백제대로 567 (덕진동1가)
- 세원텔레텍 주식회사**
 경기도 안양시 동안구 시민대로 353 (관양동)
- (72) 발명자
정용채
 전라북도 전주시 덕진구 덕진1가 664-14 전북대학교
- 김철동**
 경기도 용인시 수지구 성북2로 126, 306동 101호 (성북동, 성동마을 LG빌리지 3차아파트)
- (74) 대리인
임준호

전체 청구항 수 : 총 7 항

심사관 : 강현일

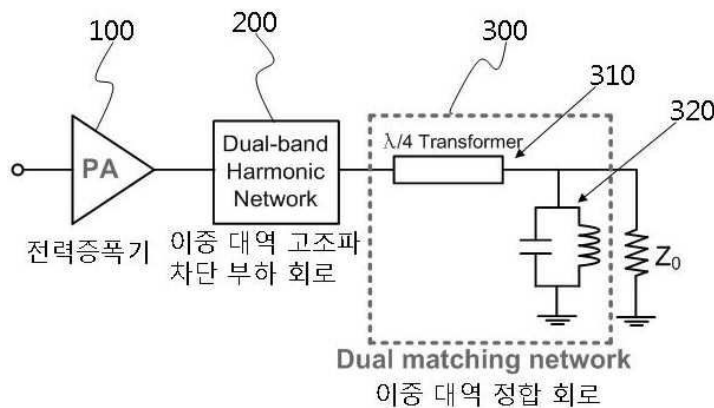
(54) 발명의 명칭 **이중 대역 F급 전력증폭기**

(57) 요약

본 발명은 이중 대역 전력증폭기에 관한 것으로서, 특히 고조파 차단 부하 회로와 정합 회로를 이용하여 이중 대역에서 드레인 효율 및 전력 부가 효율을 향상시킬 수 있도록 하는 이중 대역 F급 전력증폭기를 제공하기 위한 것이다.

이를 위해 본 발명에서는 F급 전력증폭기와, 상기 전력증폭기의 출력 단에 연결 설치되며 2차 고조파와 3차 고조파를 정합하는 이중 대역 고조파 차단 부하 회로와, 상기 이중 대역 고조파 차단 부하 회로의 출력 단에 연결 설치되며 두 개의 동작 주파수(기본 주파수)에서 최대 출력전력 정합점을 중단 부하에 정합하는 이중 대역 정합 회로를 포함하는 이중 대역 F급 전력증폭기가 개시된다.

대표도 - 도7



특허청구의 범위

청구항 1

F급 전력증폭기(100)와;

상기 F급 전력증폭기(100)의 출력 단에 연결 설치되며 2차 고조파($2f_1$, $2f_2$)와 3차 고조파($3f_1$, $3f_2$)를 정합하는 이중 대역 고조파 차단 부하 회로(200)와;

상기 이중 대역 고조파 차단 부하 회로(200)의 출력 단에 연결 설치되며 두 개의 동작 주파수(기본 주파수)(f_1 , f_2)에서 최대 출력 전력 정합점을 종단 부하에 정합하는 이중 대역 정합 회로(300);

를 포함하며,

상기 이중 대역 고조파 차단 부하 회로(200)는 두 개의 동작 주파수 (기본 주파수)(f_1 , f_2)에서 설계된 제1 및 제2단일 대역 고조파 차단 부하 회로(210/220)가 서로 연결 구성되고,

상기 제1단일 대역 고조파 차단 부하 회로(210)는 제1전송선로(TL1)와, 상기 제1전송선로(TL1)의 출력 측 연결 점을 통해 연결되며 종단이 각각 단락과 개방된 제2전송선로(TL2) 및 제3전송선로(TL3)로 구성된 것을 특징으로 하는 이중 대역 F급 전력증폭기.

청구항 2

삭제

청구항 3

삭제

청구항 4

제 1 항에 있어서,

상기 제2전송선로(TL2)의 물리적 길이는 기본 주파수(f_1)에서 $\lambda/4$ 이고, 제3전송선로(TL3)의 물리적 길이는 기본 주파수(f_1)에서 $\lambda/12$ 인 것을 특징으로 하는 이중 대역 F급 전력증폭기.

청구항 5

F급 전력증폭기(100)와;

상기 F급 전력증폭기(100)의 출력 단에 연결 설치되며 2차 고조파($2f_1$, $2f_2$)와 3차 고조파($3f_1$, $3f_2$)를 정합하는 이중 대역 고조파 차단 부하 회로(200)와;

상기 이중 대역 고조파 차단 부하 회로(200)의 출력 단에 연결 설치되며 두 개의 동작 주파수(기본 주파수)(f_1 , f_2)에서 최대 출력 전력 정합점을 종단 부하에 정합하는 이중 대역 정합 회로(300);

를 포함하며,

상기 이중 대역 고조파 차단 부하 회로(200)는 두 개의 동작 주파수 (기본 주파수)(f_1 , f_2)에서 설계된 제1 및 제2단일 대역 고조파 차단 부하 회로(210/220)가 서로 연결 구성되고,

상기 제2단일 대역 고조파 차단 부하 회로(220)는 제4전송선로(TL4)와, 상기 제4전송선로(TL4)의 출력 측 연결 점을 통해 연결되며 종단이 각각 단락과 개방된 제5전송선로(TL5) 및 제6전송선로(TL6)로 구성된 것을 특징으로 하는 이중 대역 F급 전력증폭기.

청구항 6

제 5 항에 있어서,

상기 제5전송선로(TL5)의 물리적 길이는 기본 주파수(f_2)에서 $\lambda/8$ 이고, 제6전송선로(TL6)의 물리적 길이는 기본 주파수(f_2)에서 $\lambda/12$ 인 것을 특징으로 하는 이중 대역 F급 전력증폭기.

청구항 7

제 1 항에 있어서,

상기 이중 대역 정합 회로(300)는 $\lambda/4$ 트랜스포머(310)와 병렬 공진기(320)를 포함하여 이루어진 것을 특징으로 하는 이중 대역 F급 전력증폭기.

청구항 8

제 1 항 또는 제 5 항에 있어서,

상기 두 동작 주파수(기본 주파수)(f_1, f_2)는 2.14GHz와 2.35GHz인 것을 특징으로 하는 이중 대역 F급 전력증폭기.

청구항 9

제 1 항 또는 제 5 항에 있어서,

상기 두 동작 주파수(기본 주파수)(f_1, f_2)는 서로 인접해 있는 것을 특징으로 하는 이중 대역 F급 전력증폭기.

명세서

기술분야

[0001] 본 발명은 이중 대역 전력증폭기에 관한 것으로서, 더욱 상세하게는 고조파 차단 부하 회로와 정합 회로를 이용하여 이중 대역에서 드레인 효율 및 전력 부가 효율을 향상시킬 수 있는 고효율, 고효율의 이중 대역 F급 전력증폭기에 대한 것이다.

배경기술

[0002] 과거의 무선통신은 주로 음성이나 텍스트와 같은 저용량의 데이터 교환에 국한되었지만 최근의 무선통신은 기존의 음성통신 외에 추가적으로 멀티미디어 정보를 포함하는 서비스 기능들이 모바일 기기에 더해지면서 대용량의 데이터를 송/수신해야 하는 상황이 되었고, 이러한 서비스 제공을 위해 하나의 서비스 제공업자가 이미 사용하고 있는 주파수 외에 그 주변 또는 서로 다른 주파수 대역을 동시에 사용하게 되었다.

[0003] 각각의 주파수에 맞는 장비를 개별적으로 개발하기 위해서는 많은 비용과 노력이 수반되기 때문에 최근에는 하나 이상의 주파수 대역을 다룰 수 있는 광대역/다중모드/다중대역 장비의 필요성이 제기되었다.

[0004] 현재 다중모드/다중대역 무선 전단부(Front-end)의 개발은 활발하지만 전체 시스템 효율에 있어서 가장 중요한 전력증폭기가 다중 대역에서 동시에 높은 효율을 갖도록 하는 연구는 미진한 상황이다.

[0005] 전력증폭기는 송신기 단에 가장 핵심적인 부분으로서, 전체 시스템 효율에 가장 큰 영향을 미치는 회로이다. 전력증폭기의 효율이 증가하게 되면 기지국 및 중계기 측면에서 냉각 시스템의 사용으로 인한 추가 비용을 감소시

킬 수 있고, 또한 단말기 측면에서는 배터리의 수명을 증가시킬 수 있다. 특히 이중 대역에서 고효율 동작이 가능한 전력증폭기의 구현은 두 개 이상의 주파수 대역을 갖는 현대 무선통신 시스템에서 회로의 수를 줄일 수 있게 된다.

[0006] 단일 대역(single band)에서 전력증폭기의 효율 증대를 위해 지금까지 다양한 방법들이 제시되어 왔다. 그 중 대표적인 증폭기로 E급 전력증폭기와 F급 전력증폭기가 제시되어 왔다.

[0007] 일반적으로 E급 전력증폭기의 구현 회로는 비교적 간단한 반면, 출력 전력이 트랜지스터의 출력 단자 단락 캐패시턴스에 따라 심하게 변하는 민감도가 높아 1 GHz 이상 대역의 대전력 증폭기를 구현하기가 어렵다. F급 전력증폭기는 시간 축에서 전류와 전압의 파형이 겹치지 않게 하여 이론적으로 DC 전력 소모를 0으로 만들어 고효율을 얻게 된다. 또한 F급 전력증폭기는 전력 밀도가 높고 정합 회로로 고조파 성분들을 제어하여 증폭기의 효율을 높일 수 있어 UHF 대역에서도 설계가 가능하다. 하지만 모든 고조파 성분을 제어하는 것은 회로가 복잡해지기 때문에 현실적으로 3차 고조파까지 고려하는 것이 일반적이다.

[0008] 비록 적은 수이기는 하지만, E급 및 F급 전력증폭기의 설계 방법을 이용한 이중 대역 고효율 전력증폭기들이 제시되어 왔다. 예컨대, GaAs MESFET으로 1.7GHz와 2.14GHz에서 동작하는 이중대역의 F급 전력증폭기가 제안되었다(선행기술문헌 1). 그러나 이는 고조파에서의 트랜지스터 출력 임피던스들이 완벽하게 구현되지 못하는 점과 효율이 낮은 단점이 있다.

[0009] 또한 Composite Right/Left Handed(CRLH) 전송선로를 이용하여 다중 대역에서 동작하는 F급 전력증폭기(선행기술문헌 2 및 3), 이중 대역 여파기로 정합 회로를 설계한 이중 대역 전력증폭기(선행기술문헌 4), CRLH 전송선로를 사용한 이중 대역 E급 전력증폭기(선행기술문헌 5)와 같이 다양한 설계 방법들이 제안되어 왔지만 모두 낮은 출력 전력과 효율이 떨어지는 문제점이 있다.

[0010] 도 1은 이상적인 F급 전력증폭기의 전압과 전류 파형을 나타낸 것으로, 이상적인 F급 전력증폭기의 출력 신호는 사인 반파의 전류 파형과 구형파 모양의 전압 파형이 서로 겹치지 않으면서 주기적으로 반복되는 것이다. 이상적인 F급 전력증폭기의 전류와 전압의 파형을 각각 푸리에 급수로 표현하면 하기의 수학식 1과 2로 표현할 수 있다.

수학식 1

$$I_d = i_{dpeak} \left(\frac{1}{\pi} + \frac{1}{2} \sin \omega_0 t - \frac{2}{\pi} \sum_{n=2,4,6,\dots}^{\infty} \frac{1}{n^2 - 1} \cos n \omega_0 t \right)$$

[0011]

수학식 2

$$V_d = v_{dpeak} \left(\frac{1}{2} - \frac{2}{\pi} \sin \omega_0 t - \frac{2}{\pi} \sum_{n=3,5,7,\dots}^{\infty} \frac{1}{n} \sin n \omega_0 t \right)$$

[0012]

[0013] 수학식 1 및 2에서 보듯이, 전류 파형과 전압 파형은 각각의 짝수 차수, 홀수 차수의 고조파 성분과 DC값으로 구성되어 있는 것을 볼 수 있다. 만약, 고조파 차단 부하 회로가 짝수 차수 고조파에서의 임피던스를 단락(short), 홀수 차수 고조파에서의 임피던스를 개방(open)하는 조건으로 구현한다면, 고조파 전류와 전압 파형이 서로 겹치지 않게 되어 고조파에서 소모되는 전력을 제거함으로써 전력증폭기의 효율 향상을 기대할 수 있다.

선행기술문헌

비특허문헌

[0014] (비특허문헌 0001) (1) Renato Negra, Alexandre Sadene, Souheil Bensmida and Fadhel M. Ghannouchi, "Concurrent Dual-Band Class-F Load Coupling Network for Applications at 1.7GHz and 2.14GHz," IEEE

Transactions on Microwave Theory and Techniques, vol. 55, no. 3, pp. 259-263, March 2008.

(비특허문헌 0002) (2) Jaewon Choi, Seungin Yang, Yong Moon, Changkun Park, Byung-Jun Jang, Jun-Kyung Cho and Chulhun Seo, "Quad-Band Inverse Class-F Power Amplifier using Novel Composite Right/Left-Handed Transmission Line," IEEE International Microwave Symposium Digest, pp. 1078-1081, 2010.

(비특허문헌 0003) (3) Jia Shi, Taijun Liu, Shuai Ge and Gaoming Xu, "Dual-Band Power Amplifier using Composite Right/Left-Handed Transmission Line," Wireless Communications Networking and Mobile Computing International Conference Proceedings, pp. 1-4, June 2010.

(비특허문헌 0004) (4) Koji Uchida, Yoichiro Takayama, Takayuki Fujita and Kazusuke Maenaka, "Dual-Band GaAs FET Power Amplifier with Two-Frequency Matching Circuits," Aisa-Pacific Microwave Conference Proceedings, 2009.

(비특허문헌 0005) (5) Seung Hun Ji, Choon Sik Cho, Jae W. Lee and Jaeheung Kim, "Concurrent Dual-Band Class-E Power Amplifier using Composite Right/Left-Handed Transmission Line," IEEE Transactions on Microwave Theory and Techniques, vol. 55, no. 6, pp. 1341-1347, June 2007.

발명의 내용

해결하려는 과제

- [0015] 이에 본 발명자들은 상술한 제반 사항을 감안 및 문제점 해결에 역점을 두어, 두 개의 동작 주파수 대역에서 큰 출력과 고효율을 갖는 F급 이중 대역 전력증폭기를 설계 및 개발하고자 예의 연구하여 왔으며, 그 결과로써 본 발명을 창안하여 완성하게 되었다.
- [0016] 따라서 본 발명의 목적은 두 개의 동작 주파수 대역에서 큰 출력과 고효율을 갖는 이중 대역 F급 전력증폭기를 제공하는 데 있는 것이다.
- [0017] 본 발명의 다른 목적은 2차와 3차 고조파들을 정합하는 이중 대역 고조파 차단 부하 회로를 갖는 이중 대역 F급 전력증폭기를 제공하는 데 있는 것이다.
- [0018] 본 발명의 또 다른 목적은 두 동작 주파수에서의 최대 출력 전력 정합점을 중단 부하에 정합하는 이중 대역 정합 회로를 갖는 이중 대역 F급 전력증폭기를 제공하는 데 있는 것이다.

과제의 해결 수단

- [0019] 상술한 바와 같은 목적을 달성하기 위해 본 발명의 실시 양태는 F급 전력증폭기와, 상기 F급 전력증폭기의 출력단에 연결 설치되며 2차 고조파와 3차 고조파를 정합하는 이중 대역 고조파 차단 부하 회로와, 상기 이중 대역 고조파 차단 부하 회로의 출력단에 연결 설치되며 두 개의 동작 주파수(기본 주파수)에서 최대 출력 전력 정합점을 중단 부하에 정합하는 이중 대역 정합 회로를 포함하는 이중 대역 F급 전력증폭기를 제공한다.
- [0020] 이로써 본 발명은 기존의 이중 대역 F급 전력증폭기가 갖는 낮은 동작 주파수와 출력 전력 및 효율을 월등하게 개선 및 보완하여 이중 대역에서 높은 효율과 이득을 얻을 수 있다.
- [0021] 또한 본 발명을 구성하는 상기 이중 대역 고조파 차단 부하 회로는 두 개의 동작 주파수(기본 주파수)에서 설계된 제1단일 대역 고조파 차단 부하 회로와 제2단일 대역 고조파 차단 부하 회로를 포함한다.
- [0022] 또한 본 발명을 구성하는 상기 제1단일 대역 고조파 차단 부하 회로는 제1전송선로(TL1)와, 상기 제1전송선로(TL1)의 출력 측 연결점을 통해 연결되며 종단이 각각 단락과 개방된 제2전송선로(TL2) 및 제3전송선로(TL3)를 포함한다.
- [0023] 또한 본 발명을 구성하는 상기 제2전송선로(TL2)의 물리적 길이는 기본 주파수에서 $\lambda/4$ 이고, 제3전송선로(TL3)의 물리적 길이는 기본 주파수에서 $\lambda/12$ 인 것이 바람직하다.
- [0024] 또한 본 발명을 구성하는 상기 제2단일 대역 고조파 차단 부하 회로는 제4전송선로(TL4)와, 상기 제4전송선로(TL4)의 출력 측 연결점을 통해 연결되며 종단이 각각 단락과 개방된 제5전송선로(TL5) 및 제6전송선로(TL6)를

포함한다.

- [0025] 또한 본 발명을 구성하는 상기 제5전송선로(TL5)의 물리적 길이는 기본 주파수에서 $\lambda/8$ 이고, 제6전송선로(TL 6)의 물리적 길이는 기본 주파수에서 $\lambda/12$ 인 것이 바람직하다.
- [0026] 또한 본 발명은 두 동작 주파수(기본 주파수) 2.14GHz와 2.35GHz에서 작동하는 이중 대역 F급 전력증폭기를 제공한다.
- [0027] 또한 본 발명을 구성하는 상기 이중 대역 정합 회로(300)는 $\lambda/4$ 트랜스포머와 병렬 공진기를 포함하여 이루어진다.

발명의 효과

- [0028] 상기와 같은 과제 해결 수단 및 구성을 갖춘 본 발명의 이중 대역 F급 전력증폭기는 두 동작 주파수(기본 주파수)(f_1, f_2)는 통신 주파수 대역이 비교적 인접해 있는 경우(2.14GHz와 2.35GHz)에 작동되도록 설계되어, 이중 대역 고조파 차단 부하 회로를 통해 F급 전력증폭기의 효율 향상에 있어서 관건이 되는 2차 및 3차 고조파들의 종단 임피던스를 정합할 수 있고, 이와 동시에 이중 대역 정합 회로를 통해 하나의 트랜지스터로 이중 대역의 두 동작 주파수에서의 최대 출력 전력 정합점을 종단 부하에 정합할 수 있다.
- [0029] 따라서 본 발명은 동작 주파수들의 신호에는 미소한 신호 감쇠를 주면서 고조파 신호들을 충분히 차단할 수 있어서, 개별 동작 주파수 대역에서 고출력과 높은 드레인 효율과 전력 부가 효율을 극대화하여 얻을 수 있으며 최대 출력점에서의 이득 특성이 매우 우수한 효과가 있다.

도면의 간단한 설명

- [0030] 도 1은 이상적인 F급 전력증폭기의 전압과 전류 파형을 나타낸 그래프,
- 도 2는 단일 대역 F급 전력증폭기용 고조파 차단 부하 회로를 나타낸 블록도,
- 도 3은 WCDMA 하향 링크의 송신 주파수 대역인 2.14GHz로 설정된 도 2의 단일 대역 F급 전력증폭기용 고조파 차단 부하 회로의 전달특성(a) 및 입력 임피던스의 시뮬레이션과 측정 결과(b)를 나타낸 도면,
- 도 4는 WiMAX 하향 링크의 송신 주파수 대역인 2.35GHz로 설정된 도 2의 단일 대역 F급 전력증폭기용 고조파 차단 부하 회로의 전달특성(a) 및 입력 임피던스의 시뮬레이션과 측정 결과(b)를 나타낸 도면,
- 도 5는 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기용 고조파 차단 부하 회로를 나타낸 블록도,
- 도 6은 본 발명의 실시 예에 따른 WCDMA와 WiMAX 통신 방식의 하향 링크 송신 주파수인 2.14GHz와 2.35GHz에서 동시에 동작할 수 있는 이중 대역 F급 전력 증폭기의 고조파 차단 부하 회로의 전달특성(a)과 입력 임피던스의 시뮬레이션 및 측정 결과(b)를 나타낸 도면,
- 도 7은 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기를 개략적으로 나타낸 회로도,
- 도 8은 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기의 f_1 (2.14GHz)과 f_2 (2.35GHz) 주파수에서 측정된 최대 출력 전력 정합점을 나타낸 도면,
- 도 9는 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기의 이중 대역 정합 회로 설계 과정들을 설명하기 위한 도면,
- 도 10은 본 발명의 실시 예에 따른 이중 대역 고조파 차단회로, 이중 대역 정합 회로의 전달특성(a)과 부하 입력 임피던스 EM 시뮬레이션 및 측정 결과(b)를 나타낸 도면,
- 도 11은 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기의 2.14GHz대역에서의 성능 측정 결과를 나타낸 그래프,
- 도 12는 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기의 2.35GHz대역에서의 성능 측정 결과를 나타낸 그래프,

도 13은 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기를 선행기술문헌들과 비교하기 위한 Figure-of-Merit(FOM)을 나타낸 그래프,

발명을 실시하기 위한 구체적인 내용

- [0031] 이하, 본 발명에 따른 실시 예를 첨부된 도면을 참조하여 보다 구체적으로 설명한다.
- [0032] 이에 앞서, 후술하는 용어들은 본 발명에서의 기능을 고려하여 정의된 것으로서, 이는 본 발명의 기술적 사상에 부합하는 개념과 당해 기술분야에서 통용 또는 통상적으로 인식되는 의미로 해석되어야 함을 명시한다.
- [0033] 또한 본 발명과 관련된 공지기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0034] 한편, 본 발명은 설명의 편의를 위해 WCDMA와 WiMAX 통신 방식의 하향 링크 송신 주파수인 2.14GHz와 2.35GHz 대역 신호들을 동시에 증폭하는 이중 대역 고효율 F급 전력증폭기 설계를 예시로 하였다.
- [0035] 먼저, 도 2는 단일 대역 F급 전력증폭기용 고조파 차단 부하 회로를 나타낸 블록도이다.
- [0036] 도 2에 도시된 바와 같이, 단일 대역 F급 전력증폭기용 고조파 차단 부하 회로는 회로의 복잡성을 피하기 위해 2차 및 3차 고조파에 대해서만 고려하였다. 이 회로는 2차와 3차 고조파 신호 성분을 제어하는 직렬 및 두 개의 단락 전송선로로 구성된다.
- [0037] 전송선로 TL2와 TL3는 짝수 차수와 홀수 차수의 고조파에서 고조파 차단 특성을 제공하기 위한 것으로 종단이 각각 단락 및 개방된다. 전송선로 TL2와 TL3의 물리적 길이는 기본파(f_0)에서 $\lambda/4$ 와 $\lambda/12$ 이다, 2차($2f_0$) 고조파에서 전송선로 TL2의 전기적 길이는 $\lambda/2$ 로, 3차($3f_0$) 고조파에서 전송선로 TL3의 전기적 길이가 $\lambda/4$ 로 보이게 되어 전송선로 TL1과의 연결점에서 전송선로 TL2와 TL3의 2차 및 3차 고조파 입력 임피던스는 각각 단락 임피던스($2S$, $3S$)를 제공한다.
- [0038] 상기 전송선로 TL1, TL2 그리고 전송선로 TL3 연결점에서의 2차 및 3차 고조파 단락 임피던스들($2S$, $3S$)은 후단의 기본파 정합 회로(M/N)의 조건에 관계없이 일정하게 유지된다. 이 단락 임피던스들($2S$, $3S$)은 기본파(f_0)에서 물리적 길이가 $\lambda/4$ 인 전송선로 TL1에 종단된다. 전력증폭기의 출력 단에서 부하 방향으로 바라본 입력 임피던스(Z_{in})는 2차와 3차 고조파에서 각각 단락 임피던스($2S$)와 개방 임피던스($3O$)로 변환된다. 이때, 전송선로 TL2는 전력증폭기에 DC 전력을 제공하는 목적도 수행하기 위해 기본파에서 $\lambda/4$ 로 선택되었다.
- [0039] 단일 대역 F급 전력증폭기의 고조파 차단 부하 회로망의 타당성을 증명하기 위해 3차원 전자기 시뮬레이터인 Ansoft사의 HFSS11을 이용하여 시뮬레이션과 측정을 하였다.
- [0040] 여기서, 전력증폭기의 동작 주파수는 WCDMA(wideband code division multiple access) 하향 링크의 송신 주파수 대역인 2.14GHz로 설정하였다. 시뮬레이션과 측정에는 유전율이 2.2이고 두께(h)가 1.0mm인 Rogers사의 RT/Duroid-5880 기판을 사용하였다.
- [0041] 도 3은 단일 대역 F급 전력증폭기용 고조파 차단 부하 회로의 전달특성(a)과 입력 임피던스의 시뮬레이션 및 측정 결과(b)를 나타낸 것이다.
- [0042] 도 3a는 2차와 3차 고조파에서 제안된 부하 회로망의 감쇠 특성이 F급 전력증폭기에서 고조파 억압을 위해 충분한 24dB이상의 값을 나타내고 있다. 도 3b는 전력증폭기의 출력 단에서 부하 방향으로 바라본 입력 임피던스를 스미스 차트에 나타낸 것으로, 2차(짝수)와 3차(홀수) 고조파 성분에 대한 입력 임피던스는 각각 단락과 개방 특성을 보이고 있다. 동작 주파수인 2.14GHz에서의 삽입 손실은 0.11dB로서 회로 설계에서 무시 가능한 값이다.
- [0043] 도 4는 단일 대역 F급 전력증폭기 설계를 위해 다른 동작 주파수 대역으로 WiMAX(worldwide interoperability for microwave access) 하향 링크의 송신 주파수 대역인 2.35GHz로 설정하여 단일 대역 F급 전력증폭기용 고조파 차단 부하 회로의 전달특성(a)과 입력 임피던스의 시뮬레이션 및 측정 결과(b)를 나타낸 것이다.
- [0044] 도 4a를 참조하면, 2차와 3차 고조파에서 감쇠 특성이 24dB이상임을 확인할 수 있다. 또한 동작 주파수에서 삽입 손실은 0.12dB이다.
- [0045] 도 4b를 참조하면, 부하 회로망의 2차와 3차 고조파에서의 입력 임피던스는 각각 단락과 개방 특성에 거의 가깝게 위치하고 있다. 또한 시뮬레이션 결과와 측정 결과가 거의 일치하는 특성을 보이고 있다.

- [0046] 도 5는 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기용 고조파 차단 부하 회로를 나타낸 블록도이다.
- [0047] 도 5에 도시된 바와 같이, 이중 대역 고조파 차단 부하 회로(200)는 두 주파수 f_1 과 f_2 에서 설계된 제1 및 제2단일 대역 고조파 차단 부하 회로(210, 220)로 구성된다. 제2전송선로(TL2)와 제3전송선로(TL3)는 기본 주파수 f_1 의 2차 및 3차 고조파($2f_1$, $3f_1$)에서 단락 임피던스($2S_1$, $3S_1$)를 제공하므로 제2전송선로(TL2)와 제3전송선로(TL3)는 기본 주파수 f_1 에서 물리적 거리가 $\lambda/4$ 와 $\lambda/12$ 인 전송선로로 구현되었다. 제2전송선로(TL2)는 바이어스 단자로도 사용할 수 있어 추가적인 바이어스 회로가 필요 없다.
- [0048] 제1전송선로(TL1)는 기본 주파수 f_1 의 2차 및 3차 고조파($2f_1$, $3f_1$)에서 트랜지스터의 출력 단 입력 임피던스가 단락과 개방 조건을 각각 갖도록 기본 주파수 f_1 에서 물리적 길이가 $\lambda/4$ 가 되게 한다.
- [0049] 제5전송선로(TL5)와 제6전송선로(TL6)는 기본 주파수 f_2 의 2차 및 3차 고조파($2f_2$, $3f_2$)에서 단락 임피던스를 제공한다. 제5전송선로(TL5)와 제6전송선로(TL6)는 각각 기본 주파수 f_2 에서 물리적 거리가 $\lambda/8$ 와 $\lambda/12$ 인 전송선로로 구현되었다.
- [0050] 제4전송선로(TL4)는 기본 주파수 f_2 의 2차와 3차 고조파($2f_2$, $3f_2$)에서 트랜지스터의 출력단 입력 임피던스가 단락과 개방 조건을 각각 갖도록 기본 주파수 f_2 에서 물리적 길이가 $\lambda/4$ 근처에서 최적화(optimization)한다.
- [0051] 제1전송선로(TL1)는 이미 기본 주파수 f_1 에서 $\lambda/4$ 로 고정되어 있으나, 두 동작 주파수의 차이가 크지 않는 경우 제4전송선로(TL4)를 $\lambda/4$ 근처에서 최적화하면 2차 고조파($2f_2$)에서 트랜지스터의 출력 단 입력 임피던스 단락 조건을 만족하면서 3차 고조파($3f_2$)에서는 출력 단 입력 임피던스가 리액티브(reactive)하게 되어 고조파 신호를 정합할 수 있다.
- [0052] 도 6은 WCDMA와 WiMAX 통신 방식의 하향 링크 송신 주파수인 2.14GHz와 2.35GHz에서 동시에 동작할 수 있는 이중 대역 F급 전력증폭기의 고조파 차단 부하 회로의 전달특성(a)과 입력 임피던스의 시뮬레이션 및 측정 결과(b)를 나타낸 것이다.
- [0053] 도 6a를 참조하면, 이중 대역 고조파 차단 부하 회로가 두 동작 대역의 2차와 3차 고조파에서 이중 대역 F급 전력증폭기의 고조파 성분들을 29dB 이상으로 억압하는 특성을 나타냄을 알 수 있다.
- [0054] 도 6b를 참조하면, 이중 대역 고조파 차단 부하 회로의 2차와 3차 고조파에서의 입력 임피던스가 F급 전력 증폭기의 효율 향상을 위한 조건인 단락과 개방 임피던스에 거의 가깝게 위치하고 있음을 보이고 있다. 비록 3차 고조파($3f_2$)에서 개방 조건을 충분히 만족시키지는 못하지만 트랜지스터의 출력 단에서 바라본 입력 임피던스가 리액티브한 특성을 가지고 있어서 3차 고조파($3f_2$)에서의 고조파 정합 특성을 충분히 보이고 있다.
- [0055] 이와 같은 측정 결과로부터 두 통신 방식의 동작 주파수인 2.14GHz와 2.35GHz에서의 삽입 손실은 0.12dB로써 고조파 차단 부하 회로의 손실로서 충분히 작은 값을 알 수 있다.
- [0056] 도 7은 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기를 개략적으로 나타낸 회로도이다.
- [0057] 도 7에 도시된 바와 같이, 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기는 F급 전력증폭기(100), 이중 대역 고조파 차단 부하 회로(200), 이중 대역 정합 회로(300)로 대별되어 구성된다.
- [0058] 이중 대역에서 동작하는 F급 전력증폭기(PA:100)가 두 동작 대역에서 동시에 고효율 특성을 갖기 위해서는 단일 대역에서 추출된 최적 부하 임피던스들을 동시에 정합할 수 있는 이중 대역의 정합 회로(300)가 필요하다.
- [0059] 여기서, 이중 대역 고조파 차단 부하 회로(200)는 두 주파수 f_1 과 f_2 에서 설계된 제1 및 제2단일 대역 고조파 차단 부하 회로(210/220)로 구성된다. 이에 대해 도 5를 참고하여 상술하였으므로, 그 반복적인 설명은 생략한다.
- [0060] 이중 대역 정합 회로(300)는 $\lambda/4$ 트랜스포머(310)와 병렬 공진기(320)로 구성되어 전력증폭기(100)의 이중 대역 고조파 차단 부하 회로(Dual-band Harmonic Network:200) 다음에 위치하게 된다.
- [0061] 여기서, 두 단일 대역에서 전력증폭기가 고효율을 갖기 위한 트랜지스터의 출력 임피던스 정합점을 먼저 찾아야 한다. 본 발명에서는 이중 대역($f_1=2.14\text{GHz}$, $f_2=2.35\text{GHz}$) 고조파 차단 부하 회로(200)를 사용한 F급 전력증폭기의 최대 출력 임피던스 정합점을 Load-pull 방법으로 각각 추출하였는데, 설계에 사용된 트랜지스터 모델은

Nitronex사 NPTB00025이며 GaN-HEMT 소자이다. 사용된 기판은 Rogers사의 RT/Duroid-5880로써, 유전율은 2.2이고 유전체의 두께(h)는 31mil이고 동판 두께는 1 Oz인 Teflon기판을 사용하였다. 각각의 동작 주파수에서 얻어낸 최대 출력 전력 정합점을 측정한 결과는 도 8과 같다.

- [0062] 한편, 이중 대역 정합 회로(300) 설계 단계의 자세한 설명은 도 9와 같은 순서로 설명할 수 있다.
- [0063] 도 9a는 이중 대역 고조파 차단 부하 회로(Dual-band Harmonic Network)에서 트랜지스터 방향으로 바라본 임피던스이다. 도 8의 기본 주파수(f_1) 및 (f_2)에서의 임피던스는 도 5의 제1전송선로(TL1)와 제4전송선로(TL4)를 거치면서 거의 같은 위치에 존재하게 되고, 도 9a와 같이 출력 임피던스를 측정하면 도 8의 데이터들의 공역(conjugate) 값을 갖게 된다. $\lambda/4$ 전송선로 임피던스 변환법을 사용하면 도 9b와 같이, 도 9a의 최대 출력 임피던스를 컨덕턴스 원($1/50\Omega$)에 위치시킬 수 있다. 마지막으로 병렬 공진기(320)를 사용하여 도 9c처럼 50Ω 로 정합할 수 있다.
- [0064] 이때, 사용되는 병렬 공진기(320)의 공진 주파수는 두 기본 주파수(f_1)과 (f_2)의 중간 주파수 근처로 설정하였으며, 공진기의 소자는 전송선로로 대체할 수 있다.
- [0065] 도 10은 본 발명의 실시 예에 따른 이중 대역 고조파 차단 회로와 이중 대역 정합 회로의 전달특성(a)과 부하 입력 임피던스 EM 시뮬레이션 및 측정 결과(b)를 나타낸 것이다.
- [0066] 도 10a는 이중 대역 고조파 차단 부하 회로망과 이중 대역 정합 회로를 연동 측정한 특성을 나타내는 것으로, 이를 참조하면, 2차와 3차 고조파 주파수에서는 25dB 이상의 신호 감쇠가 되면서, 동작 주파수 $f_1(2.14\text{GHz})$ 과 $f_2(2.35\text{GHz})$ 에서는 낮은 삽입 손실을 갖는 특성을 보이고 있다.
- [0067] 도 10b는 전력증폭기에서 이중 대역 고조파 차단 부하 회로와 이중 대역 정합 회로를 들여다 본 입력 임피던스들을 나타내는 것으로, EM 시뮬레이션 및 측정 결과가 일치하는 것을 알 수 있다.
- [0068] 도 10a와 도 10b를 참조하면, 본 발명의 실시 예에 따른 이중 대역 고조파 차단 부하 회로(200)와 이중 대역 정합 회로(300)는 이중 대역 F급 전력증폭기의 개별 임피던스 정합점을 모두 만족하면서 2차 및 3차 고조파 신호들의 차단 특성을 만족하고 있다.
- [0069] 도 11은 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기의 2.14GHz대역에서의 성능 측정 결과를 나타낸 것으로, 이를 참조하면, 2차와 3차 고조파를 차단한 F급 전력증폭기의 최대 출력으로 43dBm을 얻었으며, 드레인 효율(Drain Efficiency)과 전력 부가 효율(Power Added Efficiency)은 70.5%와 65.4%를 각각 얻었다. 전력증폭기의 최대 출력점에서 얻은 이득(Gain)은 11.4dB이다. 단일 대역 F급 전력증폭기로 얻은 최대 출력 전력 43.8dBm보다 약간 출력 감소가 발생하였는데, 이는 이중 대역 고조파 차단 부하 회로(200)와 이중대역 정합 회로(300)를 연결하면서 커진 전송선로의 삽입 손실에 기인한다.
- [0070] 도 12는 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기의 2.35GHz대역에서의 성능 측정 결과를 나타낸 것으로, 이를 참조하면, 2차와 3차 고조파를 차단한 F급 전력증폭기의 최대 출력으로 43dBm을 얻었으며, 드레인 효율과 전력 부가 효율로는 68.8%와 63.9%를 각각 얻었다. 전력증폭기의 최대 출력점에서 얻은 이득(Gain)은 11.5dB이다. 또 2.14GHz의 측정 결과와 비슷하게 회로의 늘어난 전송선로의 삽입 손실로 인해 단일 대역 F급 전력증폭기의 최대 출력 전력 43.8dBm보다 출력이 감소하였다.
- [0071] 하기의 표 1은 이전에 다양한 설계 방법으로 제작된 이중 대역 F급 전력증폭기(선행기술문헌 1 내지 5)들의 전기적 특성 측정 결과와 본 발명의 실시 예에 따라 설계된 이중 대역 F급 전력증폭기(This work)의 전기적 특성 측정 결과를 비교한 것이다.

표 1

Reference	f_0 [GHz]	PAE [%]	P_{sat} [dBm]	Gain [dB]	Device	Topology
1	1.70	44.0	32.80	5.0	GaAs FET	Class-F
	2.14	61.3	34.40			
2	0.70	58.2	41.50	11.5	LDMOS FET	Class-F
	0.80	50.3	39.70	9.7		
	1.80	48.6	37.70	7.7		
	2.14	56.6	40.70	10.7		
3	0.80	64.8	45.60	13.0	GaN HEMT	Class-E
	1.70	61.4	48.07	11.0		
4	0.80	42.5	22.40	X	GaAs FET	Class-E
	1.70	42.6	22.20			
5	0.80	51.6	30.90	10.0	GaAs FET	X
	1.50	51.9	28.20			
This work	2.14	65.4	43.04	11.4	GaN HEMT	Class-F
	2.35	63.9	43.02	11.5		

[0072]

[0073]

고출력 트랜지스터는 동작 주파수가 높아질수록 이득, 최대 출력 전력, 드레인(또는 콜렉터)효율, 그리고 전력 부가 효율이 낮아지는 것이 일반적이다. 또한 같은 공정의 트랜지스터라도 출력이 클수록 이득이 낮아져 전력 부가 효율이 낮아지는 것이 일반적이다. 표 1에서와 같이, 본 발명의 실시 예는 이전의 기술보다 더 높은 주파수에서 적용 가능한 이중 대역 F급 전력증폭기를 설계하였음에도 불구하고, 큰 출력 전력과 높은 전력 부가 효율을 보이고 있다.

[0074]

도 13은 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기의 Figure-of-Merit(FOM)을 나타낸 것으로, 전력증폭기의 동작 주파수와 전력 부가 효율 특성으로 표현하여 선행기술문헌 1 내지 5와 비교하였는데, 이를 참조하면, 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기(This work)가 가장 우수한 특성을 보이고 있다.

[0075]

이상에서와 같이 구성된 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기는 새로운 이중 대역 고조파 차단 부하 회로와 이중 대역 정합 회로를 WCDMA의 동작 주파수 2.14GHz와 WiMAX의 동작 주파수인 2.35GHz에서 설계함으로써, 이를 통해 이중 대역 고조파 차단 부하 회로는 이중 대역 모두에서 2차와 3차 고조파를 억압하기에 충분한 25dB 이상의 감쇠 특성을 보였고, 고조파 차단 부하 회로의 입력 임피던스는 F급 전력증폭기의 효율을 향상시킬 수 있도록 요구되는 2차와 3차 고조파에서의 단락 및 개방 조건을 충분히 충족하였을 뿐만 아니라 이중 대역 정합 회로 역시 전력증폭기의 최대 출력을 얻기 위한 정합점들을 동시에 정합할 수 있었다.

[0076]

또한 본 발명의 실시 예에 따른 이중 대역 F급 전력증폭기는 최대 출력 43dBm 조건에서 동시에 65.4% 및 63.9%의 전력 부가 효율(Power Added Efficiency)을 얻음으로써 각 회로의 적합성을 증명하였다.

[0077]

따라서 본 발명은 기존의 이중 대역 F급 전력증폭기가 갖는 낮은 동작 주파수와 출력 전력, 효율에 대한 문제점을 개선 및 보완하는 데 탁월하고 월등한 효과가 있다. 즉, 이중 대역 정합 회로를 통해 하나의 트랜지스터로 동시에 이중 대역에서 높은 효율과 이득을 얻을 수 있다.

[0078]

한편, 본 발명은 상술한 실시 예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 안에서 치환 및 균등한 타 실시 예로 변경할 수 있음은 본 발명이 속하는 기술분야에서 통상의 지식을 가진자에게 있어서 명백할 것이다.

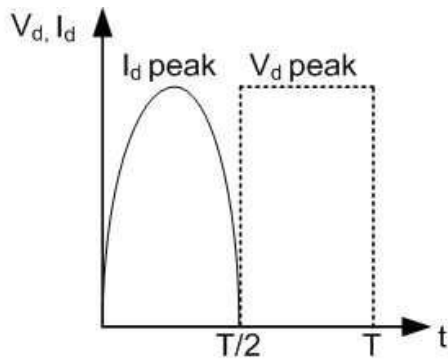
부호의 설명

[0079]

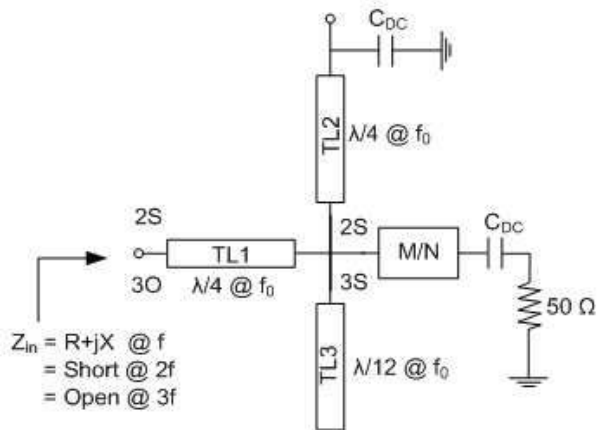
- 100: F급 전력증폭기(PA)
- 200: 이중 대역 고조파 차단 부하회로
- 210: 제1단일대역 고조파 차단 부하회로
- 220: 제2단일대역 고조파 차단 부하회로
- 300: 이중 대역 정합회로
- 310: $\lambda/4$ 트랜스포머
- 320: 병렬 공진기

도면

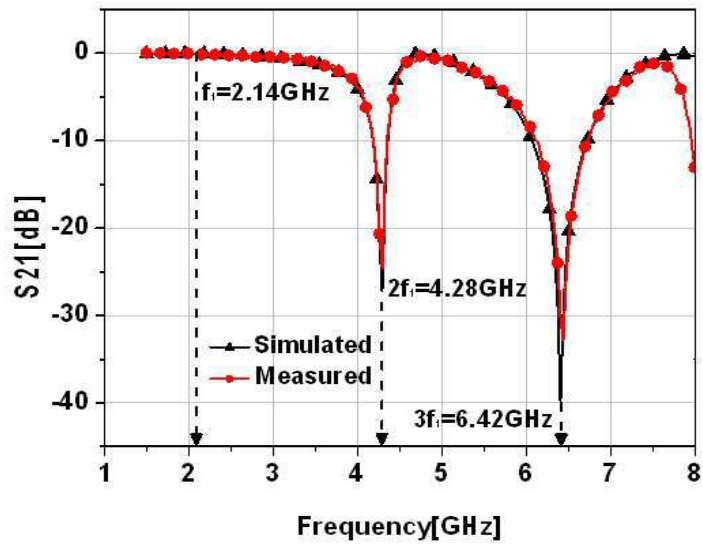
도면1



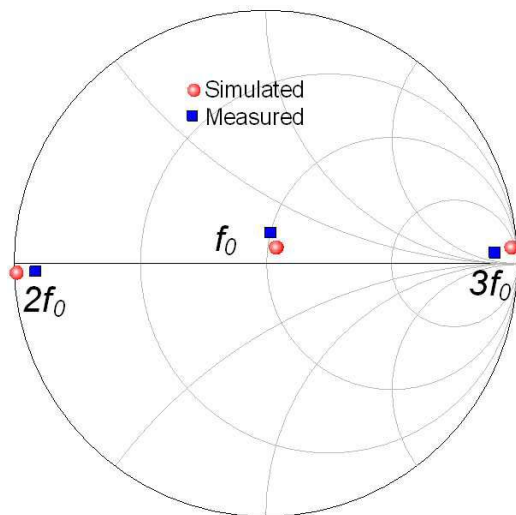
도면2



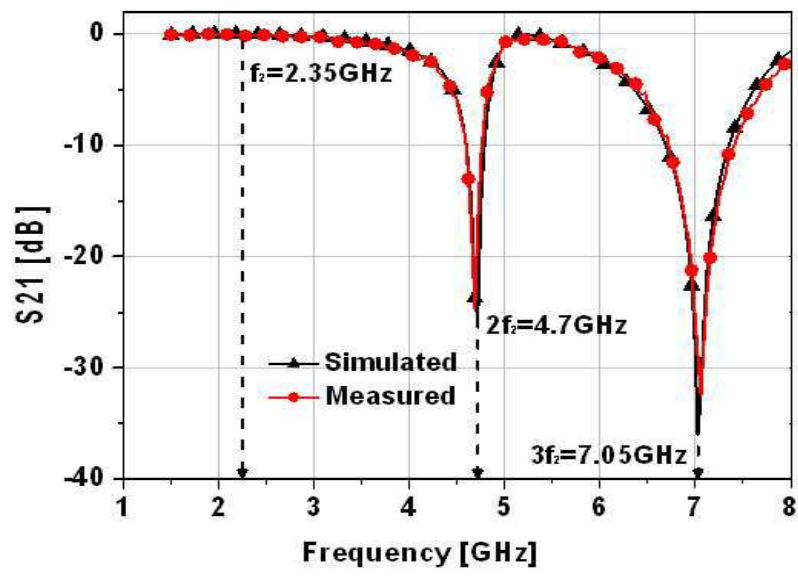
도면3a



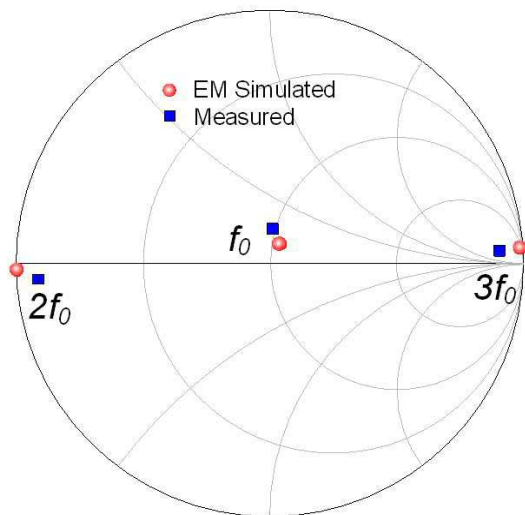
도면3b



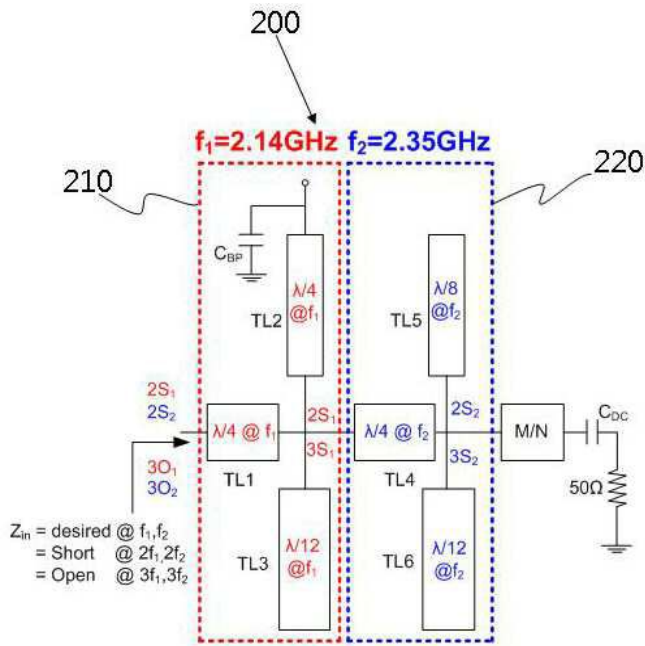
도면4a



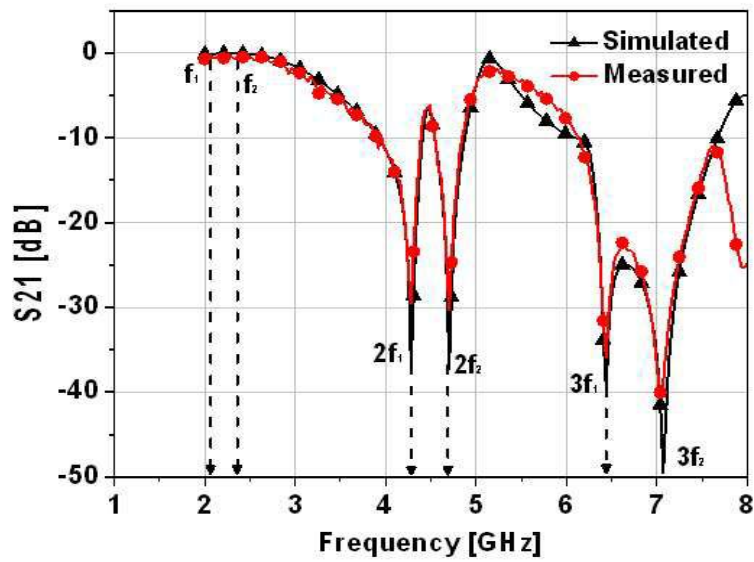
도면4b



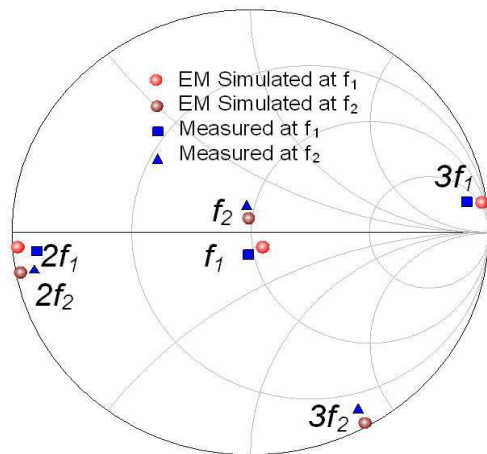
도면5



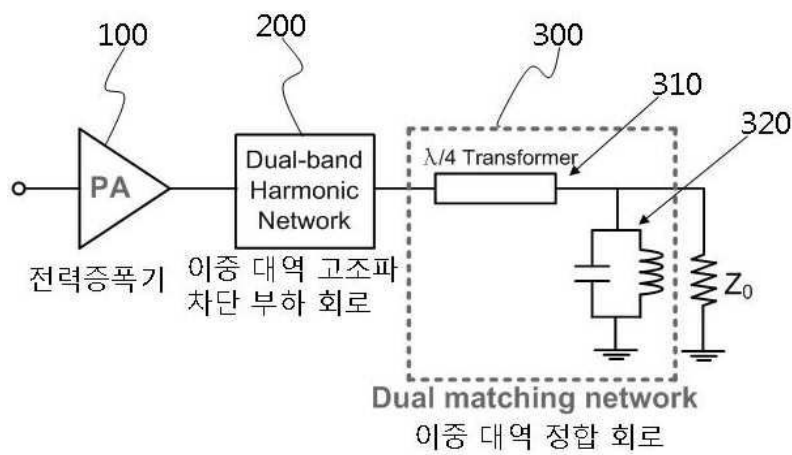
도면6a



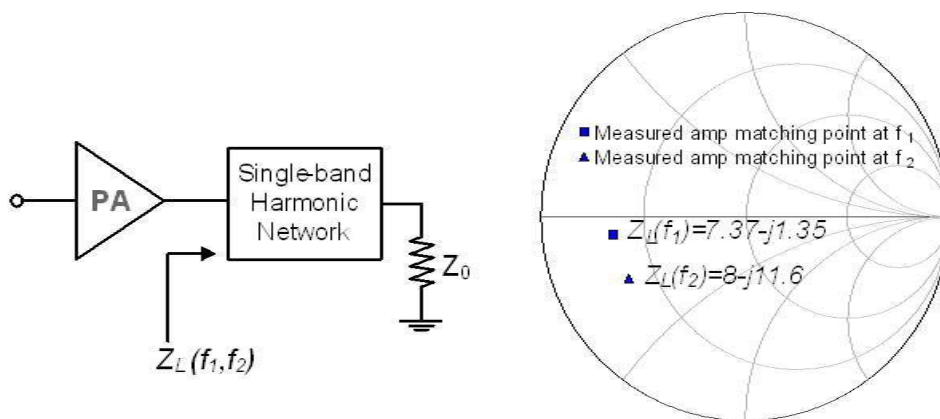
도면6b



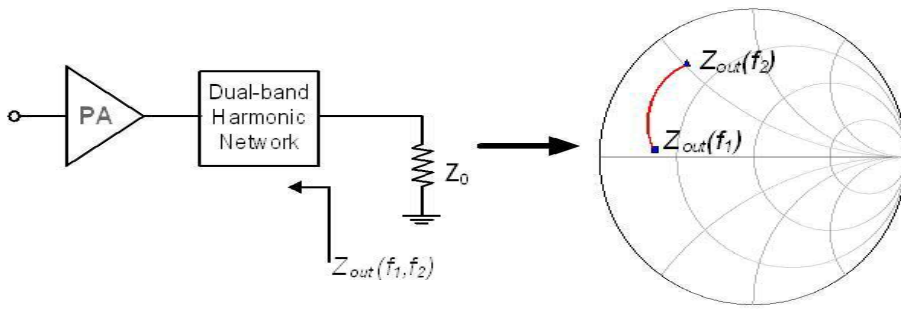
도면7



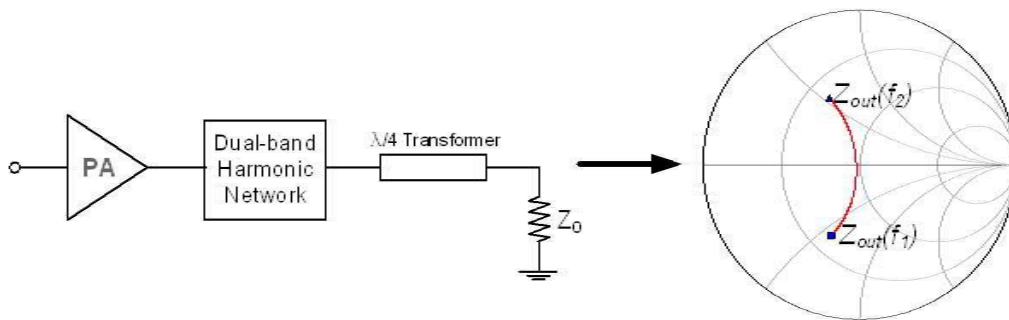
도면8



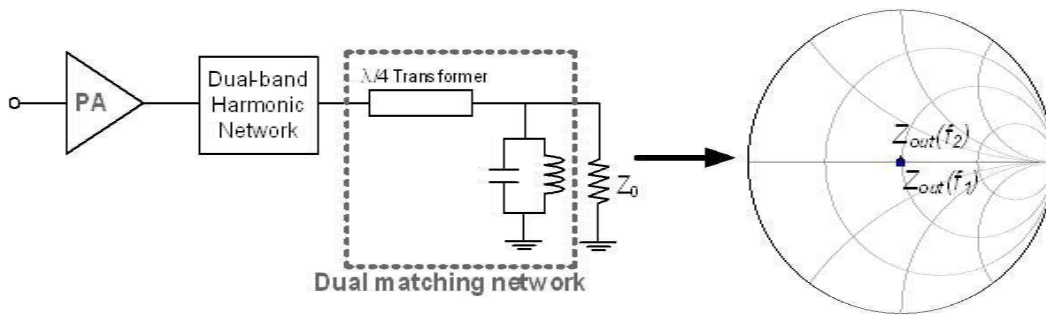
도면9a



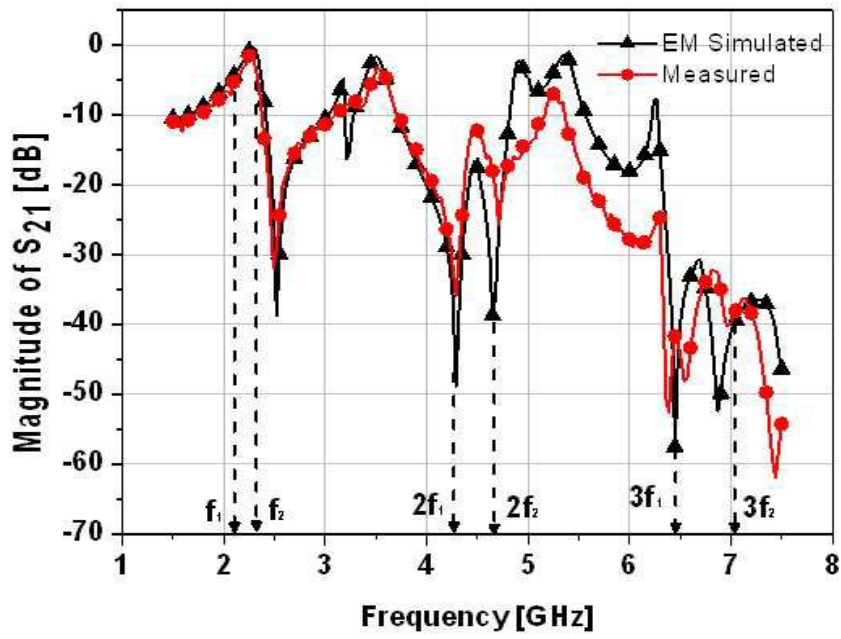
도면9b



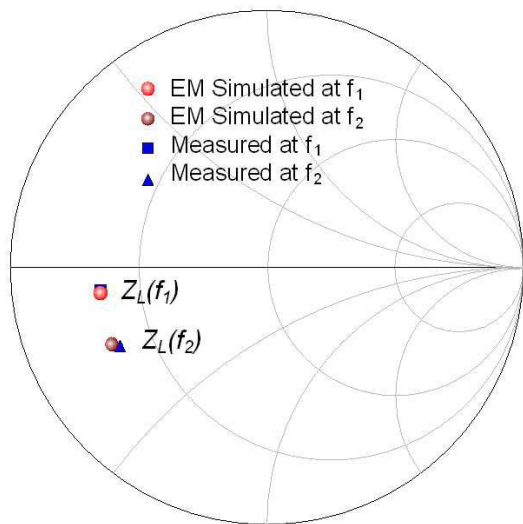
도면9c



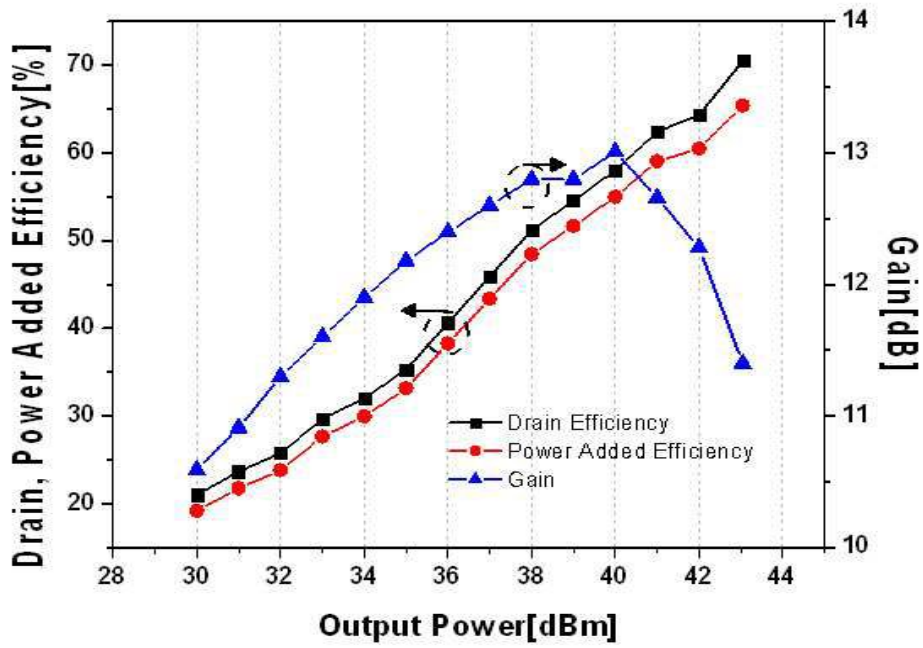
도면10a



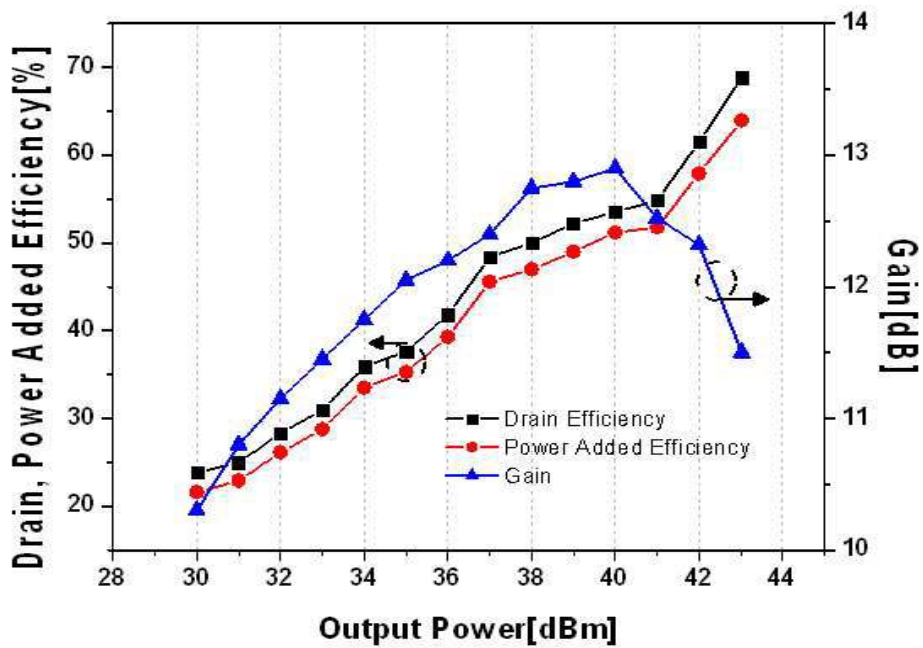
도면10b



도면11



도면12



도면13

